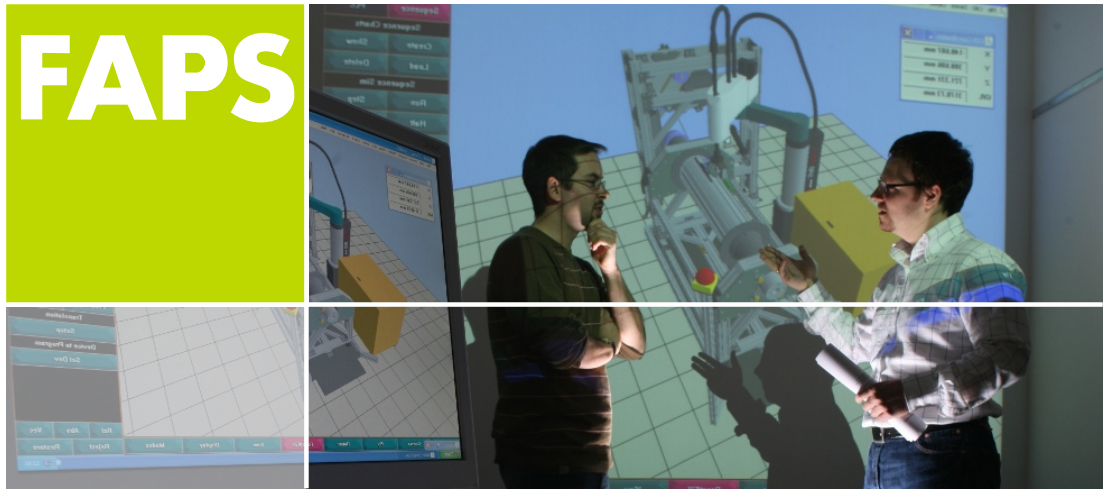


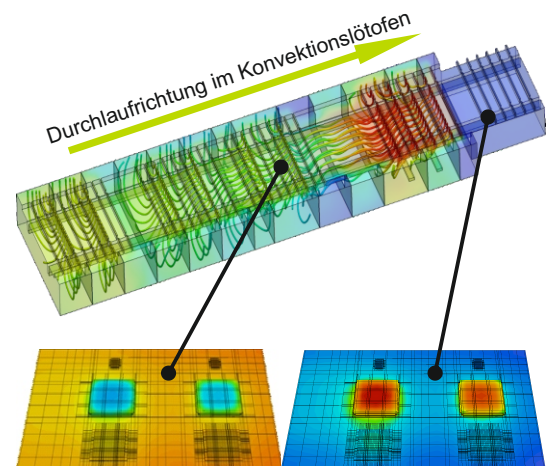


Thermische Simulation CFD-Simulation des Reflowlötprozesses



Die Elektroindustrie gehört durch ihren hohen Umsatz und hohe Wachstumsraten sowie steigende Mitarbeiterzahlen zu den bedeutendsten Industriebranchen in Deutschland. Die Wettbewerbsfähigkeit der deutschen Elektroindustrie soll durch eine hohe Innovationsrate nachhaltig verbessert werden. Gleichzeitig sehen sich die Hersteller elektronischer Baugruppen angesichts des anhaltenden Trends zur Miniaturisierung und der damit einhergehenden höheren Packungsdichten einer immer stärkeren fertigungstechnischen Herausforderung gegenüber. Die simultane Verwendung von flächigen Bauelementen stark unterschiedlicher Größe wie Ball Grid Arrays (BGA), Quad Flat Packs (QFP) oder Chip Scale Packages (CSP) und kleiner passiver Komponenten erfordert eine beständige Anpassung der eingesetzten Fertigungssysteme in der SMD-Verfahrenskette vom Lotpastenauftrag über das Bestücken der Bauelemente bis hin zum Löten.

Eines der zentralen Ziele ist die beschleunigte simulationsgestützte Ermittlung designspezifischer Temperaturprofile für das Reflowlöten elektronischer Baugruppen. Dabei kommt eine zweistufige Vorgehensweise zum Einsatz. In der ersten Stufe werden Ansätze entwickelt, mit deren Hilfe sich die Temperaturverteilung auf einer elektronischen Baugruppe beim Reflowlöten in einem Konvektionsofen berechnen lässt. In der zweiten Stufe werden die ermittelten Temperaturverläufe hinsichtlich vorgegebener Kriterien bewertet. Zur Validierung werden die Simulationsergebnisse mit detaillierten Messergebnissen verglichen.



Die Simulation von Reflowlötvorgängen ermöglicht die Optimierung von Prozess und Design vor der Produktion.

Die Simulation eignet sich gut als Werkzeug zur Vorhersage der Temperaturentwicklung. Hierfür ist die Verwendung eines größenreduzierten Modells in Kombination mit messtechnisch ermittelten und zeitabhängig modellierten Einströmbedingungen ausreichend. Dabei wird auf die Modellierung des Ofen-Prozessraums verzichtet. Die auf die Baugruppe und die umgebende Luft einwirkenden Randbedingungen (wie z.B. Temperaturen) werden direkt aus den Parametern des Bedienfelds des Ofens übernommen.

Mit Hilfe dieser Simulationsmethodik erhält der Designer somit unmittelbar nach dem Leiterplattenentwurf Informationen über das Lötprofil und problematische bzw. nichtlötbar Stellen. Diese Erkenntnisse ermöglichen die Optimierung des Schaltungs-trägerdesigns und des Lötverfahrens sowie die Detektion von Qualitätsproblemen, bevor die erste Baugruppe gefertigt wurde.

Dipl.-Math.
Franziska Schäfer

**Lehrstuhl für
Fertigungsautomatisierung
und Produktionssystematik**
Friedrich-Alexander-Universität
Erlangen-Nürnberg

Tel.: +49.9131.8527709
Fax: +49.9131.302528

Franziska. Schäfer@
faps.uni-erlangen.de
www.faps.uni-erlangen.de