

Peter Wölflick

*Innovative Substrate und Prozesse mit feinsten
Strukturen für bleifreie Mechatronik-Anwendungen*

Peter Wölflick

*Innovative Substrate und Prozesse
mit feinsten Strukturen für bleifreie
Mechatronik-Anwendungen*

Herausgegeben von
Professor Dr.-Ing. Klaus Feldmann,
Lehrstuhl für
Fertigungsautomatisierung und Produktionssystematik

FAPS



Meisenbach Verlag Bamberg

Als Dissertation genehmigt von der Technischen Fakultät
der Friedrich-Alexander-Universität Erlangen-Nürnberg

Tag der Einreichung: 06. Februar 2006
Tag der Promotion: 24. Mai 2006
Dekan: Prof. Dr.-Ing. A. Leipertz
Berichterstatter: Prof. Dr.-Ing. K. Feldmann
Prof. Dr.-Ing. Dr. h.c. G. W. Ehrenstein

Bibliografische Information Der Deutschen Bibliothek

Die Deutsche Bibliothek verzeichnet diese Publikation in der
Deutschen Nationalbibliografie; detaillierte bibliografische Daten
sind im Internet über <http://dnb.ddb.de> abrufbar.

ISBN 978-3-87525-246-0
ISBN 3-87525-246-2
ISSN 1431-6226

Dieses Werk ist urheberrechtlich geschützt.

Alle Rechte, auch die der Übersetzung, des Nachdrucks
und der Vervielfältigung des Buches oder Teilen daraus,
vorbehalten.

Kein Teil des Werkes darf ohne schriftliche Genehmigung des
Verlages in irgendeiner Form (Fotokopie, Mikrofilm oder ein
anderes Verfahren), auch nicht für Zwecke der Unterrichts-
gestaltung - mit Ausnahme der in den §§ 53, 54 URG ausdrücklich
genannten Sonderfälle -, reproduziert oder unter Verwendung
elektronischer Systeme verarbeitet, vervielfältigt oder
verbreitet werden.

© Meisenbach Verlag Bamberg 2006

Herstellung: Gruner Druck GmbH, Erlangen-Eltersdorf

Printed in Germany

Vorwort

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik der Friedrich-Alexander-Universität Erlangen-Nürnberg.

Herrn Prof. Dr.-Ing. Klaus Feldmann, Leiter dieses Lehrstuhls am Institut für Fertigungstechnik und Maschinenbau, danke ich sehr herzlich für die engagierte Förderung bei der Durchführung meiner Arbeit, die konstruktiven Anregungen und in besonderem Maße den wissenschaftlichen Freiraum, den er mir zuteil werden ließ.

Herrn Prof. em. Dr.-Ing. Dr. h. c. Gottfried Wilhelm Ehrenstein, ehemaliger Leiter des Lehrstuhls Kunststofftechnik am Institut für Fertigungstechnik und Maschinenbau, danke ich für die wohlwollende Übernahme des Koreferates.

Diese Arbeit beruht auf der Bearbeitung verschiedener Kooperationsprojekte im Umfeld der Elektronikproduktion, die durch die deutsche Forschungsgemeinschaft (DFG), das Bundesministerium für Bildung, Wissenschaft, Forschung und Technologie (BMBF), die bayerische Forschungsstiftung (BFS) sowie verschiedene Industriepartner unterstützt wurden. Allen beteiligten Projektpartnern möchte ich an dieser Stelle meinen Dank für die Diskussionsbereitschaft und Unterstützung aussprechen.

Weiterhin danke ich allen Kolleginnen und Kollegen am Lehrstuhl FAPS für die stets hervorragende Zusammenarbeit während der gemeinsamen Zeit am Lehrstuhl. Besonders danken möchte ich meinen Kollegen des Forschungsbereichs Elektronikproduktion, wobei durch viele fachliche Diskussionen und ihre Kompetenz und Einsatzbereitschaft besonders Herr Dipl.-Ing. Thomas Bigl, Herr Dipl.-Ing. Denis Kozic, Herr Dipl.-Ing. Gerald Gion, Herr Dr.-Ing. Matthias Boiger, Herr Dipl.-Ing. Bernd Zolleiß und Herr Horst Schuster maßgeblich zum Gelingen dieser Arbeit beigetragen haben.

Dank gebührt auch den Studenten und wissenschaftlichen Hilfskräften, die mich bei der Bearbeitung meiner Projekte unterstützt haben.

Einen besonderen Dank möchte ich an meine Eltern richten, welche mich von Jugend an ermutigt und auf meinem Weg unterstützt haben.

Peter Wölflick

Innovative Substrate und Prozesse mit feinsten Strukturen für bleifreie Mechatronik-Anwendungen

Inhaltsverzeichnis

1	Einleitung	1
2	Stand der Technik und aktuelle Entwicklungen in der Elektronikproduktion	3
2.1	Trends und treibende Kräfte	3
2.2	Stand der Technik bei Verfahren zur Kontaktierung	10
2.2.1	Weichlöten in der Elektronik	11
2.2.2	Leitkleben in der Elektronik	14
2.2.3	Bewertung der alternativen Kontaktierungssysteme	25
2.3	Gebräuchliche Endoberflächen auf Leiterplatten	25
2.4	Eigenschaften bleifreier Lote	27
2.5	Herausforderungen im SMT-Prozess	32
2.5.1	Fehlerbild Tombstone	32
2.5.2	Voids in Lötverbindungen	33
2.5.3	Lotkugeln nach dem Löten	33
2.5.4	Brückenbildung und Lotklau	34
2.5.5	„Kalte“ Lötstellen / Nichtlötung	34
3	Einflüsse der Verarbeitungsparameter auf die Lötstellenqualität	35
3.1	Untersuchtes Substratmaterial	35
3.2	Alternative Lötprofile und Temperaturüberhöhung	36
3.3	Auswertung der Versuche	37
3.3.1	Einfluss von Lötverfahren und Peaktemperatur	38
3.3.2	Vergleich der Substratmaterialien	39
3.3.3	Verhalten unter thermischer Belastung	41
3.4	Zusammenfassung	42

4 Verhalten bleifreier Materialien im Lötprozess	44
4.1 Verarbeitung von bleifreier Ultra-Fine-Pitch-Lotpaste	44
4.2 Schablonendruck mit feinsten Strukturen	46
4.2.1 Auslöseverhalten der Lotpaste	48
4.2.2 Einfluss der Geometrie auf das gedruckte Lotvolumen	51
4.2.3 Einfluss der Orientierung auf die Konturstabilität	52
4.2.4 Einfluss der Lötstopmmaske	52
4.2.5 Einfluss der Metallisierung	53
4.2.6 Zusammenfassung	54
4.3 Benetzungsverhalten auf bleifreien Endoberflächen	54
4.3.1 Verwendete Reflow-Lötverfahren	56
4.3.2 Bewertung nach Metallisierungsoberflächen und Lötverfahren	58
4.4 Optimierung der Verarbeitung von passiven Fine-Pitch-Bauelementen	62
4.4.1 Bauformen und Oberflächenmetallisierungen	63
4.4.2 Verarbeitung mit bleifreien Loten	63
4.4.3 Zusammenfassung	69
5 Einsatz flexibler Schaltungsträgermaterialien	70
5.1 Alternative flexible Substratmaterialien	74
5.2 Metallisierung und Strukturierung	77
5.3 Herausforderungen beim Handhaben und Verarbeiten von nicht formstabilen Substraten in der AVT	79
5.3.1 Verfahrensalternativen zur Verarbeitung von flexiblem Substratmaterial	79
5.3.2 Besonderheiten der Materialien im Verarbeitungsprozess	81
5.3.3 Zuverlässigkeit und Langzeitverhalten	83
5.3.4 Verarbeitung von Ultra-Fine-Pitch Bauelementen auf Folienmaterial	85
5.3.5 Bewertung der Substratmaterialien	91
5.4 Kostenbetrachtung am Beispiel einer Fine-Pitch-Anwendung	92
6 Optimierte Verarbeitung von Flip-Chips und Chip Scale Packages	94
6.1 Verbindungstechnik für Flip-Chips	94
6.2 Varianten des Reflow-Lötens von Fine-Pitch-Chips	96
6.2.1 Tacky-Flux-Prozess	96
6.2.2 No-Flow-Underfill-Prozess	97

6.3	Möglichkeiten der prüfgerechten Verarbeitung von aktiven Fine-Pitch-Bauelementen	97
6.3.1	Optimierte Padgeometrien für BGA- und CSP-Bauelemente.....	98
6.3.2	Lotpastendruck für Flip-Chip- und CSP-Bauelemente	100
6.3.3	Verarbeitung im Standard-SMT-Prozess.....	102
6.3.4	Verarbeitung mit selektiven Lötverfahren.....	103
6.3.5	Einflüsse auf den Stand-Off.....	103
6.3.6	Röntgenanalyse der Layoutvariationen bei Flip-Chips.....	105
6.3.7	Röntgenanalyse der Layoutvariationen bei CSPs.....	107
6.3.8	Automatisierte Fehlererkennung	108
6.3.9	Zuverlässigkeit der Lötverbindungen.....	109
6.4	Leitkleben als Alternative für die Verarbeitung von Area-Array-Bauelementen mit feinsten Anschlussstrukturen	113
6.4.1	Untersuchte Materialien.....	113
6.4.2	Pad-Layout für Leitkleben.....	114
6.4.3	Prozesskette beim anisotropen Kleben.....	115
6.4.4	Qualitätskontrolle bei geklebten Verbindungen.....	119
6.4.5	Einflüsse auf die Kontaktwiderstände.....	120
6.4.6	Zuverlässigkeit und Langzeitverhalten	122
7	Alternative Strukturierungsverfahren für thermoplastische Materialien	124
7.1	Additive Laserstrukturierung für Fine-Pitch-Anwendungen	127
7.1.1	Strukturierung der Schaltungsträger.....	129
7.1.2	Geometrisches Verhalten bei Herstellung und Verarbeitung	132
7.1.3	Metallisierungshaftung und Scherfestigkeit der Bauelemente	134
7.1.4	Metallographische Untersuchungen.....	137
7.1.5	Zuverlässigkeitsuntersuchungen.....	138
7.1.6	Zusammenfassende Bewertung.....	142
7.2	Alternatives Verfahren zur Herstellung von Fine-Pitch-Strukturen	143
7.2.1	Prinzip der Strukturierung.....	144
7.2.2	Realisierung in 2D-Strukturen	145
7.2.3	Strukturierung von dreidimensionalen Substraten	148
7.2.4	Zusammenfassende Bewertung.....	149
8	Zusammenfassung	150
9	Abkürzungsverzeichnis.....	152
10	Literaturverzeichnis.....	154

1 Einleitung

Die Elektronik ist ein wichtiger Bestandteil unseres Lebens und lässt sich aus fast keinem Bereich mehr wegdenken. Alle aktuellen wichtigen Märkte sind stark vom Einsatz moderner Technik geprägt, angefangen vom Mobilfunk über Automobile bis zur Medizintechnik. Die Innovationskraft und die Qualität der Fertigung spielt dabei insbesondere für deutsche Firmen eine große Rolle, um weltweit bestehen zu können beziehungsweise auf oberstem Niveau die Technologieführerschaft zu halten, wie es momentan in der Automotive-Technik und Medizinbranche der Fall ist. Starke Konkurrenz aus sogenannten Niedriglohnländern machen es in Deutschland schwer, mit hochqualifizierten, aber teuren Mitarbeitern ein konkurrenzfähiges Produkt auf dem Markt zu platzieren.

Umso wichtiger ist es daher, die Bedeutung neuer Technologien und Entwicklungen zu erkennen und die aktuellen Trends in der Elektronikfertigung rechtzeitig aufzunehmen. Bedeutend sind dabei natürlich auch die Randbedingungen, welche national und international per Gesetzgebung oder De-facto-Standards vorgegeben werden, wie aktuell die Umstellung der Produktion auf bleifreie Materialien. Diese aufzugreifen und zusammen mit neuen Erkenntnissen in innovative Produkte umzusetzen, ist Aufgabe der Elektronikfertiger.

Ein reibungsloser und qualitativ hochwertiger Fertigungsprozess für eine optimale Verbindungsqualität hängt bei der Elektronikproduktion besonders von den drei Faktoren der Materialien, der Verfahren und des technologischen Know-hows ab, siehe Bild 1.

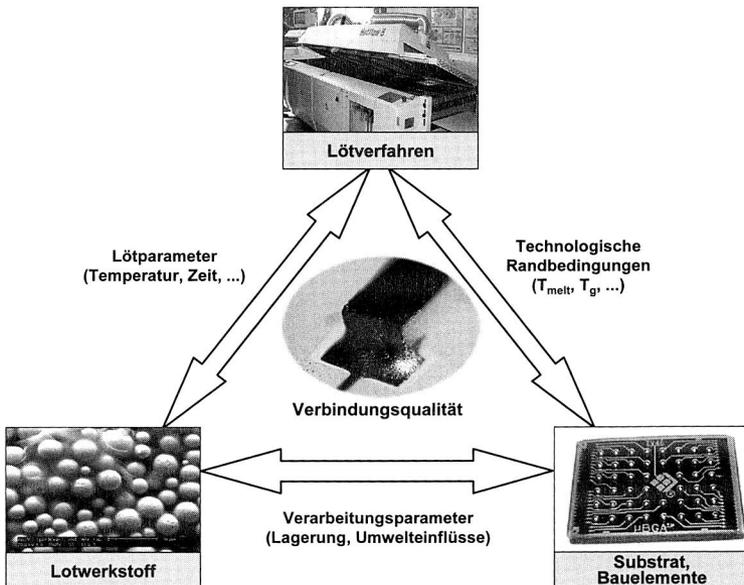


Bild 1: Das Spannungsfeld der Elektronikproduktion

Ziel dieser Arbeit ist es, einen Beitrag zu leisten, den aktuellen Herausforderungen der Elektronikproduktion zu begegnen. Besonders der Trend zu bleifreien Produkten bei immer kleiner werdenden Anschlussstrukturen soll dabei aufgegriffen werden, indem neue Substratmaterialien, Kontaktierverfahren und Strukturierungsprozesse dargestellt und grundlegend evaluiert werden. Dabei werden einzelne Anwendungen exemplarisch herausgestellt und durch Versuche die grundlegenden Zusammenhänge eruiert.

Neben Flip-Chips als wichtiger Baustein für kleinste Elektronikschaltungen und höchste Integrationsdichte werden auch flexible Schaltungsträger und spritzgegossene thermoplastische Substratmaterialien auf ihr Einsatzpotential hin untersucht. Hier werden verschiedene neue Verfahren zur Erzeugung der Leiterstrukturen dargestellt, die innovative Lösungen auch in der dritten Dimension ermöglichen. Auch das am häufigsten eingesetzte Leiterplattenmaterial FR4 und darauf basierende sogenannte Hoch-T_g-Materialien werden hinsichtlich der Potentiale für die neuen Belastungen durch die höheren Temperaturen im bleifreien Lötprozess bewertet.

Basis für all diese Untersuchungen bildet natürlich das eingesetzte Kontaktierungsverfahren, welches das mediengebundene Massen-Reflow-Löten, das selektive Löten und auch das Leitleben umfasst. Hier werden mögliche Einsatzfelder sowie Stärken und Grenzen der Technologien auch im direkten Vergleich zueinander aufgezeigt.

2 Stand der Technik und aktuelle Entwicklungen in der Elektronikproduktion

Die Elektronik ist eines der dynamischsten Felder in der Fertigungstechnik mit hohem Innovationsfaktor. Neu entwickelte Technologien, kleinere Anschlussraster und veränderte Zuverlässigkeitsanforderungen spielen bei der Entwicklung der Geräte sowie der Auswahl der Fertigungsverfahren zusammen. Grundsätzlich lassen sich die Anforderungen der Anwendungsfelder gemäß der internationalen Norm IPC-A-610C, welche die Abnahmeanforderungen für Elektronische Baugruppen definiert und als Richtlinie für die visuelle Kontrolle von Baugruppen dient, in drei Klassen einteilen:

- Klasse 1 - Konsumgüterelektronik
- Klasse 2 - Industrieelektronik
- Klasse 3 - Hochzuverlässige Elektronik

Die geforderte Qualität und Zuverlässigkeit der gefertigten Baugruppe, sowie der Trend zu steigenden Gebrauchstemperaturen, Miniaturisierung und dem Einsatz bleifreier Materialien bei sinkenden Preisen und kürzeren Produktlebenszeiten führen zu steigenden Anforderungen an Mensch und Material. Besonders die hochvolumigen Produkte aus dem Konsumgüterbereich, allen voran Handys, Computer und MP3-Spieler, fordern optimales Kosten/Nutzen-Management sowohl für Material wie auch die Fertigungsverfahren. Dieser Bereich gibt durch den Massenmarkt auch Randbedingungen für die beiden anderen Klassen vor, da innovative Technologien aus dem Massenmarkt in die Industrieelektronik und hochzuverlässige Elektronik „diffundieren“, nachdem sie ihre Beherrschbarkeit und Zuverlässigkeit bewiesen haben. Außerdem können die beiden letztgenannten Bereiche nur solche Bauelemente verarbeiten, welche von den Zulieferern angeboten werden. Diese wiederum leben von hohen Stückzahlen der abgesetzten Waren. Daher wird wahrscheinlich über kurz oder lang die bleifreie Technik auch in den Bereichen der Elektronik Eingang finden, welche bisher noch aus verschiedenen Gründen mit bleihaltigen Materialien arbeiten können bzw. müssen, da es zu einem Umschwenken der verfügbaren Bauelemente und Materialien kommen wird.

2.1 Trends und treibende Kräfte

Technologische Entwicklungen

Die Miniaturisierung in der Elektronik ist ein seit Jahren anhaltender Trend. Aktuelle Entwicklungen gehen zu immer kleineren Bauformen und Systemen mit höchster Integrationsdichte, die dennoch höhere Anforderungen an Zuverlässigkeit und Mehrfunktionalität erfüllen müssen als die vorherigen Generationen. Um die hohe Übertragungsleistung zwischen einzelnen Bauteilen bewältigen zu können, entstehen gerade neue Systeme auf Basis von optischer Kopplung der Bauelemente untereinander, die mittels Laserdioden über das im Substrat integrierte Glasfasernetz miteinander kommunizieren. Andere Bereiche der Elektronik erweitern sich in Richtung MEMS (Mikro-elektronisch-mechanische Systeme) und MEOMS (Mikro-elektronisch-optisch-mechanische Systeme).

me), welche neue oder zumindest angepasste Fertigungsverfahren und Materialien nutzen.

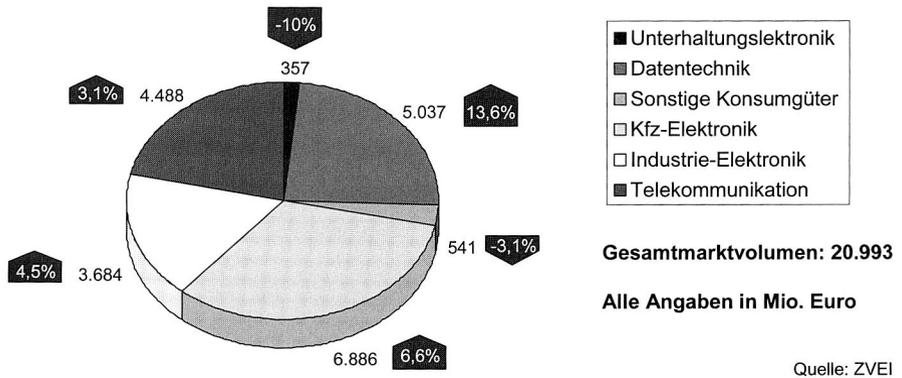


Bild 2: Markt für elektronische Baugruppen Deutschland 2004

Der Markt für elektronische Baugruppen ist von 2003 bis 2004 von 63,7 auf 73,4 Mrd. US\$ in Europa gestiegen, was einer Steigerung von 15,3% Steigerung entspricht. Bezogen auf Deutschland sind die wichtigsten Märkte die Telekommunikation, die Datentechnik sowie mit 6,9 Milliarden Euro Marktvolumen am bedeutendsten die Kfz-Elektronik, welche alle ein deutliches Wachstum verzeichnen konnten (Bild 2).

Die technologischen Treiber für die Miniaturisierung der Baugrößen hin zu multifunktionalen Einheiten sind in Bereichen zu finden, welche zum Teil den Massenmarkt noch nicht erreicht haben. Hierzu zählen die Bereiche Photonik, Displays, MEMS und auch medizinische Anwendungen. Die wirtschaftlich relevanten Massenmärkte, welche als Hauptziel die Reduktion von Kosten und dann erst die Miniaturisierung im Blickfeld haben, können momentan hauptsächlich im Kommunikationssektor mit dem Hauptfeld Mobiltelefon sowie Digitalkameras, Datentechnik und dem Bereich Computer gesehen werden. So wurden 2004 weltweit 715 Millionen Mobiltelefone ausgeliefert, für 2005 wird ein Gesamtwachstum im Markt für mobile Kommunikation von 4,5 Prozent auf dann 746 Millionen ausgelieferter Geräte prognostiziert. [62]

Die kontinuierliche Forderung nach kleineren, leichteren und leistungsfähigeren Mobiltelefon erfordert eine Miniaturisierung, die nur durch neue Substrate (3D-MID, flexible Schaltungsträger) und durch kleinere Bauelementformen (Flip-Chip, Chip Scale Package, Stacked Chips, System-on-Chip (SoC), System-in-Package (SiP)) und Übergang zu Direct-Chip-Attach (DCA) auf dem Substrat erreicht werden kann. So gelang durch den Einsatz von flexiblen Substraten und der Chip-on-Flex-Technologie bei Mobiltelefonen von 1988 bis 2000 eine 98%ige Gewichtsreduzierung [78]. Die mittlerweile vielfältige Nutzung von flexiblen gedruckten Schaltungen zeigt Bild 3. Neben diversen Einsatzfällen im Mobiltelefon werden aktuell Speicherbausteine und sogar ganze Mikroprozessoren auf flexiblen Schaltungsträgern realisiert.

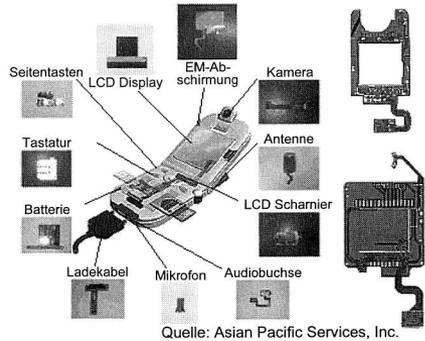
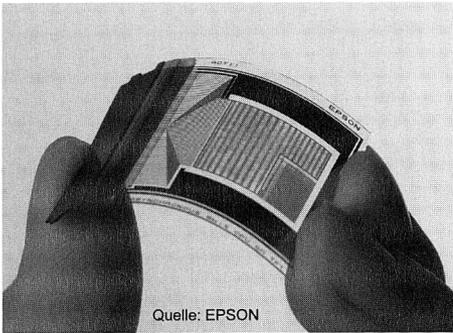


Bild 3: Asynchroner 8-Bit-Mikroprozessor auf flexiblem Substrat (links), vielfältige Verwendung von Flexible Printed Circuits in Mobiltelefonen

Die bereits angedeutete Verkleinerung der Bauelementformen wird sich gemäß [119] bei BGAs von derzeit 1,27mm Rastermaß auf etwa 0,5mm im Jahr 2010 fortsetzen. Langfristig werden CSPs mit 100µm Pitch in ähnlichen Regionen angelangt sein wie Area Array Flip-Chips. Voraussichtlich wird jedoch bei etwas unter 20µm die Verkleinerung der Anschlussraster der aktuellen Bauelementformen nur noch sehr langsam fortschreiten. (Bild 4)

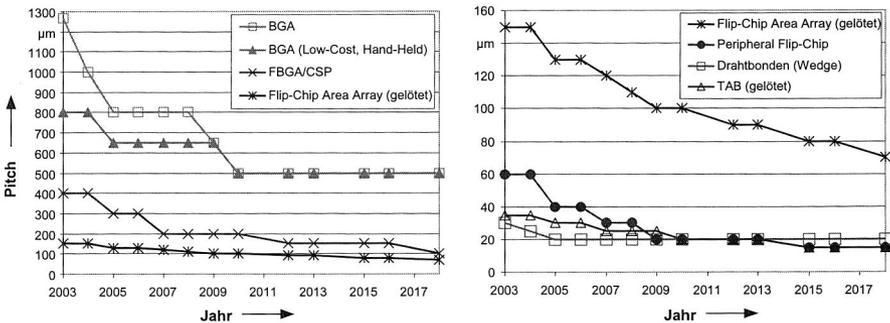


Bild 4: Entwicklung der Anschlussraster für flächige Bauelemente gemäß Prognose der ITRS 2003

Um die weiterhin steigenden Anforderungen nach Leistungsintegration zu erfüllen, ist seit einiger Zeit der Trend zu Systemen zu erkennen, welche mehrere Chips oder sogar ganze Schaltungen mit Widerständen in dreidimensionalen Gehäusen zusammenfassen zu Multi-Chip-Modulen oder SiP (Bild 5). SoC (System-on-Chip)-Lösungen sind aufwendig in der Entwicklung, weswegen hier ein Abwägen von erforderlicher Leistung, Funktionsintegration und Stückzahl notwendig wird. Bei kleineren Stückzahlen ist daher die System-in-Package-Lösung kostengünstiger, bei der Standard-Komponenten in ein Chip-Gehäuse zu einem System aufgebaut werden. In jedem Fall sind Komplexität bzw. Leistung und Volumen entscheidend für die Wahl der geeigneten Bauformen. [108]

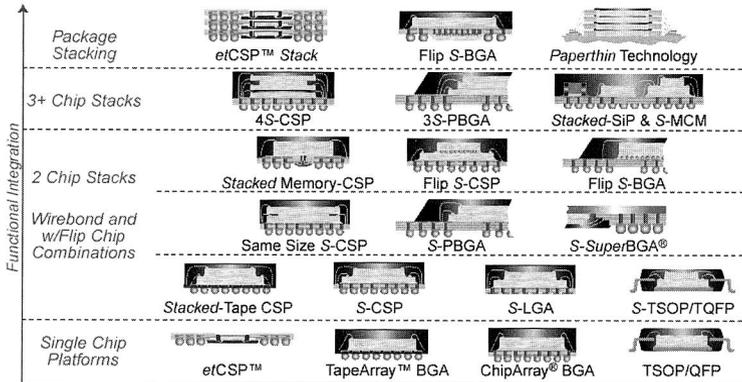


Bild 5: Packaging Roadmap für 2D Bauelemente und 3D-Stacks [Quelle: Amcor Packaging Roadmap]

Während mobile Geräte wie Mobiltelefone möglichst geringes Volumen und Gewicht fordern, sind Computer und Telecom Anwendungsfelder, bei denen es vor allem auf Leistung ankommt. Immer schnellere Prozessoren, höhere Leistungs- und Integrationsdichten mit dadurch erzeugter immenser Abwärme können mit traditionellen Systemen nur noch mit großem Aufwand realisiert werden. Hier sind neue Bauformen und bessere Substratmaterialien gefordert, welche die hohe Verdrahtungsdichte bei guter Wärmeabfuhr erlauben und für hohe Signalfrequenzen geeignet sind.

	Starr/Planar	Hybrid	Flex	MID
Marktvolumen	hoch	mittel	gering - mittel	gering
Strukturen	vHDI, Multilayer	grob - mittel, Multilayer	vHDI, Multilayer	<80µm Line/Space, Singlelayer
Anwendungsfelder	universell	Automotiv, Sensorik	Automotiv, Sensor, Medizin, EDV, Telekom	Automationstechnik, Sensorik, Telekom
Technologie	beherrscht	weitestgehend beherrscht	mit Expertenwissen beherrschbar	Expertenwissen notwendig, da Querschnittstechnologie
Vorteile	Standard, Kosten, Verfügbarkeit	T-stabil, geringer CTE	Wärmeabfuhr, Raumnutzung, Zuverlässigkeit	3D, Spritzguss, verschiedenste Materialien verfügbar
Nachteile	starr, planar, Wärmeabfuhr	Kosten, Prozessdauer, Losgröße	Verarbeitung, Kosten	Spritzguss ➔ Losgröße, Singlelayer

Tabelle 1: Überblick über die alternativen Basistechnologien zur Aufbau- und Verbindungstechnik [18][92][31][53][77][106][141][78][176][166][13]

Die HDI und vHDI-Technologien können durch Feinleiter Techniken und Thermal-Vias auch hochkomplexe Prozessorboards realisieren, neue Materialien für flexible Schaltungsträger wie beispielsweise Liquid Crystal Polymer (LCP) anstelle von Polyimid (PI)

bieten bei HF-Signalen neue Möglichkeiten [143]. Je nach Anwendungsfall stehen für den Aufbau der Elektronikbaugruppe alternative Basistechnologien zur Verfügung, die unterschiedliche Stärken und Schwächen aufweisen (Tabelle 1).

Das Marktvolumen für Substrate lag 2004 bei etwa 45 Milliarden US\$, davon haben Multilayer etwa 63% und flexible Schaltungen etwa 9% (~4,05 Mrd. US\$) Anteil [118]. Der Umsatz starrer, traditioneller Leiterplatten stagnierte 2003, dagegen steigerte sich der Umsatz flexibler Schaltungsträgern um ca. 30%, wobei PI den Markt noch deutlich dominiert [78].

Die Größe der passiven Bauelemente hat sich in den letzten Jahren zyklisch weiterentwickelt, aktuell sind die Bauform „0201“ mit 0,02 x 0,01 inch² Größe vor dem großen Durchbruch. Fraglich ist, ob die Entwicklung mit den Bauformen „0101“ und „01005“ ungebrochen weitergehen wird, da bereits die „0201“-Bauform technologisch aufgrund des geringen Volumens und Gewichts schwierig zu beherrschen ist. Hier können neue Technologien wie in das Substrat integrierte Widerstände und Kapazitäten die externen passiven Komponenten ersetzen. Bei den Area Array Packages ist ein deutlicher Anstieg der Bauformen mit feineren Anschlussrastern zu erkennen. Aktuell dominieren Pitch-Maße von etwa 0,8mm den Markt. [120]

Zusammenfassend kann man die Trends in der Systemintegration so darstellen: [99]

- Extrem miniaturisierte Komponenten und Packages
- Hochintegrierte Single-Chip-Packages (SoC, System on Chip)
- Multi-Technologie-integrierende Trägersysteme (SoP / SiP, System on/in Package)
- Steigerung der Funktionalität im Package (HF, Temperaturresistenz, Automobil-Anwendungen, Optoelektronik, biokompatibel)

Neueste Entwicklungen gehen in Richtung mobile Anwendungen für die Integration in Textilien (Smart Textiles and Wearable Systems). Denkbar sind beispielsweise Jacken mit eingebauten Signalgebern auf dem Rücken für Rettungsdienste, MP3-Spieler mit Display am Ärmel oder ein in die Jacke integriertes Mobiltelefon. [70] Die Technologien sind momentan gerade erst in der Grundlagenforschung, erste Ansätze zur Verwendung gewebter Leiterzüge sind in Bild 6 zu sehen.

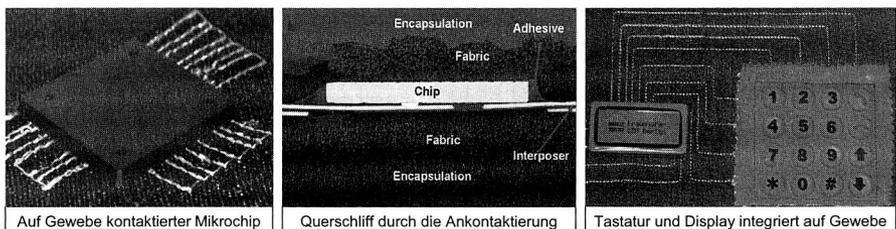


Bild 6: Integration von Elektronik in Textilien für Wearable Devices [70]

Legislative Vorgaben

Neben der allgemeinen technologischen Entwicklung, welche durch die Konsumenten beeinflusst wird, sind gesetzliche Rahmenbedingungen für die Veränderung in der Verbindungstechnik der nächsten Jahre verantwortlich. Ab dem 1. Juli 2006 gilt die WEEE bzw. RoHS als ElektroG [30] in Deutschland. Darin wird festgeschrieben, dass Blei und andere gesundheitsschädliche Substanzen in den einzelnen Komponenten der elektronischen Schaltungen nicht mehr verwendet werden dürfen. Demnach dürfen in homogenen Werkstoffen die Blei-Restmengen nicht höher sein als 0,1 Gewichtsprozent. Ebenso sind Höchstgrenzen für weitere Metalle wie Hg, Cd, Cr(VI), Flammschutzmittel PBB (Polybromierte Biphenyle) und PBDE (Polybromierte Diphenylether) in Elektro- und Elektronikgeräten geregelt.

Für besondere Anwendungsfälle gibt es dabei vorläufig Ausnahmeregelungen, beispielsweise wenn keine geeigneten bleifreien Ersatzlötstoffe zur Verfügung stehen. Für Automobile gilt im Besonderen die End-of-Life Richtlinie, welche in sicherheitsrelevanten Bereichen bleihaltige Lote noch zulässt. Neben bestimmten Lotbestandteilen sind auch Halogene von den Verboten betroffen, welche vor allem als Flammschutzmittel in der Leiterplatte Anwendung finden.

Wirtschaftliche Trends

Besonders für Europa und Deutschland sind die aktuellen wirtschaftlichen Trends und Gegebenheiten wichtig. Der bisherige Wachstumsmarkt Mobiltelefon wandert immer mehr nach Ostasien ab. In Deutschland wird daher die bereits seit längerem stabil mit 5% p.a. wachsende Automotive-Branche wieder wichtiger. Mehr als 25% des in der Bundesrepublik produzierten Elektronikaufkommens wird in der Automobilindustrie verbraucht. Bis 2008 wird vor allem in den Bereichen Sicherheit mit ca. 9% Wachstum p.a. und Komfort-/Karosserieelektronik mit etwa 8,5% p.a. gerechnet [80]. Global betrachtet wuchs der Automotive Halbleitermarkt durchschnittlich 7,3% im Jahr 2003 auf 12,7 Mrd. US\$ und soll bis 2011 auf etwa 21,3 Mrd. US\$ ansteigen (Bild 7), besonders durch den steigenden Einsatz in den Bereichen Abgassysteme, Sicherheit und Komfortfunktionen in Personen-Kfz [153].

Der Umfang des Einsatzes an Elektronik im Auto wird deutlich, wenn man bedenkt, dass aktuell etwa 20 Prozessoren mit etwa 60 MByte Software zur Steuerung des Fahrzeugs notwendig sind [57], bei höherwertigen PKW bereits 50-60 Steuergeräte [55][115]. Die Elektronik hat in Mittelklasse-Pkws aktuell etwa 30% Wertschöpfung, mit steigender Tendenz [35][1]. Der durchschnittliche Halbleiteranteil pro Auto belief sich 2004 auf ca. 223 US-\$ und soll bis 2015 auf mehr als 400 US-\$ ansteigen [116].

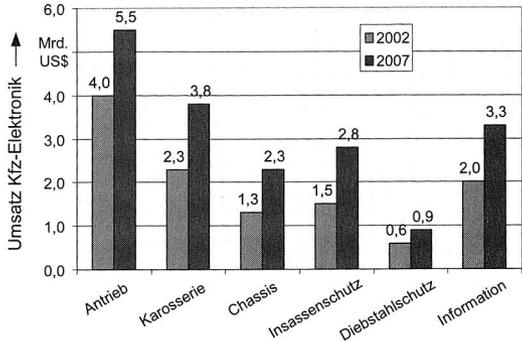
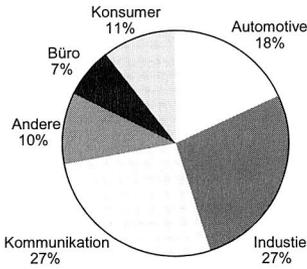


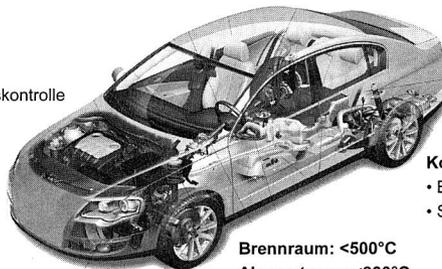
Bild 7: Leiterplattenproduktion 2004 Europa nach Branchen (starr und flex), geschätzte Umsatzentwicklung 2007 von Kfz-Elektronik [183]

Als Besonderheit im Automotive-Bereich ist jedoch zu nennen, dass im Vergleich zu Massenmärkten wie Handy und Computer die Stückzahlen geringer sind und somit keine zu große Marktmacht auf Hersteller von Komponenten und Materialien ausgeübt werden kann. Der Automotive-Bereich ist also kein „Trendsetter“, sondern muss bestehende Materialien und Technologien optimal nutzen, um den Anspruch auf höchste Qualität und Sicherheit zu gewährleisten. Dies ist insofern eine besondere Herausforderung, da durch die zunehmende Verlagerung der Elektronikbaugruppen hin zu heißen Bereichen der Einsatz von Hochtemperatur-Elektronik notwendig wird (Bild 8). Dies spricht für die Verwendung bleifreier Lotlegierungen, da SnPb-Lot ca. 100°C maximale Dauereinsatztemperatur erlaubt, SnAg(Cu)-Legierungen etwa 125°C [10].

Motorraum: <150°C

- Antriebsstrang
- Getriebesteuerung
- Elektronische Stabilitätskontrolle

Motor, Getriebe: <200°C



Brennraum: <500°C

- Abgasstrang: <800°C**
- Abgassensoren

Fahrgastzelle: <85°C

- Navigationshilfe
- Komfortfunktion
- Cruise Control
- Sicherheitssysteme

Komponenten am Rad: <300°C

- Brake by Wire
- Steer by Wire

Bild 8: Arbeitstemperaturbereiche für Fahrzeugelektronik [72]

Die Zuverlässigkeitsanforderungen an Automobil-Elektronik wachsen kontinuierlich, weswegen hier besonderer Forschungsbedarf besteht [55][115]. Rückrufaktionen, welche auch durch den Ausfall von elektronischen Steuergeräten hervorgerufen werden können, sind nicht nur sehr kostspielig, sondern schädigen auch den Ruf des Automobilherstellers. Die in manchen Ländern sehr umfassende Produkthaftung kann zusätzliche Folgekosten in immenser Höhe verursachen, wenn ein vom Produzenten zu ver-

antwortender Ausfall von Elektronikkomponenten zu einem Unfall geführt hat. Daher sind auch aus wirtschaftlichen und marketing-technischen Gründen eine Null-Fehler-Produktion anzustreben, wenngleich sich dies trotz vieler Verbesserungen der Produktionsprozesse noch nicht vollständig erreichen lässt.

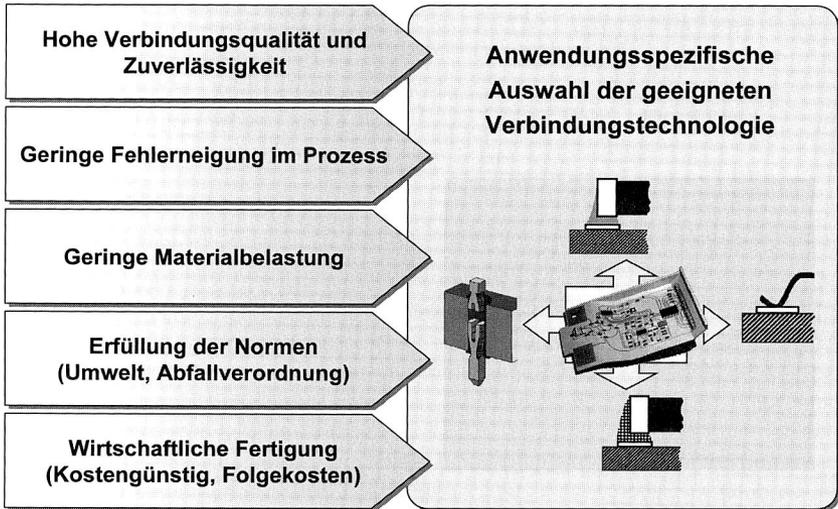


Bild 9: Kriterien für die Auswahl des optimalen Fertigungsverfahrens

Die Auswahl der Verbindungstechnologie muss jeweils optimal an die Anwendung angepasst sein, um möglichst kosteneffizient und wirtschaftlich zu arbeiten. Gerade im Blick auf die momentane Situation in Deutschland und Europa ist es umso wichtiger, durch effiziente Verfahren eine Kostenreduzierung zu ermöglichen, welche die Wettbewerbsfähigkeit von Hochlohnländern wie Deutschland steigert.

Die Wahl des geeigneten Fertigungsverfahrens, von optimierten Designs und Prüfverfahren sowie passenden Substratmaterialien ermöglicht höhere Qualität bei weniger Ausfällen und günstigeren Produktionskosten. Bild 9 zeigt die wesentlichen Faktoren, die zur Auswahl der Verbindungstechnologie führen.

2.2 Stand der Technik bei Verfahren zur Kontaktierung

In der Elektronikproduktion sind viele verschiedene Verbindungsverfahren möglich. Die am häufigsten verwendeten sind in Bild 10 dargestellt und stellen den elektrischen Kontakt entweder ganz ohne stoffschlüssige Verbindung her, mittels Kleber, mit Lötten oder durch Diffusionsprozesse bzw. Schweißen, welche in ihrer thermischen Belastung für Bauelement und Substrat unterschiedlich sind. Wichtigster Bereich für die Mikroelektronik sind dabei das Bonden, auf welches hier nicht weiter eingegangen werden soll, und das Lötten. Für spezielle Anwendungsbereiche im Bereich der Flip-Chips hat sich das Leitkleben, besonders mit anisotropen Eigenschaften, als sehr vorteilhaft erwiesen.

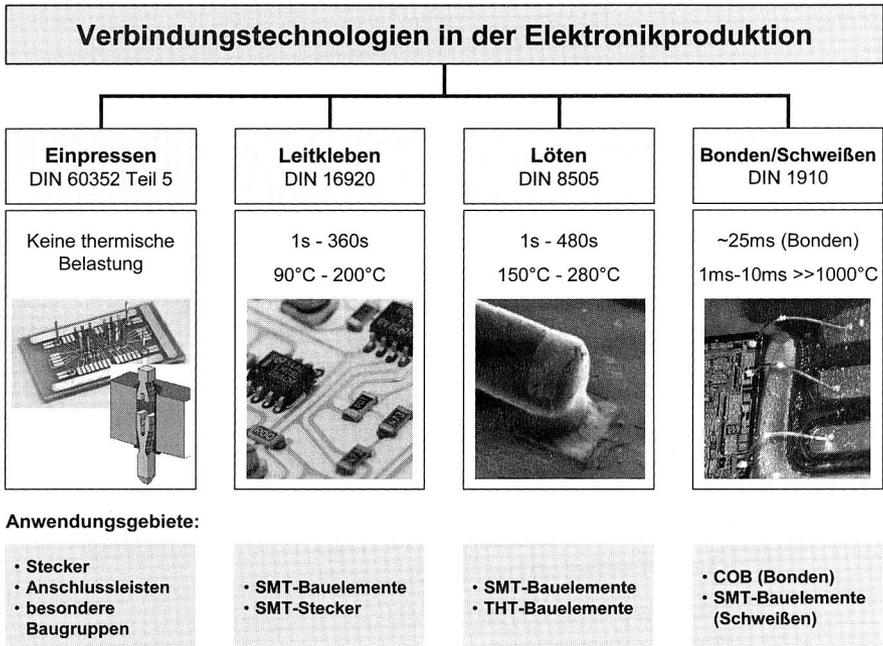


Bild 10: Unterscheidung der wichtigsten Verbindungstechnologien mit typischen Kennzahlen zur Dauer und Höhe der thermischen Belastung

2.2.1 Weichlöten in der Elektronik

Löten stellt die universellste und bedeutendste Verbindungstechnik dar, welche aktuell noch hauptsächlich auf Zinn-Blei-Legierungen basiert. Diese sind in ihren elektrischen und mechanischen Eigenschaften sehr gut erforscht und dienen als Basis für die Zuverlässigkeitsanforderungen, welche an Verbindungen gestellt werden.

Zu lötfähige Werkstoffe, zumeist Legierungen, richten mit den an der Oberfläche liegenden Molekülen freie Bindungskräfte (Konvalenzen) nach außen. Durch Adhäsion oder bei chemischer Verwandtschaft durch Kohäsion können diese andere Moleküle an sich binden. Beim Löten verbinden sich Lot und Grundwerkstoff durch molekulare Bindungskräfte bzw. bei chemischer Verwandtschaft (Affinität) durch Legierungsbildung zwischen Grundwerkstoff und Lot. Dabei dringen Lotmoleküle in den Grundwerkstoff ein und bilden eine Diffusionszone im Kontaktbereich zu den Fügepartnern, welche auch als intermetallische Phase bzw. Verbindung (IMP oder IMV) bezeichnet wird. Erst mit Bildung einer IMV kann eine qualitativ hochwertige Lötverbindung entstehen, wobei zu große Schichtdicken dieser sehr spröden und harten Schicht die Zuverlässigkeit und Duktilität der Lötstelle herabsetzen.

Können aufgrund von metallurgischen oder thermischen Bedingungen die Lotmoleküle nicht in den Grundwerkstoff eindringen, erhält man lediglich eine Adhäsionslötung, welche eine wesentlich niedrigere Festigkeit und damit Haltbarkeit aufweist. Mindestens ein Legierungsbestandteil des Lotes muss in der Lage sein, mit einer Legierungskomponente des Grundwerkstoffes eine intermetallische Verbindung einzugehen (einen Mischkristall zu bilden). [20]

Die IMV wächst umso schneller, je höher die Temperatur ist. Im schmelzflüssigen Zustand des Lotes beschleunigt sich dieses nochmals. Daher ist es ein Ziel von Lötverfahren, durch geeignete Prozessführung die notwendige Ausbildung der IMV zu ermöglichen, jedoch nicht zu lange über der Schmelztemperatur zu verweilen, um übermäßige Schichtdicken der IMV zu vermeiden. Durch den Umstieg auf bleifreie Lote und die dadurch bei Zinn-Silber-(Kupfer)-Legierungen notwendige, um bis zu 40K höhere Verarbeitungstemperatur gilt es nun, das Verhalten dieser im Zusammenspiel mit den anderen Fügepartnern zu erforschen. Erste grundlegende Untersuchungen hierzu sind in [21][138][28] zu finden.

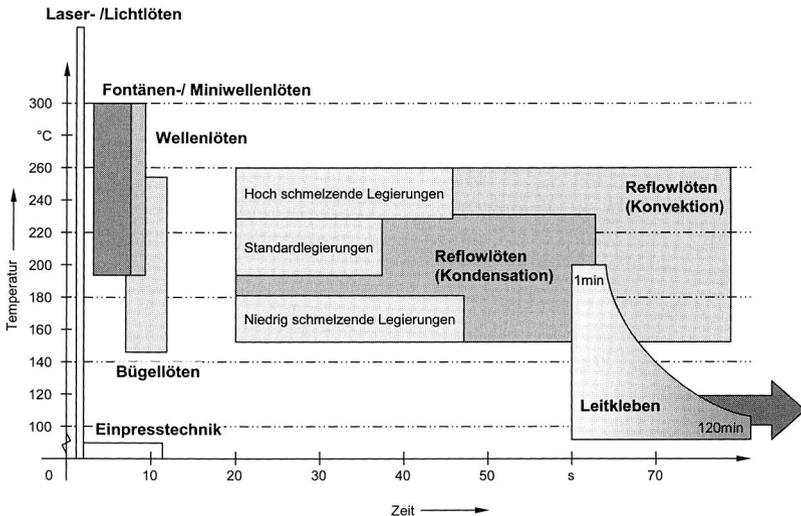
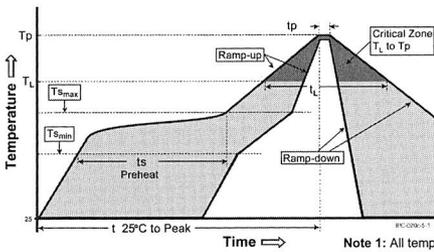


Bild 11: Temperatur und Belastungsdauer der verschiedenen Löt- und Klebverfahren

Bild 11 zeigt die thermische Belastung und die Einwirkdauer verschiedener Verbindungsverfahren an. Hoch schmelzende Legierungen wie SnAgCu und niedrig schmelzende wie SnBi werden spätestens ab Juli 2006 die Standardlegierung SnPb ersetzen. Für das Reflow-Löten werden den Zinn-Silber-Lotlegierungen meistens Kupfer-Anteile zugemengt, um durch die dann in der Legierung herrschende Kupferkonzentration ein Ablegieren der Kupfer-Leiterzüge und die exzessive Bildung von Intermetallischen Phasen zu minimieren.



Profile Feature	Sn-Pb Eutectic Assembly	Pb-Free Assembly
Average Ramp-Up Rate ($T_{S_{max}}$ to T_p)	3 °C/second max.	3° C/second max.
Preheat		
- Temperature Min ($T_{S_{min}}$)	100 °C	150 °C
- Temperature Max ($T_{S_{max}}$)	150 °C	200 °C
- Time ($t_{S_{min}}$ to $t_{S_{max}}$)	60-120 seconds	60-180 seconds
Time maintained above:		
- Temperature (T_l)	183 °C	217 °C
- Time (t_l)	60-150 seconds	60-150 seconds
Peak/Classification Temperature (T_p)	See Table 1	See Table 2
Time within 5 °C of actual Peak Temperature (t_p)	10-30 seconds	20-40 seconds
Ramp-Down Rate	6 °C/second max.	6 °C/second max.
Time 25 °C to Peak Temperature	6 minutes max.	8 minutes max.

Table 1 SnPb Eutectic Process - Package Peak Reflow Temperatures

Package Thickness	Volume mm ³ <350	Volume mm ³ ≥ 350
<2.5mm	240 +0/-5°C	225 +0/-5°C
≥2.5mm	225 +0/-5°C	225 +0/-5°C

Table 2 Pb-free Process - Package Classification Reflow Temperatures

Package Thickness	Volume mm ³ <350	Volume mm ³ 350 - 2000	Volume mm ³ >2000
<1.6mm	260 +0°C *	260 +0°C *	260 +0°C *
1.6mm - 2.5mm	260 +0°C *	250 +0°C *	245 +0°C *
≥2.5mm	250 +0°C *	245 +0°C *	245 +0°C *

* Tolerance: The device manufacturer/supplier shall assure process compatibility up to and including the stated classification temperature (this means Peak reflow temperature +0°C. For example 260 °C+0°C) at the rated MSL level.

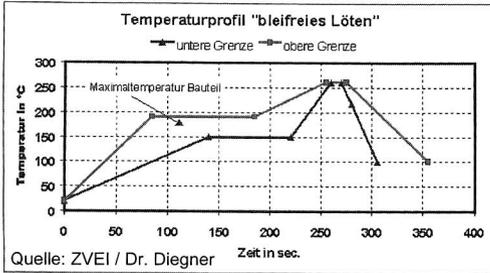
Bild 12: Lötprofilgrenzen gemäß JEDEC-Vorgaben [112]

Für eine gute Lötstellenqualität ist eine gute Temperaturführung im Reflow-Ofen notwendig. Zu schnelles Aufheizen der Baugruppe kann bei den Bauelementen und Leiterplatten zu Cracking und Delamination führen, wenn der Feuchtegehalt zu groß ist und der entstehende Dampfdruck nicht mehr kompensiert werden kann. Bei der Lotpaste kann ein zu schnelles Aufheizen zum „Explodieren“ der Pastendepots führen, was Kurzschlüsse und Lotperlen verursachen kann. Die enthaltenen Flussmittel sind für eine definierte Wärmemenge und Aufheizrate ausgelegt. Bei zu schnellem Erreichen der Peakzone sind noch nicht alle flüchtigen Bestandteile aus dem Lot entwichen, was zu Voids und anderen Fehlstellen in der Lötverbindung führen kann. Bei zu langsamen Aufheizen kann das Flussmittel bereits verbraucht sein und seine oxidationshemmende und benetzungsfördernde Funktion nicht mehr erfüllen. Zum Teil steigt auch die Anzahl der Voids mit der Zeit über Liquidus an. [100]

Die Überhitzung der Lötstelle um etwa 10K bis 30K über Liquidustemperatur der Lotlegierung dient dazu, eine ausreichende Benetzungsfähigkeit des flüssigen Metalls zu erzielen. In [23][127] ist dargelegt, dass bei ausreichender Überhitzung Zinn-Silber-(Kupfer)-Legierungen ähnlich gut oder sogar besser benetzen als Zinn-Blei-Legierungen, wobei höhere Temperaturen die Benetzung fördern. Dabei steigt allerdings auch die Bildungsgeschwindigkeit der Intermetallischen Verbindungen deutlich an. Um die für eine gute Lötstelle notwendige gute Benetzung und Ausbildung einer IMV zu garantieren, soll die Liquidustemperatur für etwa 60s bis 150s (gemäß JEDEC-Vorgabe, Bild 12) bzw. 20s bis 80s (ZVEI-Vorgabe, Bild 13) überschritten werden. Die Temperaturgrenzen sind nach oben durch die maximalen Verarbeitungstemperaturen der Bauelemente und Substratmaterialien begrenzt, welche üblicherweise bei 250°C bis 260°C liegen.

Durch ein definiertes und schnelles Abkühlen wird in der Lötstelle ein feineres Gefüge erzielt, was besonders bei durch thermische Belastungen hervorgerufenen Scherspan-

nungen die Lebensdauer erhöht. [130] Auch hier darf die Abkühlrate nicht zu stark sein, da es ansonsten zu Mikrorissen in den Packages kommen kann. [9]



Lotpaste: SnAgCu, Schmelztemperatur 217°C

- Aufheizrate: 1 – 3 K/s
- Plateau-Temperatur: 160 +30 -10°C
- Verweilzeit über Plateau: 20 – 120 s
- Zeit über Schmelzpunkt: 20 – 80 s
- Peaktemperatur: 260°C
- Verweilzeit am Peak +0 -5 K: mind. 10 s
- Abkühlrate: 2 – 5 K/s

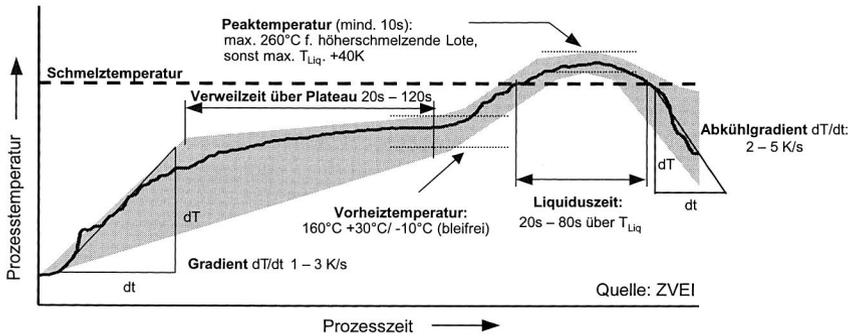


Bild 13: Lötprofilgrenzen für Sattelfprofil gemäß ZVEI: Oben für bleifreies Lot, unten legierungsunabhängig dargestellt

Eine der Schwierigkeiten beim Umstieg auf bleifreie Lote ist die höhere Verarbeitungstemperatur und die damit verbundene Belastung der Bauelemente und Substrate. Hier schreibt der neue JEDEC-Standard J-STD-020-C drei Temperaturbeständigkeitsklassen mit 245°C, 250°C und 260°C vor [112], was einer Erhöhung der tolerablen Maximalbelastung entspricht. Die Umstellung auf bleifreie Lote bedeutet für die Kombination Leiterplatte-Bauelement, dass die Substrate beim Erstarren der Lotlegierung SnAg-Cu (ca. 217°C) noch eine höhere thermische Expansion aufweisen als beim Einfrieren des SnPb-Lot, welches bei ca. 183°C erstarrt. Dies erzeugt einen höheren Stress auf die bleifreie Lötstelle bei Raumtemperatur.

2.2.2 Leitkleben in der Elektronik

Das Leitkleben ist kein eigenes Verbindungsverfahren wie z.B. das Löten, sondern eine Erweiterung der Verbindungstechnik Kleben hin zu einem bestimmten Eigenschaftsprofil. So ist Kleben nach der DIN 8580 als Herstellen einer festen Verbindung zweier Teile durch natürlichen oder synthetischen Klebstoff definiert. Weiterhin ist zu unterscheiden,

ob diese elektrische Verbindung isotrop (Leitung in alle Richtungen) oder anisotrop (Leitung nur in eine Richtung) hergestellt wird. Eine Variante des Leitklebens, bei dem der Leitklebstoff nicht mit Leitpigmenten angereichert ist, ist der Einsatz von nichtleitenden Klebern, bei denen die Oberflächen der Fügepartner so eng zusammen kommen, dass leitfähige Kontaktstellen entstehen. (Bild 14)

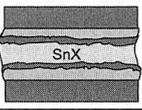
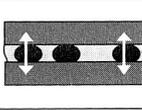
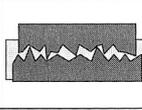
	Löten	Isotropes Leitkleben	Anisotropes Leitkleben	Ungefüllte Klebstoffe
Bewertungs-kriterium				
Fine-Pitch-Eignung	+	o	++	++
BE-Spektrum	++	o	o	-
Prozessbedingungen	o	+	-	o
Umwelt	o	+	+	++

Bild 14: Bewertungsmatrix verschiedener Kontaktierungsverfahren für Chip-Bauelemente

Die Aushärtephase ist sehr wichtig für die späteren mechanischen und elektrischen Eigenschaften von Leitklebstoffen. Je nach Produkt kann bei einer Aushärtetemperatur von ca. 110°C für sechs Minuten das Polymer vollständig aushärten. Durch Erhöhung der Temperatur kann die Härtezeit deutlich verringert werden, allerdings ist ab einer gewissen thermischen Belastung mit Beeinträchtigungen der mechanischen Eigenschaften zu rechnen.

Neben der im Vergleich zum Löten geringeren thermischen Belastung der Baugruppe beim Aushärten kann die Klebestelle Scherbelastungen durch unterschiedliche thermische Ausdehnung der Fügepartner besser kompensieren als eine Lötstelle. Der Festigkeitsabfall bei zyklischer Belastung zeigt mit steigender Zyklenzahl einen zunehmend flacheren Verlauf, während Lot durch die kontinuierlichen Wechselkräfte und das dadurch hervorgerufene Kriechen des Materials immer weiter geschwächt wird, bis es komplett versagt. [130]

Durch einen niedrigen Gehalt von Restionen im Kleber kann das Korrosionspotential der Klebestelle verringert werden, bei Einsatz von anisotropen Klebern können Pitch-Raster bis deutlich unter 100µm erzielt werden. Der Klebstoff ist in jedem Fall optimal für die jeweiligen Anforderungen auszuwählen. Allgemein muss ein Leitkleber gute elektrische und thermische Leitfähigkeit bei hoher mechanischer Festigkeit aufweisen, wobei der thermische Ausdehnungskoeffizient ebenfalls möglichst gering sein muss. [59][129][130] Einen grober Vergleich der Eigenschaften des Lötens und Leitklebens zeigt Tabelle 2.

Eigenschaft	Löten	Leitkleben
Temperaturbelastung bei Verarbeitung	sehr hoch, bis zu 260°C	geringer, typisch bis zu 180°C
Selbstzentrierungseffekt	vorhanden	nicht vorhanden
Korrosionspotential	sehr hoch (Flussmittel)	gering (keine Flussmittel)
Möglichkeit der Miniaturisierung	begrenzt durch Lotpastendruck	gut (anisotrope Leitklebstoffe)
Verbindungseigenschaften	gute Erkenntnisse aus Langzeitversuchen	geringe Erkenntnisse aus Langzeitversuchen
Intermetallische Verbindung	mit verschiedenen Metallen	keine / gering (Ag – chem. Sn)
Mechanische Festigkeit (nach thermischer Belastung)	höher (baut ab, Versprödung)	geringer (bleibt erhalten, keine Versprödung)
Elektrische Leitfähigkeit	ca. $0,2 \times 10^{-4} \Omega\text{cm}$	ca. $1 \times 10^{-4} \Omega\text{cm}$
Thermische Leitfähigkeit	50 W/mK	2 W/mK
Temperaturwechseltests -50°C/+150°C, 1000 Zyklen	sehr starker Anstieg des Wärmewiderstandes, Streuungen werden größer	erheblich schwächerer Anstieg des Wärmewiderstandes, Streuung kleiner

Tabelle 2: Die wichtigsten Eigenschaftsunterschiede von Löten und Leitkleben [130]

Für das Auftragen von Leitklebstoffen kommen die gleichen Auftragverfahren wie beim Löten zum Einsatz. Dazu stehen Dispensen, Pin-Transfer und der Sieb- bzw. Schablonendruck zur Verfügung. [129][130][94] Im Vergleich zum Lotpastenauftrag ist die Konturschärfe bei Leitklebstoffen beim Schablonendruck wesentlich geringer. Beim Abheben der Schablone von der Leiterplatte erfolgt die Trennung zwischen Pad und Schablonenöffnung nicht direkt an der Flanke, sondern nur flankennah. Mit zunehmenden Druckzyklen ändert sich dadurch das Druckbild stärker als beim Einsatz von Lotpaste, die weniger klebrig ist. [130]

Funktionsweise des Leitklebens

Bei gefüllten Leitklebern kann man zwischen zwei unterschiedlichen Prinzipien unterscheiden: Isotroper Leitklebstoff ICA (isotropically conductive adhesive) und anisotroper Leitklebstoff ACA (anisotropically conductive adhesive). Die Unterschiede sind in Bild 15 dargestellt.

Leitklebstoffe bestehen im Allgemeinen aus Leitpigmenten, einer Polymermatrix, Härterkomponenten und Zusätzen. Die Zusätze beeinflussen die Verarbeitbarkeit des Klebstoffes und die Eigenschaften der Klebestelle vor, während und nach der Aushärtung. Die Polymermatrix entsteht aus der Reaktion der Harzkomponenten mit dem Härter. Das daraus entstehende dreidimensionale Netzwerk ist für den mechanischen Zusammenhalt der Klebestelle verantwortlich. Die Polymermatrix kann aus Polyamiden, Silikonen, Epoxidharzen oder aus anderen duroplastischen Kunststoffen bestehen. Epoxidharze bilden die Standardpolymermatrix. Die elektrische Stromleitung kommt durch die Ausbildung von Strompfaden zwischen den einzelnen leitfähigen Partikeln zu Stande.

Dabei hat die Konzentration von Leitpigmenten einen großen Einfluss auf die Haftfestigkeit und die elektrische Leitfähigkeit der Klebestelle. [51][59][129][130] Ein Überblick über die Eigenschaften einiger Epoxidharz-Klebstoffe ist in Bild 16 dargestellt.

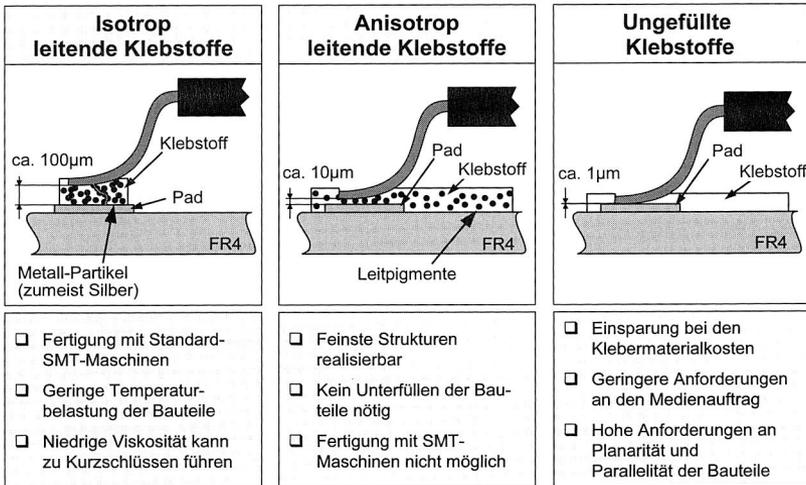


Bild 15: *Verfahrensvergleich der möglichen Klebervarianten zur Kontaktierung von Bauelementen*

Vorteil des Leitklebens ist unter anderem der Verzicht auf den aufwendigen Prozessschritt der Leiterplattenreinigung von Flussmittlrückständen. Auch reduziert sich die Gefahr der Korrosion an den Lötstellen drastisch. Die durch den Lotpastendruck begrenzte Miniaturisierung kann bei der Verwendung von anisotropen Leitklebstoffen weiter vorangetrieben werden, da der Klebstoff flächig auf die Kontaktstellen aufgetragen wird und die Gefahr eines Kurzschlusses durch die Leitfähigkeit in nur eine Richtung gering gehalten wird. ACA-Verbindungen eignen sich ähnlich gut für Hochfrequenzanwendungen bei Flip-Chips bis zu etwa 20GHz wie gelötete Aufbauten [93].

Eigenschaften / Füllstoff im Kleber	Silber	Gold	Nickel	Ag-Pd	Kupfer	Keramik
Dauertemperaturbelastung [°C]	125-200	125	150	150	150	150-200
max. Temperatur [°C]	300-400	300-400	300-400	300-400	300-400	300-400
Zersetzungstemperatur [°C]	380-440	400	400	420	425	400
Glasübergangstemperatur [°C]	180	90	95	90	120	100
therm. Ausdehnungskoeffizient [10 ⁻⁶ /K]	38-63	32-38	47-89	45-50	25	45-55
Wärmeleitfähigkeit [W/mK]	1,43-2,1	1,72		1,72		0,85-1,43
Scherfestigkeit [N/cm ²]	690-1240	1400	1450	1400	1740	690-1700
Shore Härte [D]	65-80	85	80	80	82	80
Dichte [g/cm ³]	1,9-3,0	3,0	3,5	2,8	2,75	2,0
spez. el. Volumenwiderstand [Ohm cm] x10 ⁻⁴	1-80	1-5	200-700	20-40	30-50	113-116

Bild 16: *Eigenschaften gefüllter Epoxidharz-Klebstoffe [139]*

Als nachteilig erweist sich die geringere mechanische Festigkeit bei Leitklebstoffverbindungen im Gegensatz zu gelöteten Kontaktstellen. Allerdings kommt es aufgrund der im Vergleich zu Loten höheren Elastizität der Klebstoffe zu geringeren thermischen Spannungen innerhalb der Kontaktstelle, wodurch die mechanischen Eigenschaften auch nach Thermoschockversuchen erhalten bleiben. Für mit anisotropen Leitklebstoff verarbeiteten Flachbaugruppen ist zudem kein Underfill nötig. [130][94][51]

Der ausbleibende Selbstzentrierungseffekt bei Verbindungen mit Leitklebstoffen ist der größte Nachteil. Dies muss durch exaktes Bestücken kompensiert werden. Auch teilweise mangelnde Erkenntnisse zum Langzeitverhalten hemmen die Anwendung von Leitklebstoffen in der Industrie. Auch sind die höheren Verbindungswiderstände und die geringere thermische Leitfähigkeit gegenüber Lötverbindungen nachteilig. Bei Flip-Chip-Anwendungen mit anisotrop leitfähigen Klebstoffen ist die Prozessdauer kritisch, da der Bestückvorgang zwischen 5s und 60s pro Chip beansprucht, wodurch das Bestücken von mehreren Chips auf einen Schaltungsträger extrem zeitaufwendig ist. Problematisch ist der Austausch defekter Komponenten: Durch Erhitzen über die Glasübergangstemperatur des Klebers erweicht dieser und das Bauelement kann entfernt werden, jedoch verbleiben auf dem Schaltungsträger Klebstoffrückstände. Diese können nur mit sehr viel höherem Aufwand vom Schaltungsträger entfernt werden, als dies bei Lotrückständen der Fall ist. [94]

Isotroper Leitkleber

Bis zu einem Pitch-Abstand von 500 μ m können die Schaltungsträger auf einer herkömmlichen SMT-Linie mit isotrop leitfähigen Klebstoffen produziert werden. Bei kleineren Pitch-Abständen ist aufgrund der Neigung des Klebers zum Verlaufen der Einsatz anisotroper Leitklebstoffe vorzuziehen. Ein Mix aus gelöteten und geklebten Bauelementen ist prinzipiell möglich. [94]

Leitklebstoffe gibt es als Einkomponenten- oder als Zweikomponentensystem. Während beim Einkomponentensystem lediglich die Verarbeitung vom Kunden übernommen wird, muss beim Zweikomponentensystem zusätzlich auch der aufwendige Mischprozess, bei dem das Mischungsverhältnis genau einzuhalten ist, vom Anwender übernommen werden. Positiv stehen diesen Punkten eine lange Lagerzeit, kürzere Härtingszeiten und eine Härtung beim Raumtemperatur bei Zweikomponentensystemen gegenüber. Vorteile auf Seite des Einkomponentensystem sind z.B. die sofortige Verarbeitbarkeit und die gleichbleibende zertifizierte Qualität des Klebstoffes. Als nachteilig wird hier die hohe Viskosität, die Lagerung unter definierten Bedingungen und die hohen Aushärtetemperaturen erachtet. [130][94][45]

Bild 17 zeigt die Zusammensetzung in Gewichtsprozent eines typischen isotrop leitfähigen Einkomponentenklebstoffes und den Zusammenhang zwischen Haftfestigkeit und elektrischer Leitfähigkeit in Abhängigkeit von der Füllstoffkonzentration. Bei geringem Anteil von Leitpigmenten ist der Harzgehalt groß, was die Scherfestigkeit verbessert. Ab Erreichen der Perkolationsschwelle ist die Menge an Leitpartikeln ausreichend, um Leitpfade ausbilden und so die Fügepartner elektrisch zu kontaktieren. Bei steigendem

Füllstoffgrad werden die mechanischen Eigenschaften schlechter, ab einer gewissen Füllstoffkonzentration ist kein Zugewinn der Leitfähigkeit mehr zu verzeichnen. Es muss also ein Kompromiss zwischen Haftfestigkeit und elektrischer Leitfähigkeit gefunden werden. Die Füllstoffkonzentration und das -material beeinflussen dabei den Preis für den Leitklebstoff maßgeblich. [130][94]

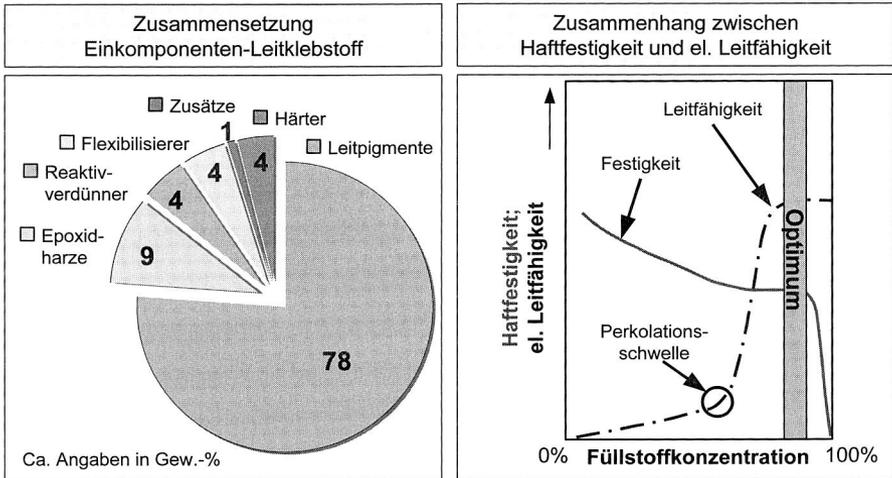


Bild 17: Zusammensetzung und Zusammenhang zwischen Haftfestigkeit und elektrischer Leitfähigkeit bei Leitklebstoffen

Als Leitpigmente kommen beim isotropen Leitkleben i.A. Silberflakes (plättchenförmige Silberpartikel) zum Einsatz, da diese aufgrund ihrer flächigen Kontakte gute Strombrücken ausbilden. Silber hat sich als Standard etabliert, da es billiger als Gold ist und es im Gegensatz zu Gold keine Anhäufungen ausbildet. Nachteilig wirken die Silberflakes auf die Viskosität des Klebstoffes, was zu Schwierigkeiten bei der Verarbeitung führen kann. Kugelförmige Silberpartikel haben geringeren Einfluss auf die Viskosität, jedoch auch schlechtere elektrische Leitfähigkeit. Durch Mischen von plättchenförmigen und kugelförmigen Leitpigmenten kann ein gutes Gleichgewicht aus elektrischer Leitfähigkeit und Beeinflussung der Viskosität erreicht werden. Andere Materialien für Leitpigmente sind z.B. Nickel und Carbon. Carbon kommt dabei nur für Anwendungen mit einem geringen Leitwert zum Einsatz. Bei hohen Anforderungen, beispielsweise in der Militär- und Raumfahrtindustrie, wird zumeist Gold als Leitpigment verwendet, da neben der verbesserten Leitfähigkeit auch keine Silbermigration auftritt. [129][94][90]

Anisotroper Leitkleber

Im Gegensatz zu isotrop leitfähigen Klebstoffen können anisotrop leitende Klebstoffe in pastöser Form (ACA) bzw. als Film (anisotropically conductive film/ ACF) vorliegen. Die Leitpartikel sind in einer Konzentration von 0,5-10 Vol.-% beigemischt. Diese ist dabei

so gewählt, so dass genügend Leitpartikel im Klebstoff zur Bildung von Leitpfaden zwischen Pad und Bump in z-Richtung enthalten sind, aber keine Kurzschlüsse in x- und y-Richtung auftreten können. Ab einer Konzentration von 12 Vol.-% steigt die Gefahr der Leitbrückenbildung in der xy-Ebene rapide an.

Leitpartikel werden nach metallischem oder nichtleitendem Kern unterschieden. Metallische Kerne sind beispielsweise Nickel-Partikel mit einer Goldbeschichtung gegen Oxidation, zu den Leitpigmenten mit nichtleitfähigem Kern zählen Glas- bzw. Polymerkugeln mit Silber- bzw. Ni/Au-Beschichtung. Zusätzlich finden Lotpartikel als leitfähige Zusätze in Klebstoffen Verwendung. Unterschieden wird zudem zwischen deformierbaren und starren Leitpartikeln (Bild 18). [130][94][45][49]



Bild 18: Unterschied zwischen starren und deformierbaren Leitpigmenten: Links wird das starre Pigment durch die Anschlussflächen der Fügepartner plastisch deformiert, rechts ausschließlich elastisch

Deformierbare Leitpigmente ergeben größere Kontaktstellen und damit eine höhere Zuverlässigkeit. Dabei kann zwischen reversibel und dauerhaft verformten Leitpigmenten unterschieden werden. Die reversibel verformten Füllstoffe verformen sich lediglich elastisch, wodurch sie nach dem Aushärten des Klebstoffes eine Kraft auf die Kontaktstellen ausüben. Bei starren Leitpartikeln bilden sich durch das Eindrücken der Partikel in das Pad hingegen nur punktförmige Kontakte aus. Weiterhin besteht die Gefahr, dass sich aufgrund von Größenunterschieden der Füllstoffen weniger Leitpfade ausbilden, weil größere starre Partikel die Höhe des Klebspaltes vorgeben. Bei beiden Leitpartikelarten ist der Kontakt mechanisch.

Ein großer Unterschied zwischen anisotropen und isotropen Klebstoffen liegt in den zur Verarbeitung benötigten Maschinen. Isotrope Leitklebstoffe können auf herkömmlichen SMT-Linien verarbeitet werden, wodurch die Kosten für das Umrüsten bzw. zusätzliche Maschinen entfallen. Im Gegensatz dazu erfordert das Bestücken von Bauteilen bei der Verwendung von anisotropen Leitklebstoffen spezielle Maschinen, da die Bauelemente unter Einwirkung von Druck und Wärme aufgesetzt werden müssen. Diese Maschinen bestehen in der Regel aus einer Thermode, einer Andruckeinheit, welche die nötige Kraft aufbringt und einer Komponente, mit der sich Bauteil und Substrat zueinander ausrichten lassen. [130][94][51][96]

Es gibt viele Einflussfaktoren auf die Verbindungsqualität beim ACA-Prozess:

- Aushärtetemperatur und –zeit des Klebers und des Klebeprozesses
- Aufheizrate im Aushärteprozess

- Bestückgenauigkeit
- Höhe und gleichmäßige Verteilung des Anpressdrucks
- Bump Höhe und Gleichförmigkeit
- Ebenheit und Steifheit des Substratmaterials

Das Versagen von ACA-Verbindungen kann durch Ermüdung nach mechanischem Stress, durch Oxidation oder durch Feuchtaufnahme erfolgen. Oxidation folgt einem parabolischem Wachstum und setzt die elektrische Leitfähigkeit herab. Feuchtaufnahme kann die Polymerketten des Klebers schädigen und dadurch die Festigkeit mindern.

Beste Leitfähigkeit und Zuverlässigkeit könnte erreicht werden, wenn zwischen den leitenden Füllstoffen und den Bumps bzw. Pads eine metallurgische Verbindung entstehen würde. Dementsprechend gibt es Bestrebungen, Lot als Füllstoff in anisotropen Leitklebstoffen zu verwenden. Nach [73] und [140] bilden sowohl bleihaltige Lote als auch bleifreie Lote intermetallische Phasen mit Kupfer bzw. Goldoberflächen aus, wobei aufgrund seines niedrigen Schmelzpunktes vorwiegend SnBi-Legierungen als leitende Füllstoffe verwendet werden. Durch die Ausbildung der intermetallischen Phasen werden die Sn-Anteile aus den sehr kleinen Leitpartikeln herausgezogen, wodurch sich eine Schicht aus nahezu reinem Wismut bildet, die sehr spröde ist und somit zur Rissbildung neigt. Dadurch entsteht aus einer metallurgischen leitenden Verbindung wiederum nur ein mechanischer Kontakt (Bild 19 oben). Auch durch den Einsatz von Goldschichten, um die Basismetallisierung vor Oxidation zu schützen, kann der gewünschte Effekt nicht erreicht werden, da die Goldzwischen-schichten mit den Lotlegierungen in Reaktion treten und so die Bildung von intermetallischen Phasen nicht verhindern. [94]

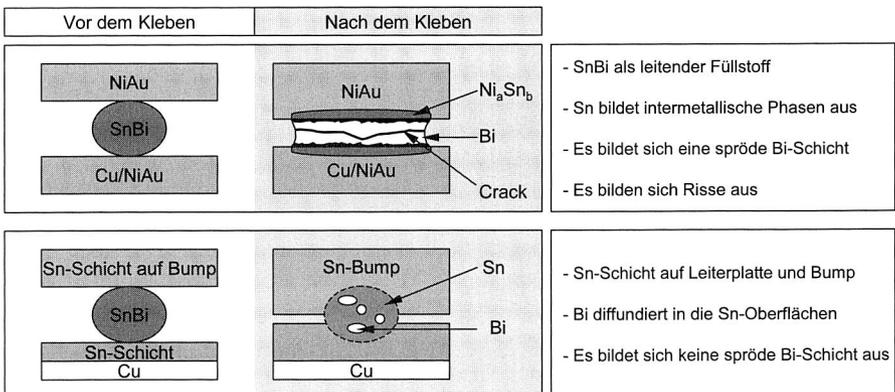


Bild 19: Verschiedene Arten der Ausbildung einer Kontaktstelle bei der Verwendung von lothaltigen Füllstoffen [94]

Um die Bildung von intermetallischen Phasen zu verhindern, werden die Leiterplatte mit einer Standardlotlegierung bedruckt und Bauelemente mit Sn-beschichteten Bumps

verwendet. Während des Umschmelzens diffundiert das Wismut in die Sn-Oberfläche, bis das Wismut in den Leitpartikeln erschöpft ist. Es wird somit keine Wismut-Schicht gebildet und in Schlitzen sind keine intermetallische Phasen zu erkennen, wodurch eine durchgehende metallurgische Verbindung hergestellt werden kann. [94]

Offene Kontaktstellen und Leitbrücken sind die häufigsten Fehler, die durch falsche Leitpigmentgrößen bzw. -konzentration hervorgerufen werden. Wichtig ist also die ausreichende Zahl von Leitpfaden auf jeder Kontaktstelle. Um darüber eine Aussage treffen zu können, kann die Poisson-Verteilung nach [130] und [94] herangezogen werden, die beschreibt, mit welcher Wahrscheinlichkeit ein Ereignis in einem definierten Ereignisraum eintritt:

$$P(n) = \frac{e^{-\mu} \mu^n}{n!} \quad (\text{Gl. 1})$$

wobei n die Anzahl der Leitpartikel, μ die durchschnittliche Anzahl an Leitpigmenten pro Pad und $P(n)$ die Wahrscheinlichkeit, n Leitpartikel pro Kontaktfläche zu finden, darstellt. Der Einsatz dieser Form der Poisson-Verteilung wird dadurch erschwert, dass die durchschnittliche Anzahl von Leitpigmenten auf einer Kontaktstelle nur durch den Einsatz von transparentem Substrat und anschließender manueller Zählung ermittelt werden kann. Da diese Art von Substrat aber i.d.R. andere Oberflächeneigenschaften aufweist und somit auch andere Fließeigenschaften des Klebstoffes hervorruft, wird dadurch eine zuverlässige Aussage erschwert. Ist der Anteil von Leitpigmenten pro Volumenanteil und deren Radius bekannt, so lässt sich μ nach dem Quotienten von Volumenanteil von leitenden Partikeln zwischen Bump und Pad ($2 r A f$) und dem Volumen eines einzelnen Leitpigmentes ($4 \pi r^3 / 3$) bestimmen:

$$\mu = \frac{3Af}{2\pi r^2} \quad (\text{Gl. 2})$$

wobei A die Fläche der Kontaktstelle repräsentiert. Diese Formel berücksichtigt allerdings nicht, dass die Konzentration f der Leitpigmente im Klebstoff vor und nach dem Bestücken des Bauteils und dem damit verbundenen Fließvorgang zwingendermaßen gleich sind. Allerdings zeigen nach [94] experimentell und theoretisch ermittelte Vergleiche einen nur sehr geringen Unterschied, wodurch f für beide Zustände als gleich angenommen werden kann. Für die Verarbeitung von Flip-Chip-Bauelementen mit einem handelsüblichen anisotropen Leitklebstoff mit einem Durchmesser eines Leitpigmentes von $6\mu\text{m}$, einer Füllstoffkonzentration von 1200 Partikeln pro mm^2 und einer Padgröße auf dem Schaltungsträger von $0,018\text{mm}^2$ würde man mit folgender Wahrscheinlichkeit eine offene Kontaktstelle vorfinden:

$$P(0) = e^{-\mu} = e^{-\frac{3Af}{2\pi r^2}} = 10^{-42} \text{ mit } \mu = 95 \quad (\text{Gl. 3})$$

Mit einem Wert für μ von mindestens 13 ist nach [94] sichergestellt, dass die Zahl für offene Kontaktstellen unter die 6σ (0,002ppm) Grenze fällt. Zwar wird auch bei dieser Gleichung nicht der Fließfiguren-Effekt berücksichtigt, aber bei einem Wert von $f \ll 1$ liefert die Gleichung ein ausreichend gutes Ergebnis.

Ein weiterer Fehler ist die Leitbrückenbildung. Wird der Raum zwischen Chip und Leiterplatte reduziert, steigt die Gefahr, dass ein Kontakt über die Seiten der Leitpartikel hergestellt wird, Bild 20.

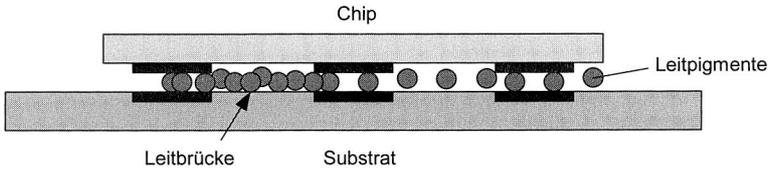


Bild 20: Ausbildung von Leitbrücken bei anisotropen Leitklebstoffen [94]

Nach [94] lässt sich eine Aussage über die Wahrscheinlichkeit der Brückenbildung mit $n+1$ Leitpartikeln mit folgender Gleichung als Funktion über den Abstand zweier Pads treffen:

$$p(n) = 1 - \left(1 - \left(1 - e^{-4f} \right)^n \left(\frac{\theta}{\pi} \right)^n \right)^N \quad (\text{Gl. 4})$$

mit f als dem Volumenanteil der Leitpartikel und der auf einer Fläche A ($A=ld$) erwarteten Leitpigmente N ($N=2rAf/(\text{Volumen eines Bereiches})$). Die Länge zwischen beiden Kontaktflächen ist l , die Höhe des Spaltes ist d und der maximale Winkel zwischen zwei Leitpartikeln, bei dem eine Kontaktierung zwischen Chip und Substrat noch möglich ist, wird mit Φ bezeichnet (Bild 21), wobei $d=2r(1+n\cos\Phi)$.

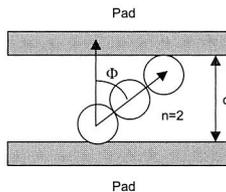


Bild 21: Grenzkriterium, unter dem es mit $n+1$ Leitpigmenten zum Kurzschluss kommen kann [94]

Für dieses Modell wird angenommen, dass $l \gg d$ ist und sich die Wahrscheinlichkeit, dass zwei Leitpartikel Kontakt haben, nach $1 - e^{-4f}$ verhält, unter der weiteren Annahme, dass die Verteilung der Leitpigmente im Klebstoff statistisch gesehen voneinander unabhängig ist. Das Modell beschäftigt sich nur mit der Brückenbildung im zweidimensionalen Raum, was der kritischere Fall ist, eine Ausweitung dieses Modells in die dritte Dimension ist aber möglich.

Ein Fall, den das oben genannte Modell nicht berücksichtigt, ist der Kurzschluss zwischen sich nicht berührenden Leitpigmenten. Ist der Abstand zwischen zwei Leitpartikeln bzw. einem Leitpigment und der angrenzenden Kontaktfläche eng genug, so kann es auch in diesem Fall zu einem dielektrischen Durchschlag kommen. Dieser minimale

Abstand zwischen zwei leitenden Körpern muss experimentell untersucht werden, kann dann aber durch Ersetzen des Radius r durch einen äquivalenten Kurzschlussradius r_s in diesem Modell berücksichtigt werden. [94]

Anisotrope Leitklebstoffe als Folie

Im Bereich der LC-Display-Produktion erlangt anisotrop leitfähiger Klebstoff in Form von Folien aufgrund des erzielbaren Pitchabstands von weniger als $70\mu\text{m}$ immer mehr Bedeutung und verdrängt dadurch die TAB- (Tape Automated Bonding) und COG-Technik (Chip-on-Glass) aus diesem Bereich. Der Leitpigmentanteil liegt im Bereich von 0,5 bis 5 Vol.-%. Die Partikel für die Kontaktausbildung bestehen aus mit Ni/Au überzogenen Kunststoffkugeln oder starren Ni-Pigmenten. Der Vorteil der Ni/Au-Partikel liegt in der plastischen Deformation und der dadurch erhöhten Kontaktfläche. Im Gegensatz dazu sind reine Ni-Leitpigmente wesentlich härter und können Oxidschichten auf den Kontaktflächen durchbrechen. [94][51]

Anfänglich wurden vor allem Thermoplaste als Polymermatrix verwendet, da sich thermoplastische Kunststoffe durch Wärmeeinbringung wieder erweichen lassen und somit eine Reparatur möglich ist. Aufgrund der schlechten Wärmeleitung und hohen thermischen Ausdehnung wurden die Thermoplaste aber von der Gruppe der duroplastischen Kunststoffe abgelöst. Besonders Epoxidharze haben sich wegen ihrer enormen Adhäsionskräfte und hohen Glasübergangstemperatur als Standard etabliert. Zusätzlich ist die Schmelzviskosität geringer, wodurch sich verbesserte Fließigenschaften der Polymermatrix zwischen den Kontaktflächen ergeben. [94]

Nichtleitende Klebstoffe

Bei NCA (non-conductive adhesive) macht man sich die Eigenschaft von Polymeren oder anderen organischen Stoffen zu nutze, ab einer Schichtdicke kleiner als $1\mu\text{m}$ elektrisch leitfähig zu sein (z.B. durch Ladungsträgerinjektion).

Die elektrische Verbindung zwischen Schaltungsträger und Bauteil wird durch Verformung der beiden Fügepartner unter Druck und Hitze erreicht. Die Anzahl der Kontaktpunkte auf einer Kontaktfläche hängt dabei in großem Maße von der Oberflächengüte bzw. Ebenheit der Kontaktstellen ab. Erst unter Druck bilden sich die anfangs kleinen Kontaktstellen je nach Elastizität der Baugruppe und Plastizität des Schaltungsträgers zu größeren Kontakten aus. Der NCA gewährleistet die mechanische Festigkeit der Klebestelle und dient gleichzeitig als Unterfüllung.

Nichtleitende Klebstoffe bieten den großen Vorteil, dass sie Kurzschlüsse völlig ausschließen und aufgrund der fehlenden Leitpartikel nicht an Leitpigmentgröße und Perkolationsschwelle gebunden sind. Damit sind sie besonders für den Einsatz im Ultra-Fine-Pitch-Bereich geeignet. Sie empfehlen sich weiterhin durch geringe Aushärtetemperaturen, Umweltverträglichkeit und einer Kompatibilität mit einer Vielzahl an Oberflächen. Als Bumps eignen sich besonders Gold-Stud-Bumps, aber auch mit ebenen Gold- bzw. Nickel/Gold-Bumps können gute Ergebnisse erzielt werden. Größter Nachteil ist der

geringe Durchsatz aufgrund der Notwendigkeit, Temperatur und Druck während des Aushärtens aufzubringen. Zudem werden noch höhere Anforderungen an die Planarität von Schaltungsträger, Bauteil und Bondkopf gestellt, um eine gleichmäßige Verteilung des Druckes zu gewährleisten. [94][51]

2.2.3 Bewertung der alternativen Kontaktierungssysteme

Berücksichtigt man alle Vor- und Nachteile der beiden Kontaktierungsverfahren Löten und Kleben, so kann man die in Bild 22 dargestellte Bewertung aufstellen. Während Löten bessere Leitfähigkeit für Strom und Wärme sowie gute Reparatureignung aufweist, kann Kleben mit geringerer thermischer Belastung und feinerem Anschlussraster aufwarten. Hinsichtlich des Langzeitverhaltens sind für Lote deutlich mehr Erfahrungen vorhanden als beim Kleben. Allerdings führt eine dauernde Wechselbelastung bei Loten zu einem kontinuierlichen Degradieren der Scherkräfte bis zum Versagen der Lötstelle, wohingegen sich bei Klebern die Abnahme der Scherkräfte mit steigender Zyklenzahl deutlich verringert und schließlich die Scherkraft nur noch gering fällt. [130]

	Massenlötverfahren			Selektivlötverfahren						
	Konvektion	Kondens.	Welle	Miniwelle	Heißgas	Licht	Laser	Bügel	Kolben	Kleben
Verbindungsstellenqualität	++	++	++	++	++	++	++	++	—	+
Prozessdauer (gesamte Baugruppe)	+	+	+	0	0	0	0	+	—	+
Thermische Belastung	0	+	—	0	+	++	++	+	0	++
Bauteilspektrum (Art, Oberfläche)	++	++	0	0	++	+	0	—	0	—
Langzeitzuverlässigkeit	++	++	++	++	++	++	++	++	++	+

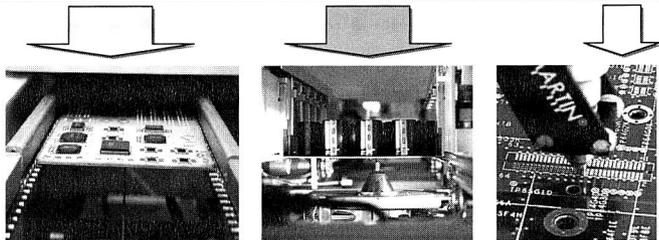


Bild 22: Zusammenfassende Bewertung verschiedener Verbindungstechnologien

2.3 Gebräuchliche Endoberflächen auf Leiterplatten

Die meisten Anwendungen in der Elektronik verwenden Kupfer als Leiterzugmaterial, da es exzellente Stromleitung, Wärmeleitfähigkeit und gute Lötbarkeit bei moderaten Kosten in sich vereint. Herausforderung bei Kupfer ist allerdings die Oxidbildung unter Luftatmosphäre, besonders bei Vorhandensein von Feuchtigkeit, was die Ausbildung einer guten Kontaktstelle durch Löten oder Kleben erschwert. Verschiedene Endoberflächen werden daher angeboten, um die Lötbarkeit des Kupfers zu erhalten und um zusätzliche Funktionen in die Anschlussstellen zu integrieren, Tabelle 3.

	HASL	OSP	Chem. Ni/Au	Chem. Sn	Chem. Ag
Schichtdicke	0,5–10µm	0,3–0,5µm	Ni:5-8µm Au:0,06–0,1µm	0,7–1,0µm	0,3–0,5µm
Lagerfähigkeit	12 Monate	6 Monate	6 Monate	6 Monate	6 Monate
Topographie	ballig/uneben	planar	planar	planar	planar
Temperaturbelastbarkeit	gut	kritisch	sehr gut	gut	gut
Mehrfachlötlung (O ₂)	gut	kritisch	gut	gut	gut
Mehrfachlötlung (N ₂)	gut	gut	gut	gut	gut
Al-Draht Bonden	nein	nein	ja	nein	ja
Steckkontakte	nicht geeignet	nicht geeignet	geeignet	geeignet	geeignet
Druckkontakte	nicht geeignet	nicht geeignet	geeignet	geeignet	geeignet
Einpresstechnik	bedingt geeignet	geeignet	bedingt geeignet	geeignet	geeignet

Tabelle 3: Eigenschaften der wichtigsten Endoberflächen [150]

Zuerst zu nennen ist hier das OSP (organic solderability preservative), was eine Art sehr dünner Schutzlack über dem Kupfer darstellt, der durch die Hitze im Lötprozess zersetzt und vom flüssigen Lot weggespült wird. Vorteilhaft sind die geringen Kosten und das Löten auf blankem Kupfer, nachteilig die geringe Anzahl an Mehrfachlötlungen, die der Schutzlack übersteht. Die sich bildenden CuSn IMV weisen stärkere und bessere Haftung auf als CuSn bei HASL und NiSn bei NiAu. [64]

Besonders bei SnPb-Legierungen wird gerne eine HAL oder HASL (Hot Air Solder Leveling) eingesetzt. Hier wird die Platine senkrecht in flüssiges Lot getaucht und beim Herausziehen mit heißer Luft abgeblasen. Die Oberfläche besteht aus Lot, was eine sehr gute Benetzung beim späteren Lötprozess ermöglicht. Allerdings ist die Planarität der Oberfläche nicht gegeben, was zu Problemen bei mehrpoligen Bauelementen wie beispielsweise QFPs führen kann. Bei bleifreien Loten ist die thermische Belastung der Platinen sehr hoch, weswegen bleifreies HAL nicht sehr verbreitet ist.

Eine sehr gut benetzbare und auch teure Oberfläche stellt das chemische Nickel-Gold-Finish dar. Eine dünne Goldschicht bewahrt das Nickel vor Oxidation, geht bei Kontakt mit flüssigem Lot jedoch sofort in Lösung. Schichtdicken unter 2 µm sind innerhalb von ein bis zwei Sekunden restlos gelöst. Die Lötung findet mit der darunterliegenden Ni-Legierungen statt. Nickel dient als Diffusionssperre und verringert die Bildung der intermetallischen Phasen deutlich, erschwert also eine gute Diffusionslötlung mit dem Lot. Die Lötung erreicht nicht die Qualität wie auf Kupfer [20]. Das edle Gold ermöglicht das Aluminiumdrahtbonden und das Leitleben. Problematisch kann eine zu dicke Goldschicht für die Lötverbindung sein, da sich intermetallische Goldphasen (AuSn₄) bilden können, die ab etwa 5% Goldgehalt im Lot die Brüchigkeit des Lotes deutlich heraufsetzen [65]. Zusätzlich kann sich eine Gold-IMV an der ursprünglichen Stelle der Goldschicht bilden, welche die Rissbildung begünstigen kann. Der Gehalt an Phosphor im Nickel, der für die Abscheidung im Metallisierungsbad notwendig ist, ist für die Qualität entscheidend. Bei schlecht eingestellten Prozessen kann es zu verschiedenen Fehlerbildern kommen, unter anderem zu dem sogenannten „Black Pad“ Phänomen, bei dem

es im Feld durch Abreißen der Lötstellen zu Versagen der Baugruppen kommt. Aufgrund relativ schlechter Stromleitung von Ni ist ENIG (electroless Nickel Gold) nicht optimal für Hochfrequenzanwendungen.

Chemisch Zinn erfordert eine gewisse Mindestdicke der Zinnschicht, da während der Lagerung und vor allem beim Löten an der Grenzschicht zum Kupfer die intermetallischen Phasen wachsen. Erreicht die IMP die Oberfläche, kann auf dem Leiterzug nicht mehr gelötet werden. Zusätzlich kann es durch Spannungen in der Zinnschicht zu Zinn-Whisker-Wachstum kommen, die Kurzschlüsse auf der Schaltung verursachen können.

Chemisch Silber ist eine in Europa relativ selten verwendete Oberfläche. Sie zeichnet sich durch eine sehr dünne Silberschicht aus. Außerdem kann auf ihr mit Al-Draht gebondet werden. Da Silber anläuft und Oxide bildet, sind spezielle Lagerbedingungen zu empfehlen. Die Langzeitzuverlässigkeit ist aufgrund mangelnder Erfahrung noch umstritten.

Eigenschaft	Cu	Au	Ag	Sn	Ni	Cu ₆ Sn ₅	Cu ₃ Sn	Ni ₃ Sn ₄
Dichte	g/cm ³	8,9	19,3	10,5	7,3	8,9	8,3	8,7
Vickers Härte	kg/mm ²	49 - 87	20 - 60	25 - 95	100	15	378	343
El. Widerstand	μΩ·cm	1,7	2,2	1,6	12,6	6,9	17,5	8,9
Therm. Leitfähigkeit	W/(m·K)	401,0	318,0	429,0	66,8	90,9	34,1	70,4
Spezifische Wärme	J/(kg·K)	385	129	237	228	444	286	326
CTE	10 ⁻⁶ /K	17,1	14,1	18,9	23,5	13,3	16,3	19,0

Tabelle 4: Eigenschaften der wichtigsten Metalle für Leiterzugoberflächen und intermetallischen Phasen [47][151][182][178]

Die wichtigsten Metalle und intermetallischen Phasen, die bei einer Lötung mit SAC-Legierungen beteiligt sind, sind in Tabelle 4 aufgeführt. Neben der Härte der intermetallischen Phasen unterscheiden sich diese vor allem in der elektrischen Leitfähigkeit von den reinen Metallen.

2.4 Eigenschaften bleifreier Lote

Durch den erforderlichen Umstieg auf bleifreie Lotlegierungen wird eine komplett neue Qualifizierung der Prozessparameter und Komponenten notwendig, da die Lote andere Aufschmelz- und Benetzungseigenschaften mit sich bringen und die Leiterplattenoberflächen und Bauelementmetallisierungen ebenfalls für die neuen Legierungen optimiert werden müssen. Auffälligster Parameter ist dabei die um etwa 40°C höhere Löttemperatur für Zinn-Silber(-Kupfer)-Lote, welche als aussichtsreichste Kandidaten für den Ersatz der bisherigen Zinn-Blei-Legierung gelten. Durch die geänderten Materialverhältnisse sind auch die Zuverlässigkeitsaspekte wie Wachstum der intermetallischen Phasen und Belastbarkeit der Lötstelle anders.

Etwa 0,5% des weltweiten Bleiverbrauchs werden für Elektronik-Lote verwendet [89]. An verschiedenen Stellen wird erwähnt, dass die oftmals betonte ökologische Komponente nicht zwingend für einen Umstieg aufgrund des notwendigen höheren Energie-

verbrauchs für Herstellung und Verarbeitung und der teilweise auch toxischen Relevanz der Ersatzstoffe spricht. Die meisten alternativen Legierungen enthalten Silber, welches für im Wasser lebende Organismen wesentlich giftiger ist als Blei. Außerdem wird durch die höheren Verarbeitungstemperaturen ein im Vergleich zu Zinn-Blei-Legierungen größerer Anteil an Ausdünstungen der Flussmittel und verdampften Pastenbestandteilen erwartet. [69]

Legierung / Metall	Schmelzpunkt [°C]	Bemerkung
AuSn20	280	Höchster Schmelzpunkt aller bleifreien Lotlegierungen
SnSb5	232 - 240	Standard in US-Installationstechnik; gute Schubfestigkeit und thermische Ermüdungsbeständigkeit
Sn	232	
SnCu0,7	227	Bekannte kostengünstige Alternative für das Wellenlöten
SnAg4,7Cu0,5	217 - 244	Original Iowa State Ames Lab Legierung; Patent (USA)
SnAg4,0Cu0,5	217 - 224 *	
SnAg3,9Cu0,6	217 - 223 *	iNEMI-Legierung
SnAg3,5	221	
SnAg3,0Cu0,5	217 - 220 *	Führende Legierung in Japan, JW Harris Company - Patent (USA)
SnAg3,8Cu0,7	217 - 218 *	
SnAg3,5Cu0,7	217 - 218 *	Allgemein verwendet
SnAg3,5Cu0,9	217 *	Laut National Institute of Standards & Technology wirklich eutektisch
Sn92-99Ag0,05-3Cu0,7-6	variiert	Engelhard Corporation-Patent (USA)
SnAg3,4Bi4,8	201 - 215	Patent (USA)
SnBi7,5Ag2,0	191 - 216	
SnZn9	199	Neigt zu atmosphärischer Korrosion und Oxidation
SnZn8Bi3	191 - 198	Neigt zu atmosphärischer Korrosion und Oxidation
SnIn20 Ag2,8	175 - 187	Nur bis 100°C einsetzbar wg. SnIn-Eutektikum bei 118°C; Patent (USA)
SnIn20Ag2,8	175 - 187	
SnBi57Ag1	137 - 139	Motorola-Patent
SnBi58	138	
SnIn52	118	

*Der Schmelzpunkt wird mit 217°C angegeben, es ergibt sich jedoch teilweise ein größerer Schmelzbereich, in dem noch feste Bestandteile vorhanden sind

Tabelle 5: Liste einiger bleifreier Legierungen mit Erwähnung zugehöriger Patente [63][122][127]

Allgemein steigen die Anforderungen an die Dauergebrauchstemperaturen der elektronischen Schaltungen stetig. SnAg(Cu)-Lote erreichen voraussichtlich durch ihren höheren Schmelzpunkt bei gleicher homologer Temperatur höhere Einsatztemperaturen. Die homologe Temperatur definiert sich als das Verhältnis der aktuellen Temperatur zur

Schmelztemperatur in K, wobei die maximale Einsatzgrenze von Loten allgemein bei 0,9 angegeben wird, siehe auch Bild 31).

Bleifreie Lotlegierungen gibt es in diversen Zusammensetzungen (s. auch Tabelle 5), wobei vor allem binäre und ternäre Legierungen wichtig für den zukünftigen Einsatz sein werden. Nicht-eutektische Mehrstoffsysteme mit vier und mehr Legierungselementen und Zugaben von beispielsweise Gallium, Nickel, Germanium, Aluminium, Tellur oder Selen sind nicht im Phasendiagramm darstellbar und bergen Unwägbarkeiten im Langzeitverhalten in sich. Zusätzlich kann es auch noch zu Reaktionen mit weiteren Elementen aus den Substraten kommen, was die Bestimmung der genauen Zusammensetzung und Eigenschaften der Lotverbindung schwierig macht [137]. Bei der Auswahl der Lotlegierung ist dabei zu beachten, dass sowohl die Pastenzusammensetzung wie auch die sich an der Lötstelle gebildete Legierung patentierbar sind und somit lizenzpflichtig sein können.

Prinzipiell erfolgt die Auswahl einer bleifreien Lotlegierung nach einigen praktischen Kriterien, die sich zum Großteil an der Erfahrung mit dem bleihaltigen Standardlot SnPb orientieren. Wünschenswert wäre eine „Drop-In“-Lösung, d.h. eine Legierung mit ähnlichen Eigenschaften hinsichtlich Schmelztemperatur, Benetzung und Zuverlässigkeit. Verschiedene Untersuchungen (unter anderem [138][21][105]) haben ergeben, dass es diese in dieser Form jedoch nicht gibt. Zwar liegt die Schmelztemperatur einiger Verbindungen nahe den 180°C der diversen SnPb-Legierungen, jedoch haben beispielsweise Zinn-Zink-Pasten das Problem der starken Oxidationsneigung und geringen Standzeit im Schablonendrucker. Andere Legierungen sind besonders für Anwendungen mit niedriger Einsatztemperatur verwendbar, so das Zinn-Wismut, welches gute mechanische Eigenschaften aufweist, jedoch eine niedrigschmelzende ternäre Phase mit Blei bei 97°C bildet, weswegen hier besonders auf die Bleifreiheit der beteiligten Komponenten geachtet werden muss. Weltweit wurden von verschiedenen Firmen und Organisationen mögliche alternative Legierungen untersucht. Aufgrund der verschiedenen Eigenschaften der einzelnen Lote haben sich anwendungsbezogene Präferenzen gebildet, Tabelle 6.

Legierung	Anwendung	Firma
SnAg	Automotive	Ford
SnCu	Consumer	Panasonic
	Telekommunikation	Nortel
SnBi	Consumer	Panasonic
SnAgCu	Automotive	Panasonic
		Nokia
	Telekommunikation	Nortel
		Panasonic
		Toshiba

Tabelle 6: Von verschiedenen Firmen anwendungsbezogen ausgewählte Legierungssysteme [155]

Für das Reflow-Löten werden die in Tabelle 7 gelisteten Bleiersatz-Legierungen vorgeschlagen, die meistens auf ternären Zinn-Silber-Kupfer-Legierungen basieren, da sie ausgewogene Eigenschaften besitzen bei möglichst niedrigen Verarbeitungstemperaturen.

Land	Organisation/Projekt	Legierung
USA	iNEMI	SnAg3,9Cu0,6
Japan	JEITA	SnAg3,0Cu0,5
		SnZnBi
Europa	IDEALS	SnAg3,8Cu0,7
	SOLDERTEC	SnAg(3,4-4,1)Cu(0,45-0,9)
	NIST	SnAg3,5Cu0,9 (eutektisch)

Tabelle 7: Internationale Vorschläge für bleifreie Lotlegierungen [127][15]

Die hauptsächlichen Unterschiede der bleifreien Pasten SnAg(Cu) zur Zinn-Blei-Legierung sind im Detail: [52]

- Durch das im Vergleich zu SnPb deutlich andere Metallgefüge ist die Oberfläche der Lotpartikel rauer und hat dadurch eine größere Oberfläche, was ein höheres Oxidationspotential darstellt. Um dem entgegenzuwirken und um die höhere Löttemperatur zu überstehen ist mehr oder ein aktiveres Flussmittel notwendig. Die dadurch flüssigere Paste bedingt ein höheres Lotbrückenrisiko, auch können Profile mit hohem Aufheizgradienten zu einem „Aufkochen“ bzw. zu Lotspritzern führen. Insgesamt müssen mehr nicht-metallene Bestandteile ausgasen, was einen höheren Void-Anteil bewirkt.
- Die Oberflächenspannung ist höher, was eine schlechtere Benetzung des Lots auf den Anschlussstrukturen bewirkt und das Risiko für Grabsteineffekte („Tombstones“) erhöht.
- Das Pulver ist leichter, was das Auslösen aus der Schablone beim Pastendruck etwas erschwert.

Für Sonderanwendungen, welche besonders hohe Einsatztemperaturen und somit auch hohe Schmelztemperaturen der Lote bedingen, wurden sogenannte Reaktionslote entwickelt, bei welchen die Lotbestandteile bei relativ niedrigen Temperaturen aufschmelzen. Dabei bilden sich Legierungen, welche wesentlich höherschmelzend sind als die Einzelmetalle, [127]. Nachteil ist dabei die schlechte Reparierbarkeit der Baugruppen, da hierfür sehr hohe Temperaturen aufgewandt werden müssten, welche die Komponenten schädigen.

In Tabelle 8 sind die relativen Materialpreise einiger Legierungen dargestellt. Die durch den Umstieg auf bleifreie Lotlegierungen entstehenden Kosten sind nur zu einem geringen Teil direkt auf die Materialpreise zurückzuführen. Zwar sind die Rohmaterialpreise der Legierungen deutlich höher als für SnPb-Lote, jedoch ergeben sich – vor allem bei Reflow-Löten – die Handelspreise der Lotpasten vor allem aus der Herstellung, welche

eine aufwendige Verdüsung und Mischung der Bestandteile erfordert. Der Preis für blei-freie Lotpaste wird daher laut [88] maximal 10% über dem der bleihaltigen liegen.

Legierungsfamilie	Relative Kosten (SnPb37 = 1,0 x)
SnInAg(Bi)	3,3 - 3,5
SnAgCu	2,9 - 3,3
SnAg	3,1
SnAgBi(Cu)	2,4 - 3,1
SnBiAg(Cu)	2,1 - 3,1
SnBi	1,7
SnCu	1,5
SnZn(Bi)	1,4

Tabelle 8: Materialkosten im Vergleich zu 63Sn37Pb-Legierungen basierend auf dem Weltmarktpreis der Metalle [63]

Besonders auffällig sind die Unterschiede in Oberflächenspannung, Dichte, thermischer Leitfähigkeit, spezifischer Wärme und auch der Volumenänderung beim Erstarren, siehe Tabelle 9. Während die elektrische Leitfähigkeit bei SnBi-Legierungen deutlich schlechter als bei allen anderen gelisteten Legierungen ist, bleibt die thermische Ausdehnung fast um Faktor zwei unter den restlichen Lötten.

Im Vergleich zwischen Sn95,5Ag4Cu0,5 (hypereutektisch), Sn96,5Ag3Cu0,5 (hypoeutektisch) und Sn95,5Ag3,8Cu0,7 (eutektisch) Legierungen schneidet das eutektische SAC im Temperaturschocktest bedeutend besser ab als die beiden anderen bleifreien Legierungen. Insgesamt haben alle drei SAC-Lote ein besseres Langzeitverhalten gezeigt als die mitgetestete SnPb-Legierung. [128]

Allgemein scheinen SAC-Lote bessere Zuverlässigkeit im Temperaturschocktest zu zeigen, wenn es sich um geringe Belastungen handelt. Bei größeren Amplituden beziehungsweise höherer Stressbelastung schneiden die Legierungen dagegen teilweise schlechter ab als bleihaltiges Lot. [175][16][147]

Bleifreie SnAg(Cu)-Lote erfordern eine höhere Verarbeitungstemperatur als SnPb-Legierungen, was auch eine erhöhte Oxidationsneigung der beteiligten Fügepartner hervorruft. Daher kann entweder mit aggressiveren Flussmitteln gearbeitet werden, oder unter inerter Atmosphäre. Hier bieten sich das Dampfphasenlöten und das Löten mit Stickstoff als Prozessgas im Konvektionsofen an. Beides verteuert den Prozess im Vergleich zum konventionellen Löten unter Luftatmosphäre, ermöglicht aber die Verwendung von No-Clean-Pasten.

Eigenschaft		Sn63Pb37	Sn60Pb40	SnAg3.8Cu0,7	Sn96Ag4	Sn95Ag4Cu	Sn99Cu	Sn95Sb5	Sn42Bi58	
Schmelzpunkt	[°C]	183	183	217	221	217	227	236	139	
Oberfl. spannung 235°C Luft	[mNm ⁻¹]	417			431		491	468	319	
	235°C N ₂	[mNm ⁻¹]	464	481*	548*	493		461	495	349
Dichte	[g/ml]	8,4	8,5	7,5	7,5	7,5	7,3	7,2	8,7	
CTE	[10 ⁻⁶ K ⁻¹]	24,7	23,9	23,5					13,8	
Scherfestigkeit	20°C	[N/mm ²]	23			27	27	23	28	36
	100°C	[N/mm ²]	14			17	17	16	15	11
Kriechfestigkeit	20°C	[N/mm ²]	3,3			13,7	13	8,6	11,7	3
	100°C	[N/mm ²]	1			5	5	2,1	3,7	0,5
Elektrische Leitfähigkeit	[% IACS]	11,9	11,5	11	14	13	13	11,9	4,5	
Thermische Leitfähigkeit	[Wm ⁻¹ K ⁻¹]	50,9	50	73,2						
Spezifische Wärme	[Jkg ⁻¹ K ⁻¹]		150	226						
Vol.-Änderung beim Erstarren	[%]		1,7	>2,7						

* Oberflächenspannung bei nicht genannten Bedingungen gemessen

Tabelle 9: Wichtige Kenngrößen und Eigenschaften ausgewählter Legierungen [152][22][12][87]

2.5 Herausforderungen im SMT-Prozess

Bei der Verarbeitung der Substratmaterialien, Verbindungsmedien und Bauelemente im SMT-Prozess kann es durch einen einzigen Fehler im Prozessablauf zu einem Versagen einer kompletten Baugruppe kommen. Daher ist es besonders wichtig, mögliche Fehler und typische Fehlerbilder zu kennen und durch geeignete Maßnahmen präventiv entgegenzuwirken. [76][142][86][135][85][84][7][136][11][74][125][109][110][98]

2.5.1 Fehlerbild Tombstone

Das Fehlerbild von aufgestellten zweipoligen Bauelementen wird aufgrund der äußeren Erscheinung auch Manhattan-, Tombstone- oder Grabstein-Effekt benannt. [66] Verursacht wird er durch das vorzeitige Aufschmelzen auf einer Seite der Anschlüsse, wodurch die starke Oberflächenspannung von flüssigem Lot ein Drehmoment auf das Bauelement (T_3-T_2) ausübt, während auf der anderen Seite die noch nicht umgeschmolzene, klebrige Paste ein wesentlich kleineres Moment bewirkt. Andere Fehlerquellen sind fehlerhafte Lotpastendepots durch schlechten Druck und Bestückversatz der Bauelemente, wodurch die beim Aufschmelzen auftretenden Benetzungskräfte un-

terschiedlich stark ausfallen und ebenfalls zu einem Aufrichten der Bauelemente führen. (Bild 23)

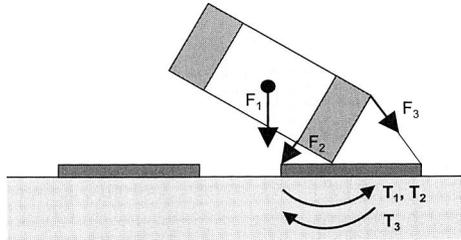


Bild 23: *Kräfteverhältnisse beim Tombstone-Effekt: F_1 bildet die Gewichtskraft, F_2 und F_3 resultieren durch die Oberflächenspannung des flüssigen Lotes, welches das Pad und die rechte Bauelementseite benetzt [74]*

Zur Minimierung des Auftretens derartiger Fehler ist es ratsam, Lotpasten zu verwenden, deren Legierung außerhalb des Eutektikums liegt und somit keinen schlagartigen Umschmelzvorgang haben, sondern ein gleitendes Aufschmelzen. Bei bleifreien Lotpasten ist der Effekt am stärksten beim fast eutektischen SnAg3,5Cu1 ausgeprägt. Je stärker der Silberanteil variiert wird, desto langsamer erfolgt das Aufschmelzen der Paste im Ofen, was zu weniger Tombstone-Bildung führt. Der Silberanteil sollte aber kleiner 3,5% liegen, da ansonsten die Gefahr der Ag_3Sn -Plättchenbildung höher ist, was sich auf die Zuverlässigkeit der Lötstelle negativ auswirken kann. [127]

2.5.2 Voids in Lötverbindungen

Fehlstellen oder Lunker in der Lötstelle können ab einem gewissen Anteil die mechanische Festigkeit und elektrische Leitfähigkeit der Verbindung verringern und so zu vorzeitigen Ausfällen mit beitragen. Allerdings muss dazu die Fehlstelle gewisse Mindestgrößen aufweisen.

Die Bildung von Voids wird beeinflusst durch den Flussmittelgehalt und die Pastenzusammensetzung allgemein, die Bauelement- und Leiterplattenoberfläche sowie dem Lötprofil und der Peaktemperatur. Durch die Erhöhung der Spitztemperatur erreicht man eine Verringerung der Viskosität des flüssigen Lotes, was das Entweichen der Gase erleichtert und laut [127] die Anzahl der Voids deutlich verringert. Dem positiven Effekt steht eine höhere thermische Belastung der Baugruppe entgegen, welche nicht beliebig hoch werden darf und je nach Anwendungsfall maximal bei ca. 260°C liegen darf. [112]

2.5.3 Lotkugeln nach dem Löten

Lotkugeln ergeben sich aus einem Überschuss an Lot, welches beim Umschmelzen der Lotpaste nicht an der Kontaktstelle mit dem restlichen Metall verbleibt, sondern unter dem Bauelement herausgedrückt wird. Ursache dafür sind unter anderem eine suboptimale Menge an Lotpaste oder schlecht positionierte Bauelemente. Völlig vermeiden

lassen sich Lotperlen nicht, eine Optimierung der Druckparameter und Schablonenöffnungen können hier zur Verringerung beitragen. [134][113]

2.5.4 Brückenbildung und Lotklau

Bei der Bildung von Lotbrücken haben einzelne gedruckte Lotpastendepots zueinander Kontakt und vereinigen sich beim Verflüssigen. Dies kann direkt beim Druck oder durch ein ungeeignetes Aufheizen und ein dadurch verursachtes Auseinanderfließen der Lotpaste geschehen. Je nach Anschlussfläche kann es zu einer Brücke oder zu einem Abfließen auf das besser benetzbare Pad kommen. Durch Optimierung des Schablonendruckprozesses und durch Verbesserung des Layouts der Anschlussleitungen lassen sich diese Fehler vermeiden.

2.5.5 „Kalte“ Lötstellen / Nichtlötung

Bei einer ungenügenden Bildung von intermetallischen Phasen kommt es zu einer sogenannten kalten Lötstelle. Hier haften die Fügepartner nur aneinander und haben keine festigkeitsgebende Legierung gebildet. Ursache kann eine störende Fremdschicht sein, wie beispielsweise Fett oder eine Oxidschicht, oder zu geringe Löttemperatur bzw. -dauer.

3 Einflüsse der Verarbeitungsparameter auf die Lötstellenqualität

Die veränderten Bedingungen durch die gestiegenen Verarbeitungstemperaturen der bleifreien Lotlegierungen wirken sich auch auf die Qualität der Lötstellen aus. Einflussfaktoren auf die Zuverlässigkeit sind neben der Lotlegierung die Bauelemente und das Substratmaterial mit den jeweiligen Anschlussmetallisierungen sowie der verwendete Lötprozess.

3.1 Untersuchtes Substratmaterial

Für das Trägermaterial FR4 sind die Materialeigenschaften hinreichend bekannt, kritische Charakteristika sind die hohe vertikale Ausdehnung, da die eingebetteten Glasfasergewebe nur in x- und y-Richtung eine starke thermische Ausdehnung verhindern können, und die relativ niedrige Glasübergangstemperatur (T_g) bei ca. 130°C. Bei Überschreiten dieser Grenze steigt die thermische Ausdehnung in vertikaler Richtung deutlich an, was effektiv die maximale Einsatztemperatur auf ca. 120°C begrenzt. Gleichzeitig sinkt jedoch auch die Ausdehnung in x-y-Richtung anisotrop, was ebenfalls für Verzerrungen und zusätzlichen thermischen Stress innerhalb der Baugruppe führt.

Substrat (Kennzeichnung im Test)	„A“	„B“	„C“
Glasübergangstemperatur T_g [°C]	130 - 135	165 - 170	180 (DSC)
CTE unterhalb T_g /über T_g x-Richtung [ppm/K]	16/14	17/12	17/15
y-Richtung	13/7	12/7	13/6
z-Richtung	70/280	70/230	55/217
Zersetzungstemperatur bei 10°C/min [°C]	310	300	359
Gewichtsabnahme 1h bei 260°C [%]	8	9	0,3
Delaminationsfestigkeit / T_{260} [min]	15	10	> 60
Maximale Arbeitstemperatur [°C]	ca. 120	ca. 145	ca. 150
Feuchteaufnahme [%]	0,25	0,25	0,35
Substratdicke [mm]	1,55	1,50	1,46
Relativer Preisindex, doppelseitig (Sept. 2004)	1x (Referenz)	1,4x	2x

Tabelle 10: Verwendete Substratmaterialien mit relevanten Kenngrößen (Herstellangaben)

Im Hinblick auf die immer höheren Anforderungen an die Arbeits- und Einsatztemperaturen gibt es Weiterentwicklungen der FR4 Materialien, welche durch ein optimiertes Harzsystem widerstandsfähiger hinsichtlich der Delamination unter Wärmeeinfluss sind und eine höhere Glasübergangstemperatur besitzen. Besonders für viellagige Multilayer sind diese Materialien vorgesehen. Bei einem Umstieg von Standardmaterial auf die

verbesserten Substrate muss gewährleistet sein, dass sich die Eigenschaften keinesfalls verschlechtern, was Verarbeitbarkeit im Reflowprozess und Zuverlässigkeit des Basismaterials betrifft. In Tabelle 10 sind die Eigenschaften dreier exemplarisch ausgewählter Materialien aufgeführt, welche mit „A“, „B“ und „C“ in den weiteren Ausführungen abgekürzt werden. Alle Substrate sind beidseitig mit 18µm blankem Kupfer kaschiert. Die im Folgenden dargestellten Versuche basieren auf dem Einsatz dieser drei Materialien.

3.2 Alternative Lötprofile und Temperaturüberhöhung

Durch eine große Variation der Verarbeitungsparameter hinsichtlich der Peaktemperatur, der Lötprofilart, dem Lötverfahren und der verwendeten Lotlegierung sollen die grundlegenden Auswirkungen auf das Lötresultat aufgezeigt werden, siehe Tabelle 11. 7920 Widerstandsbauelemente, 60 CSPs und 30 BGAs bilden die Basis für das Datenmaterial. Die Leiterzugoberfläche ist unbehandeltes, blankes Kupfer. Daher ist die Benetzung bei gleichen Temperaturen durch SnPb-Lot besser als bei SnAgCu-Loten.

Legierung	Ofen	Profil	Temperatur am Zweipoler
SnAgCu	VP	Sattel	230°C
	FC	Sattel	230°C
			240°C
			250°C
			260°C
			270°C
		Rampe	250°C
SnPb	VP	Sattel	230°C
		Rampe	
	FC	Sattel	230°C
		Rampe	
		Sattel	250°C

Tabelle 11: Versuchsplan der Prozessvarianten für die drei Basismaterialien (VP=Vapor Phase/Dampfphase, FC=Forced Convection/Zwangskonvektion)

Die Überhöhung der Löttemperatur dient zur beschleunigten Benetzung der Oberflächen der Fügepartner sowie zur Herabsetzung der Viskosität der Lotschmelze. Gleichzeitig verbessert sich der erwünschte Einschwimmeffekt und die begrenzt erwünschte Bildung von intermetallischen Phasen steigt an, was bei zu hoher Phasendicke die Sprödigkeit der Lötstelle erhöht.

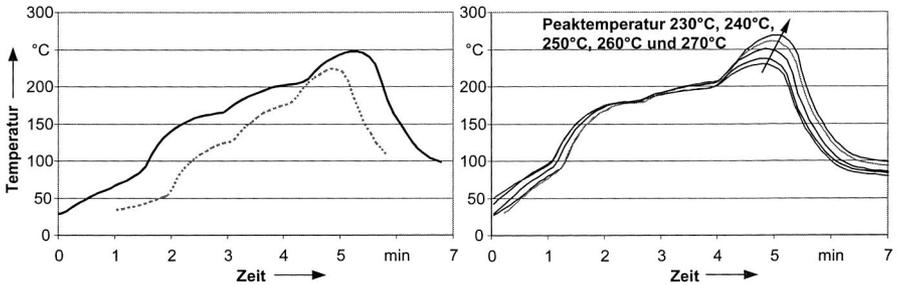


Bild 24: Lötprofile (links Rampe bei 230°C bzw. 250°C, rechts Sattel) im Konvektionsofen, gemessen auf einer Testplatte an einem Widerstand CR0402

Es werden fünf verschiedene Sattel-Lötprofile mit Maximaltemperaturen von exakt 230°C, 240°C, 250°C, 260°C und 270°C im Konvektionsofen (Bild 24), zwei Rampenprofile (230°C und 250°C) und je ein Rampen- und ein Sattelprofil im Dampfphasenofen bei 230°C (Bild 25) verwendet, um den Einfluss der Temperaturüberhöhung zu ermitteln. Im Konvektionsofen wird dabei unter Stickstoffatmosphäre gelötet.

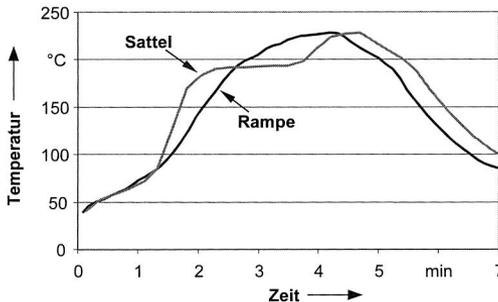


Bild 25: Lötprofile Sattel und Rampe im Dampfphasenofen mit $T_{max}=230^{\circ}\text{C}$

3.3 Auswertung der Versuche

Gemäß [156] und [40] ist das Zykeln von Baugruppen im Temperaturschockschrank ein bewährter Test, um die Zuverlässigkeit von Lötstellen zu ermitteln. Dabei wird durch die unterschiedlichen Ausdehnungskoeffizienten der beteiligten Materialien thermomechanischer Stress auf die Lötstellen ausgeübt, was zu einer Veränderung des Lotgefüges und somit zur Schädigung der Lötstelle führt. Während dieses Vorgangs kommt es zu Diffusions- und Rekristallisationsvorgängen in der Lötstelle. Zusätzlich entstehen feinste Risse, die entlang von Korngrenzen oder Fehlstellen wachsen, was letztendlich zu makroskopischen Rissen und Versagen der Lötstelle führt. [104][102]

Mechanisches Versagen geht nicht zwangsweise mit einem Ansteigen des elektrischen Widerstands in offline-Messungen einher [67]. Dies lässt sich mit den Messungen bestätigen: Bei allen Versuchen bleibt der Widerstand der zweipoligen Bauelemente und

der Area-Array-Komponenten sehr konstant. Ein relevanter Einfluss durch Basismaterial, Lötverfahren oder Lotlegierung ist zumindest bis zu 1000 Temperaturschockzyklen von $-40^{\circ}\text{C}/+125^{\circ}\text{C}$ mit jeweils 15min Haltedauer nicht zu erkennen. Daher beziehen sich die Auswertungen auf die erzielbaren Scherkräfte bei zweipoligen CR1206.

3.3.1 Einfluss von Lötverfahren und Peaktemperatur

In Bild 26 sind die Scherkräfte von CR1206-Widerständen aufgetragen, geschert bei Raumtemperatur und bei 150°C . Deutlich sichtbar ist die geringere erzielte Scherkraft im Dampfphasenofen, verglichen mit dem Konvektionsofen bei exakt gleicher Peaktemperatur. Ein Maximum der Scherkraft (gemessen bei Raumtemperatur) scheint um 240°C zu existieren, wobei die jenseits der erlaubten Verarbeitungstemperatur bei 270°C gelöteten Bauelemente ebenfalls gesteigerte Scherkräfte aufweisen. Die oftmals für bleifreie Lote angegebenen 250°C bis 260°C scheinen dagegen gerade ein Minimum an Scherkräften hervorzubringen.

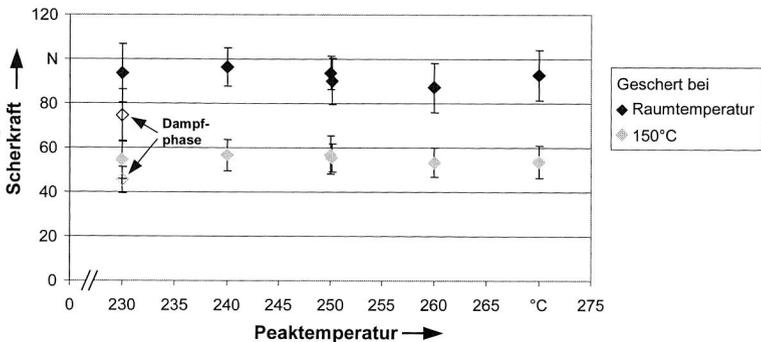


Bild 26: Einfluss der Lötprofile und Lötverfahren auf die Scherfestigkeit. Alle Werte mit Sattelpprofil ermittelt, bei 250°C auch mit Rampenprofil (höherer Wert)

Laut [67] haben verschiedene Lötprofile kaum einen Einfluss auf die Festigkeit von Lötverbindungen. Dies deckt sich mit den Ergebnissen der Versuche, wobei bei 250°C nur ein minimaler Unterschied der beiden Profile Sattel und Rampe erkennbar ist.

Betrachtet man sich in Bild 27 die Scherkräfte direkt nach dem Löten und nach 1000 Zyklen im Temperaturschockschrank, so liegen die Werte nach der thermischen Belastung alle relativ nahe beieinander, wobei die höheren Löttemperaturen etwas besser abschneiden. Auch das Rampenprofil bei 250°C ist hier etwas besser als das Sattelpprofil. Die im Dampfphasenofen gelöteten Platinen zeigen ein ähnliches Niveau wie die konvektionsgelöteten, die anfänglichen Unterschiede egalalisieren sich im Langzeittest.

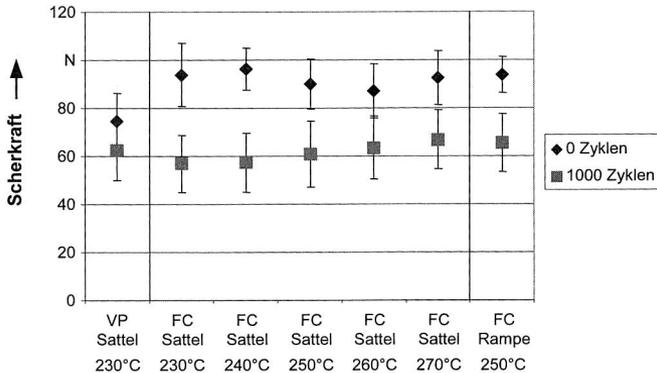


Bild 27: Veränderung der Scherfestigkeit von CR1206-Bauelementen durch Temperaturschock

In Bild 28 sind die Ergebnisse für bleihaltige Legierungen dargestellt. Das Dampfphasenlöten liefert in dieser Untersuchung insgesamt etwas geringere Werte; auch nach 500 Zyklen besteht diese Diskrepanz zu konvektionsgelöteten Platinen weiter. Zusätzlich zeigen im Sattelprofil verarbeitete Widerstände nach 500 Zyklen eine höhere Scherkraft als die im Rampenprofil gelöteten. Im Konvektionsofen ist anfänglich ein deutlicher Unterschied zwischen den Lötprofilen vorhanden, dieser gleicht sich jedoch nach den Temperaturschocktests vollständig aus. Eine Verarbeitung bei 250°C führt mit bleihaltigen Loten zu schlechteren Resultaten als bei 230°C.

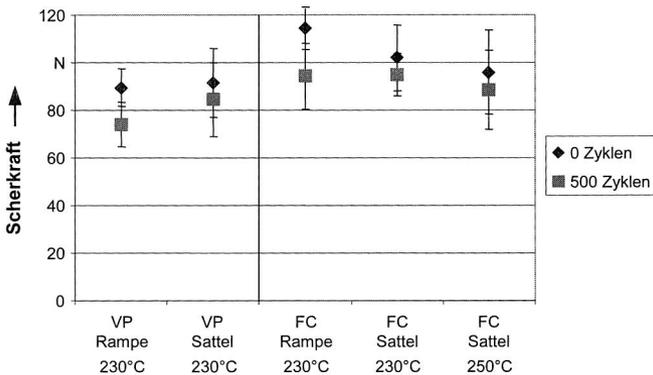


Bild 28: Einfluss der Lötverfahren und Peaktemperaturen bei Verwendung von SnPb-Lot

3.3.2 Vergleich der Substratmaterialien

Wie bereits eingangs erwähnt unterscheiden sich die erzielten Widerstandswerte zwischen den Testplatinen nur geringfügig. In Bild 29 und Bild 30 sind die Scherkräfte für

die verschiedenen Lötverfahren aufgeteilt nach Basismaterial dargestellt: Für SnAgCu-Lot zusätzlich nach 1000 Temperaturschockzyklen, für das SnPb-Lot nach 500 Zyklen. Aus Gründen der Übersichtlichkeit sind die Standardabweichungen nicht eingezeichnet, diese liegen auf niedrigem Niveau.

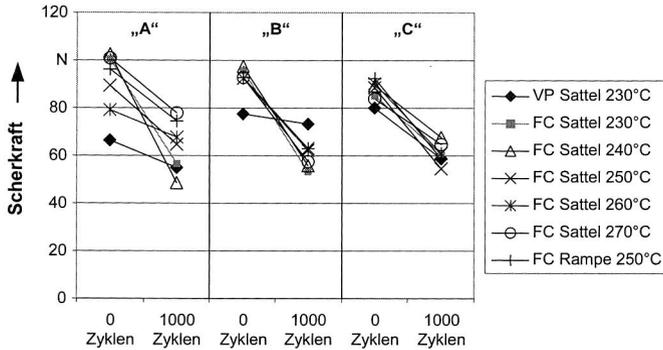


Bild 29: Scherfestigkeit nach Temperaturschock, getrennt nach Lötprozess und Basismaterial

Das Hoch-T_g-Material „C“ weist initial geringere Scherkräfte auf und bleibt nach der Stressbelastung auf im Mittel geringem Niveau. Die Einflüsse der unterschiedlichen Lötprozesse sind tendenziell erkennbar, jedoch ebenfalls nur in geringem Maße relevant. Insgesamt kann festgestellt werden, dass das Material „C“ zwar etwas schlechtere Scherkräfte als die beiden anderen Substrate aufweist, sich diese aber immer noch auf sehr hohem Niveau befinden. Ein Vorteil für das teure Material „C“ kann aus diesen Ergebnissen nicht abgeleitet werden. Die bei Durchkontaktierungen und Multilayer-Aufbauten wichtige vertikale Ausdehnung, die bei Variante „C“ deutlich geringer ist, wird in diesem Test nicht berücksichtigt.

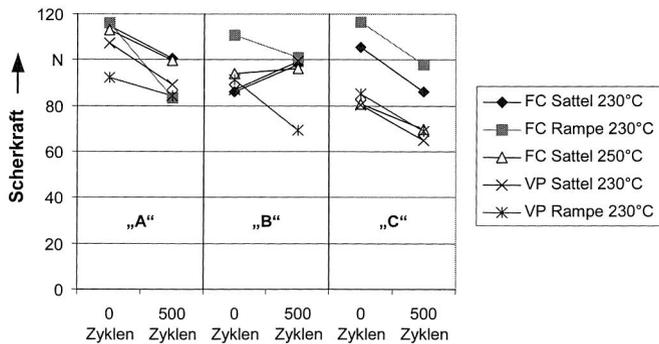


Bild 30: Scherfestigkeit SnPb-Lot, nach Temperaturschock, getrennt nach Lötprozess und Basismaterial

3.3.3 Verhalten unter thermischer Belastung

Lotlegierungen verhalten sich wie andere Metalllegierungen und erweichen ab einer homologen Temperatur von ca. 0,3 bis 0,4 bis zum Erreichen des flüssigen Zustandes bei T_h von 1,0. Für verschiedene Lotlegierungen sind in Bild 31 die der homologen Temperaturstufe entsprechenden Temperaturen in °C angegeben.

$$T_h(T) = \frac{T + 273^\circ\text{C}}{T_s + 273^\circ\text{C}}$$

- T_h Homologe Temperatur
- T Einsatztemperatur in °C
- T_s Schmelztemperatur des Lotwerkstoffes in °C

homologe Temp.	Liquidustemp. der Legierung		
	SnAgCu	SnAg	SnPb
0,70	73°C	70°C	46°C
0,75	98°C	95°C	69°C
0,80	122°C	119°C	92°C
0,85	147°C	144°C	115°C
0,90	172°C	168°C	137°C
0,95	196°C	193°C	160°C
1,00	221°C	217°C	183°C

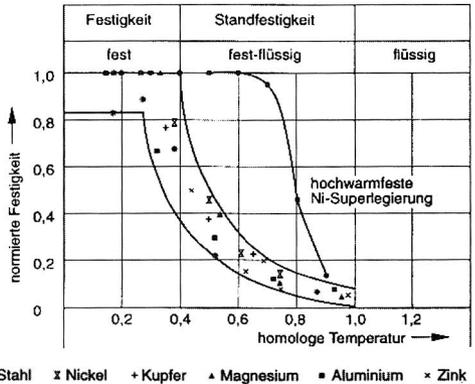


Bild 31: Definition der homologen Temperatur [157] und Darstellung für SnAg, SnAgCu und SnPb-Legierung

Mit steigender Temperatur sinkt die Belastbarkeit der Lötverbindung. Im Vergleich der drei Basismaterialien schneidet dabei Material „C“ bei hohen Temperaturen um Faktor zwei schlechter ab als die beiden anderen Substrate. Insgesamt ist ein annähernd linearer Verlauf zu erkennen, Bild 32.

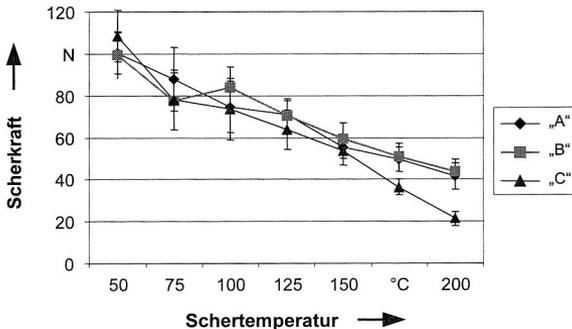


Bild 32: Veränderung der Scherfestigkeit in Abhängigkeit der Temperatur

Eine Variation der Lötprofile hat keinen Einfluss auf die thermische Belastbarkeit der Legierungen, wie Bild 33 zeigt. Das zum Vergleich mitgetestete SnPb-Lot liegt erwartungsgemäß bei gleicher Temperatur immer unterhalb der bleifreien Lotlegierung.

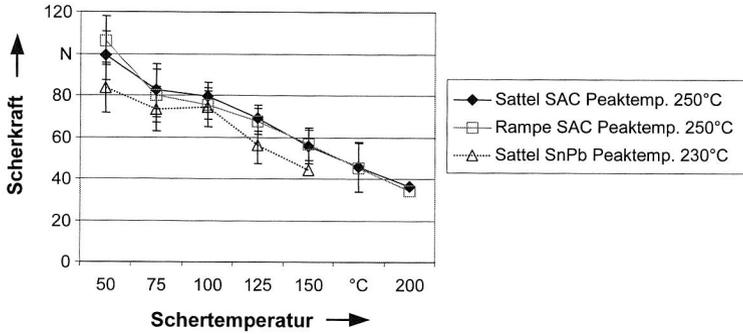


Bild 33: Veränderung der Scherfestigkeit von SnAgCu- und SnPb-Lot in Abhängigkeit der Temperatur

Durch Interpolieren der Scherwerte aus den vorherigen Ergebnissen für die exakten homologen Temperaturstufen lässt sich das folgende Diagramm erstellen (Bild 34). Hierin wird deutlich, dass die Scherkräfte der beiden Legierungen bei gleicher homologer Temperatur sehr nahe beieinander liegen.

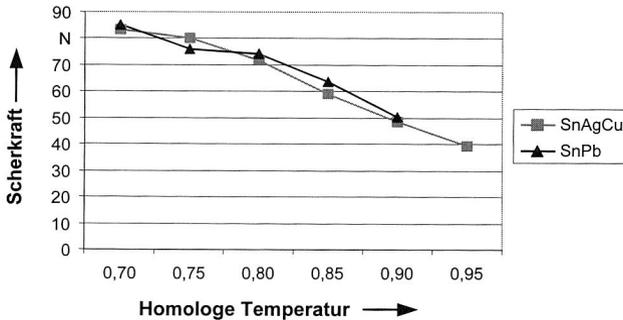


Bild 34: Scherkraft von CR1206, aufgetragen über die homologe Temperatur beim Scheren

3.4 Zusammenfassung

Die Ergebnisse zeigen, dass die höherwertigen Materialien nicht unbedingt höhere Scherkräfte unter thermischer Last oder höhere Temperaturschockbeständigkeit aufweisen, trotz der teilweise verbesserten Materialeigenschaften. Die höheren Verarbeitungstemperaturen im bleifreien Prozess verlangen bei einfachen Schaltungen nicht unbedingt neue Materialien. Erst bei Multilayer-Substraten und Durchkontaktierungen werden die höhere Glasübergangstemperatur und die geringere vertikale Ausdehnung der Substrate relevant.

Die Wahl des Lötverfahrens zeigt direkt nach der Verarbeitung deutliche Vorteile für das Konvektionslöten, nach 1000 Zyklen liegen die Scherkräfte auf ähnlichem Niveau wie

beim Dampfphasenlöten. Rampen- und Sattelprofil haben keine signifikante Auswirkung auf die Scherkräfte und unterscheiden sich nur minimal. Direkt nach dem Löten liefern mit 240°C und 270°C gelötete Bauelemente die höchsten Messwerte, nach dem Zyklern scheint eine höhere Peaktemperatur auch höhere Scherkräfte zu ergeben. Allgemein ist der Einfluss der getesteten Verarbeitungsparameter eher gering, daher kann keine Empfehlung ausgesprochen werden.

Bei bleihaltiger Lotlegierung dagegen ergeben sich in dieser Untersuchung für das Dampfphasenlöten auch nach 500 Zyklen immer noch schlechtere Scherkräfte als für das Konvektionslöten, und eine Verarbeitung mit 250°C zeigt eher negative als positive Ergebnisse. Auf gleicher homologer Temperaturstufe zeigen beide Lotlegierungen sehr ähnliche Scherkräfte.

4 Verhalten bleifreier Materialien im Lötprozess

4.1 Verarbeitung von bleifreier Ultra-Fine-Pitch-Lotpaste

Die Herausforderungen der immer weiter miniaturisierten Elektronik sind vielfältig für die Fertigung. Neben der Herstellung der Schaltungsträger an sich mit feinsten Leiterzügen ist das Aufbringen des Verbindungsmediums bei einem Pitch-Raster von 500µm bis hinab zu kleiner 150µm ein wichtiger Schritt in der Verarbeitungskette. Hier entstehen bereits etwa zwei Drittel aller Fehler bei der Produktion von Elektronikbaugruppen, weswegen besondere Sorgfalt auf einen stabilen Prozess und ausführliche Kontrolle gelegt werden muss [32].

Die möglichen Alternativen zur Herstellung der Kontaktierung mit Zusatzwerkstoffen sind neben dem klassischen Löten, bei welchem der Lotpastenauftrag ein wichtiger Aspekt ist, die Verwendung von anisotropen und isotropen Leitklebern sowie der Einsatz von nichtleitenden Klebern. Das Drahtbonden, Laserschweißen oder die Einpresstechnik fallen aus dieser Aufzählung heraus, da es sich dabei um Verfahren handelt, welche keine Zusatzwerkstoffe benötigen. Schwall- bzw. selektives Miniwellenlöten ist für Baugruppen im Fine-Pitch- und Ultra-Fine-Pitch-Bereich nicht relevant, da hier die Gefahr von Lötfehlern (beispielsweise Brückenbildung u.Ä. bei den Anschlussbeinchen eines QFP) zu hoch ist oder sich die Bauformen nicht in dieser Technologie verarbeiten lassen (BGA, CSP, Flip-Chip).

Festlotdepots als Alternative zu Lotpasten haben einige Nachteile. Um die gesetzten Bauelemente während der Verarbeitung (Transport, Löten) sicher am Bestückplatz zu fixieren, ist der Einsatz von Flux bzw. Tacky Flux notwendig. Dies stellt einen zusätzlichen Arbeitsschritt dar, welcher die Prozesskette verlängert. Außerdem kann es bei Verwendung von Sprühflux zu Rückständen auf der Platine kommen, welche aufwendig durch Reinigen zu entfernen sind. Festlotdepots können durch verschiedene, auch chemische Verfahren bereits beim Leiterplattenhersteller aufgebracht werden (SIPAD, OPTIPAD). Hier spielen allerdings Kosten und Flexibilität eine große Rolle, da eine Abhängigkeit von einem einzigen Zulieferer besteht und eine weitere Bezugsquelle mit vergleichbaren Kennwerten schwierig bis nahezu unmöglich erhältlich ist.

Das selektive Aufbringen von Lotpaste oder Festlotdepots ist beispielsweise über Dispersverfahren oder Solder Ball Bumping, einem sequentiellen Prozess zum Setzen und Umschmelzen einzelner Lotballs, möglich. Hier stellt allerdings die Geschwindigkeit der Verfahren einen limitierenden Faktor dar, da Fertigungsprozesse einen hohen Durchsatz benötigen, um kostengünstig arbeiten zu können, sowie das Problem der Zuverlässigkeit der Einzelprozessschritte. Da jedes einzelne Setzen eines Lotdepots eine gewisse Fehlerrate aufweist, sind sequentielle Verfahren immer potentiell fehleranfälliger als parallele Verfahren, bei denen alle Kontaktstellen gleichzeitig verarbeitet werden.

Der Schablonendruck stellt aktuell das flexibelste Verfahren zur Verarbeitung von gemischt bestückten Schaltungsträgern im Fine-Pitch-Bereich dar, da sowohl die Lotpasten individuell gewählt (und auch gegebenenfalls kurzfristig gewechselt) werden können als auch eine Anpassung der Lotmengen durch Variation der Schablonengeometrien schnell möglich ist. Durch das klebrige Verhalten der Harze und Lösemittel in der Lotpaste werden die gesetzten Bauelemente problemlos während der Verarbeitung in Position gehalten, ein zusätzlicher Schritt wie das Aufbringen von Klebepunkten beim Schwalllöten oder der Einsatz von Tacky Flux entfällt.

Aktuell sind zwei treibende Kräfte in der Elektronikindustrie für die Weiterentwicklung verantwortlich: Zum einen die kontinuierliche Miniaturisierung der Bauelemente und Baugruppen, zum anderen der Einsatz bleifreier Lotwerkstoffe, welcher durch Gesetzesinitiativen der EU bedingt wird. Die Verringerung der Rastermaße bei den Bauelementanschlüssen auf 200µm und weniger verlangt für den Lotpastendruckprozess neben neuer Lotpaste des Typs 6 (5-15µm) oder kleiner auch ein robustes Layout mit geeigneten Druckparametern, um diese feinsten Strukturen reproduzierbar und mit geringstmöglichen Fehlerraten drucken zu können. Gerade der Einsatz im Bereich des Low-Cost Flip-Chip-Prozesses, bei dem die Lotpastendepots auf dem Substrat mittels Schablone gedruckt werden, erfordert eine optimierte Prozesskette, aber auch 0201-Bauelemente und deren Nachfolger 01005 führen zu immer kritischeren Druckprozessen.

Lotpaste wird entsprechend der enthaltenen Korngrößen in verschiedene Klassen eingeteilt. Die Definition ist teilweise genormt, zum Teil werden bereits de-Facto-Standards in der Industrie für die neuesten Kategorien verwendet (Tabelle 12).

Pulvertyp (Lotklasse)	2a	3	4	5	6	7	8
Typ. Korngröße in µm	45-75	20-45	20-38	15-25	5-15	2-11	1-7

Tabelle 12: Korngrößeneinteilung, zum Teil noch ohne Normung bei Klasse 6 bis 8 [101][181][3][148]

Zum parallelen, schnellen Auftrag von Lotpaste auf die Leiterplatte stehen mit Siebdruck und Schablonendruck zwei ausgereifte Verfahren zur Verfügung. Die Maschenweite des Siebes bestimmt den Durchsatz, die Paste hängt dabei im Netz und die Ablösung ist aufgrund der Anhaftung zu den Drähten des Siebs nicht sehr präzise. Auch ist nach einer gewissen Nutzungszeit eine Regenerierung des Siebs notwendig. Vorteilhaft ist, dass durch das fotolithografische Verfahren beliebige Druckgeometrien erzeugt werden, beispielsweise geschlossene Flächen in einem umlaufenden Kreis, was in dieser Art bei Stahlschablonen nicht möglich ist.

Bei der Stahlschablone werden die Öffnungen entweder herausgeätzt, galvanisch aufgebaut oder mittels Laser aus einer meist zwischen 50µm und 150µm dicken Metallfolie herausgeschnitten. Die Lotpaste berührt dabei die Schablone nur an den Wänden der Öffnungen, wodurch das komplette Öffnungsvolumen zum Druck zur Verfügung steht.

Durch die hohe Qualität, die längeren Standzeiten der Schablonen, das höhere Auslösevolumen und das bessere Auslöseverhalten hat sich der Schablonendruck als wichtigste Technik in der Fertigung elektronischer Baugruppen etabliert.

4.2 Schablonendruck mit feinsten Strukturen

Die Verarbeitung von Lotpaste mit kleinsten Korngrößen und Öffnungen in der Schablone ist aktuell für Zinn-Blei-Legierungen bis zu Korngrößen von etwa $15\mu\text{m}$ - $25\mu\text{m}$ gründlich untersucht. Bei der Verwendung feinerer Körnung und bleifreier Lotlegierungen stellen sich Fragen nach dem Verhalten im Vergleich zu Standardlegierungen, was das Druckverhalten, die Prozessparameter, die Löteweigenschaften und die Benetzung der Anschlüsse betrifft. Die von vielen Stellen aktuell favorisierte Legierung SnAgCu wird daher in dieser Untersuchung der Standardlegierung SnPb gegenübergestellt. Zinn-Silber-Kupfer-Legierungen als mit am besten untersuchte Alternative zu Zinn-Blei gelten als relativ unkritisch hinsichtlich ihrer Inhaltsstoffe. Ein großes Manko ist das unzureichend erforschte Benetzungsverhalten der bleifreien Zinn-Silber-Kupfer-Lote auf den unterschiedlichen Endoberflächen. [101][172]

Um Aussagen zu den Eigenschaften alternativer, zur Verarbeitung mit bleifreiem Lot geeignete Endoberflächen treffen zu können, werden neben chemisch Nickel-Gold und Bondgold, das sich hauptsächlich durch die Dicke und die Art der Aufbringung der passivierenden Goldschicht unterscheidet, auch chemisch Zinn und eine organische Schutzlackierung (Organic Solderability Preservative, Entek+) mit bewertet. Ziel ist es, die Verarbeitung und Benetzung für diese neuen favorisierten Materialien grundlegend zu untersuchen.

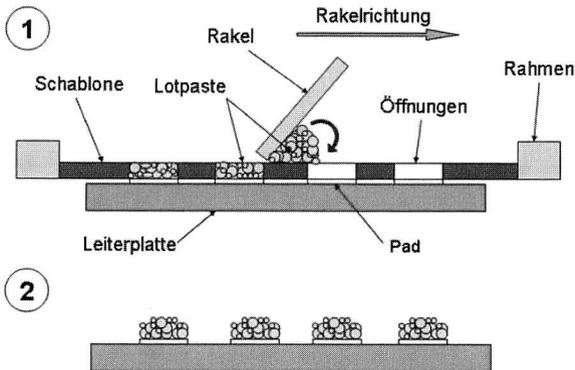


Bild 35: Auftrag der Lotpaste mittels Schablonendruck und sich ergebende Lotpastendepots

Der prinzipielle Ablauf des Pastenauftrags ist in Bild 35 dargestellt: Das Rakel fährt über eine Schablone mit Öffnungen, in welche die rollende Lotpaste gedrückt wird und somit

die Lotdepots auf der Leiterplatte abbildet. Nach Abheben der Schablone sind im optimalen Fall konturstabile und definierte Lotpastenmengen auf den gewünschten Positionen. [117] Für ein gutes Druckergebnis wirken viele Parameter zusammen. Die wichtigsten Einflussgrößen sind hier dargestellt, sowohl für den Schablonendrucker wie auch für die eingesetzte Lotpaste (Bild 36):

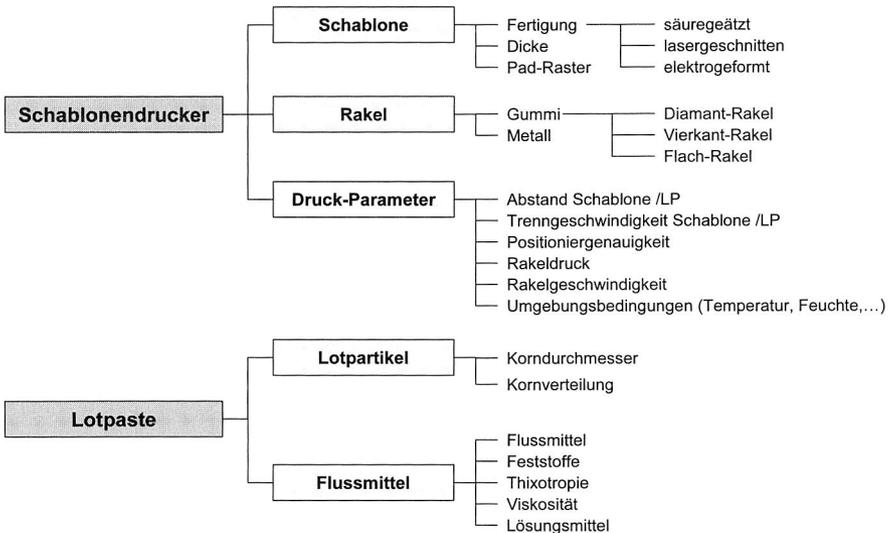


Bild 36: Wesentliche Parameter für Drucker, Schablone und Lotpaste, welche das Druckergebnis beeinflussen [34][148]

Eine allgemeingültige Untersuchung zu dem Thema Lotpastendruck mit absoluten Aussagen ist nur äußerst aufwendig und schwierig durchzuführen. Durch den direkten Vergleich der SnAgCu-Paste mit SnPb-Paste ist jedoch eine relative Einschätzung und Bewertung möglich.

Die Druckversuche erfolgen mit vier Oberflächen, zwei Lotpasten (vom gleichen Hersteller) und verschiedenen Test-Geometrien. Die verwendete Schablone ist mittels Laser geschnitten und hat eine Dicke von 75µm. Der Lotpastendrucker MPM von SPM bietet ein semiautomatisches Visionsystem zur Ausrichtung der Leiterplatte zur Schablone. Der Druckvorgang erfolgt in beide Richtungen, wobei das jeweils aktive Stahlrakel im 45°-Winkel aufliegt. Die verwendete SnPb-Lotpaste des Typs 6 mit einer Korngröße von 5-15µm enthält 90% Metall, die bleifreie Variante mit Sn95,5Ag4Cu0,5 hat einen Metallgehalt von 89%. Beide Pasten sind No-Clean-Systeme mit sphärischer Partikelform (Tabelle 13).

Bei Korngrößen im Bereich 5-15µm ist die Oberfläche der Metallpartikel im Vergleich zur Gesamtoberfläche des gedruckten Pastendepots sehr groß, was ein vermehrtes Problem bezüglich Feuchtigkeitsaufnahme aus der Luft und Verdunstung der flüssigen

Bestandteile mit sich bringt. Nach mehreren Druckvorgängen innerhalb von ca. 2 Stunden mit jeweils 5 Minuten Stillstand zwischen zwei Drucken kann eine ansteigende Neigung zur Brückenbildung festgestellt werden. Außerdem steigt das übertragene Pastenvolumen zwischen 15% und 20% an. Ein schnelles Verarbeiten der Paste ist somit notwendig, um gleichbleibend gute Ergebnisse zu erzielen. Gleichzeitig wird die Paste anfälliger gegenüber Oxidation. Dies muss durch entsprechende Formulierung der Flussmittel kompensiert werden, was dem Anspruch einer „No Clean“ Lotpaste entgegensteht. Alternativ können geschlossene Rakelsysteme eingesetzt werden.

Produktname	Lotzusammensetzung	Feststoffgehalt	Löttemperatur
A	Sn63Pb37	90%	210 - 235°C
B	Sn95,5Ag4Cu0,5	89%	250 - 270°C

Tabelle 13: Verwendete Lotpasten der Klasse 6 (Korngröße 5-15µm); Herstellerangaben

Um Versuche unter realistischen Bedingungen durchführen zu können, bedarf es eines entsprechenden Testlayouts, welches verschiedene Padformen, -größen und Lötstopföffnungen aufweist. Realisiert ist dies auf einem Substrat mit 80x100mm², einer einheitlichen Kupferstärke von 17µm und 20µm dicken Lötstopplack.

4.2.1 Auslöseverhalten der Lotpaste

Durch das Einhalten bestimmter Design-Rules beim Entwurf von Öffnungsgeometrien lassen sich die Robustheit und die Qualität des Druckergebnisses deutlich steigern. Im Folgenden werden verschiedene Aspekte des Druckprozesses hinsichtlich des Schabloneneinflusses betrachtet und bewertet.

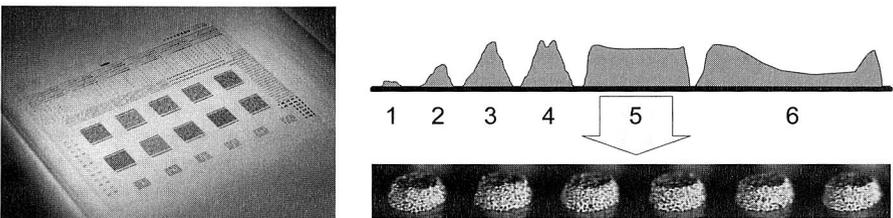


Bild 37: Druckschablone für Fine-Pitch-Druck (links), Einteilung der Druckbildqualität durch Bewertung der Seitenansicht

Das Druckergebnis lässt sich gemäß der Einteilung in Bild 37 oben bewerten: Eine fehlende bis unzureichende Übertragung der Lotpaste erkennt man in Stufe 1 bis 3, Stufe 4 zeigt „Dog Ears“, welche zu Qualitätsproblemen führen können. Optimal für ein stabiles und qualitativ hochwertiges Druckergebnis ist Stufe 5, wohingegen bei Stufe 6 das Rakel einen Teil der Lotpaste bereits wieder aus der Öffnung heraus schabt, was auf zu große Öffnungen bzw. zu starken Rakeldruck hinweist. Bei größeren Öffnungsdurch-

messern und Pitch-Abständen bis ca. 0,8mm kann durch Optimierung der Parameter normalerweise immer ein optimales Ergebnis der Stufe 5 erreicht werden. Bei geringem Pitch und entsprechend kleineren Öffnungen ist dies nur mehr bedingt möglich, und es muss der Bereich der akzeptablen Druckergebnisse gegebenenfalls erweitert werden. Wichtig ist dabei vor allem eine konstante, reproduzierbare Druckqualität sowie die gesicherte Übertragung der gewünschten Lotpastenmenge.

Die Ermittlung der optimalen Druckparameter hinsichtlich Auslöseverhalten, Brückenbildung, Konturstabilität und Vollständigkeit des Druckbilds erfolgt in dieser Versuchsreihe mit Hilfe einer 3x3-Versuchsmatrix, bei der die Anpresskraft (3, 6, 9kg) und die Rakelgeschwindigkeit (15, 25, 35mm/s) variiert wird. Die Druckergebnisse werden für beide Lotpasten mittels Lichtmikroskopie untersucht und bewertet. Die weiteren Versuche erfolgen mit den optimalen Einstellungen. Der Snap-Off-Abstand ist bei allen Versuchen 0, die Trenngeschwindigkeit der Schablone vom Substrat 1mm/s. Somit sind für alle Versuche die Randbedingungen gleich. In Bild 37 unten ist die konturstabile Ausformung auf chemisch Zinn-Oberflächen dargestellt.

Um die kleinsten noch stabil druckbaren Öffnungsgrößen zu ermitteln, werden mit beiden Legierungen Kreise mit Durchmessern von 50 μm bis 350 μm mit 10 μm Abstufung auf Pads mit dem entsprechenden Durchmesser gedruckt. Das Ergebnis der Versuche zeigt, dass bis zu einem Öffnungsdurchmesser von ca. 100 μm keine nennenswerten Mengen an Lotpaste übertragen werden. Im Bereich 100 μm bis 150 μm ist der Druckprozess nicht stabil, d.h. die Ergebnisse schwanken je Druckdurchgang, sind jedoch für löstopplackdefinierte (Solder Mask Defined, SMD) Pads deutlich besser. Erst ab 160 μm gelingt ein robuster Druckprozess, wobei die normalerweise bevorzugte Kontur (Stufe 5) der Lotpastendepots erst ab ca. 190 μm bei SMD und bei Non-Solder Mask Defined (NSMD) ab ca. 220 μm erreicht wird. Bemerkenswert bei beiden Pasten ist, dass sich trotz der kleinen Öffnungsgrößen die optimale Druckausformung durch Parameteroptimierung erzielen lässt. Eine frühere Untersuchung mit Lotpaste der Klasse 5 hatte ein deutlich schlechteres Ergebnis gezeigt [172][164]. Hieran ist zu erkennen, dass die Pastenentwicklung schnell voranschreitet und die SnAgCu-Pasten in naher Zukunft das Niveau der SnPb-Pasten erreicht haben dürften. [42]

Für den Druck im Ultra-Fine-Pitch-Bereich gibt es zwei wichtige Faktoren zur Bewertung der Öffnungsgeometrie. Beim Aspect Ratio wird die Breite der Schablonenöffnung zur Dicke der Schablone in Relation gesetzt, was bei nicht kreisförmigen Öffnungen schlecht anwendbar ist. Aus diesem Grunde ist für die Evaluierung der Schablonenöffnungsgröße das Area Ratio sinnvoller einzusetzen, welches die Öffnungsfläche im Verhältnis zur Wandfläche der Schablone betrachtet und somit für alle Konturen einsetzbar ist (Bild 39 rechts).

Mittels eines Kohärenzradars, das eine flächige dreidimensionale Vermessung einer Oberfläche ermöglicht [38], kann das übertragene Pastenvolumen präzise ermittelt werden. Dabei werden mehrere Lotpastendepots gemeinsam vermessen und ein Durchschnittswert gebildet. Aufgrund von Einschränkungen der Funktionalität der am Lehrstuhl selbst entwickelten Software können bei den Messungen keine Standardabweichungen

chungen angegeben werden, die dargestellten Werte beziehen sich jedoch meistens auf Durchschnittswerte von etwa 10 Lotdepots (Bild 38).

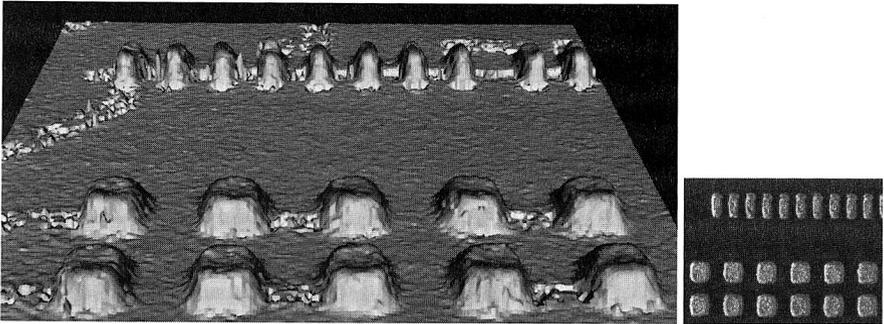


Bild 38: 3D-Rekonstruktion einer Aufnahme der gedruckten Lotdepots mittels Kohärenzradar (links, rechts ein Lichtmikroskopiebild)

In Bild 39 sind neben den in der Literatur häufig genannten Grenzwerten für Area Ratio und Aspect Ratio die theoretisch gedruckten neben den gemessenen Volumina aufgetragen. Man erkennt, dass bei NSMD-Pads die übertragene Menge deutlich unter dem erwarteten Wert liegt, wohingegen SMD-Pads sehr gut dem theoretischen Volumen entsprechen. Bei den NSMD-Pads lässt sich ein leichter Vorteil für die SnAgCu-Legierung erkennen. Aus den Ergebnissen lässt sich ableiten, dass SMD-Pads für kleinste Geometrien zu bevorzugen sind.

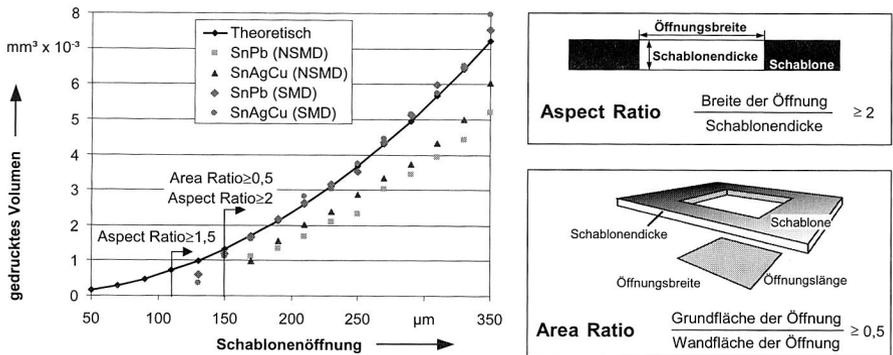


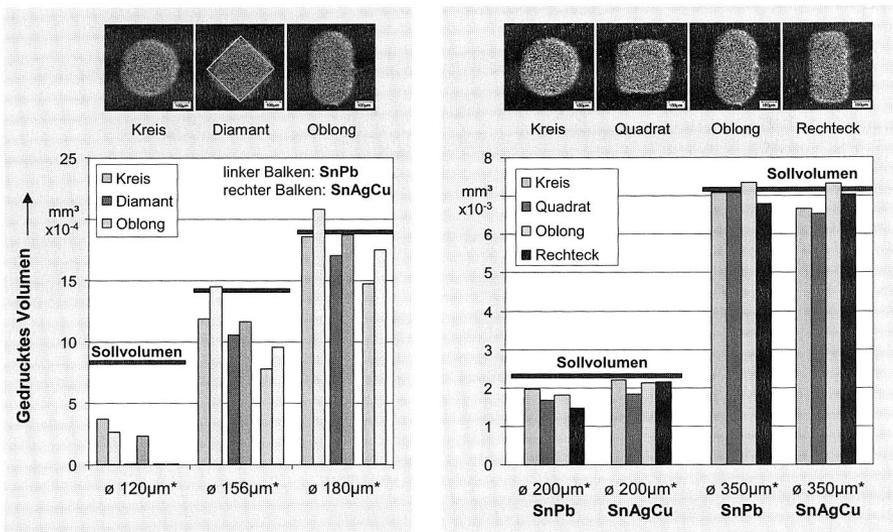
Bild 39: Gedrucktes Pastenvolumen bleifreier und bleihaltiger Pasten bei SMD- und NSMD-Pads (kreisförmige Schablonenöffnung, Schablonendicke 75µm); Definition der Aperture Ratio und Area Ratio

Ebenfalls sind die in der Literatur oftmals genannten Werte für die Area Ratio und Aspect Ratio aufgetragen, welche sich bei der Schablonendicke von 75µm ergeben [68][149]. Ab einem Aspect Ratio von etwa 1,5 (entspricht etwa 112µm Öffnungsdurch-

messer) ist ein teilweises Übertragen der Lotpaste auf das Substrat zu erkennen, jedoch erst ab einem Aspect Ratio von 2 wird bei SMD-Pads die theoretische Menge Lotpaste auch tatsächlich auf das Pad gedruckt. Bei den in anderen Veröffentlichungen häufig genannten 0,66 für Area Ratio sind sowohl SMD wie auch NSMD-Pads sicher bedruckt. [33][126][17]

4.2.2 Einfluss der Geometrie auf das gedruckte Lotvolumen

Bei der Wahl der geeigneten Öffnungsgeometrie in der Schablone gibt es verschiedene Möglichkeiten. In einigen Veröffentlichungen sind gerade für kleinste Öffnungen rechteckige Formen als vorteilhaft beschrieben, andere Quellen haben für kreisförmige Geometrien ein besseres Auslöseverhalten ermittelt, da Kreise ein größeres Area Ratio haben. [2][58]



*Druckfläche entspricht einem Kreis mit diesem Durchmesser

Bild 40: Gedrucktes Pastenvolumen für verschiedene Geometrien mit jeweils identischer Öffnungsfläche

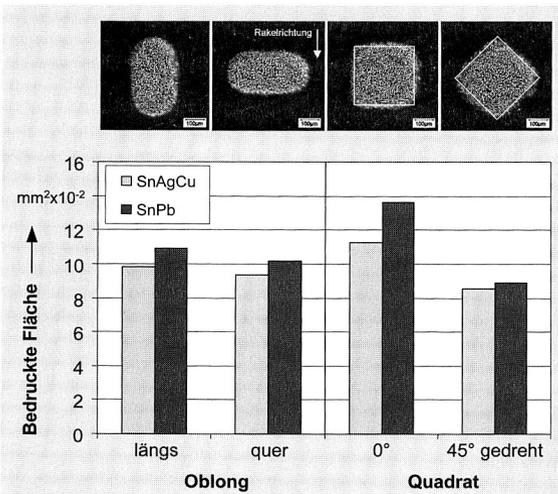
Bild 40 links zeigt das gedruckte Volumen für verschiedene Öffnungsgeometrien, wobei die Werte für verschiedene Padformen in SMD- und NSMD-Variationen gemittelt werden. Es lässt sich erkennen, dass für kleine Öffnungen die quadratische Form am ungünstigsten ist, bei größeren Flächen relativiert sich der Unterschied, ist aber weiterhin vorhanden. Insgesamt erscheint die bleifreie Paste besser und gleichmäßiger in den Druckergebnissen. Auch ist deutlich zu erkennen, dass das Sollvolumen umso besser erreicht wird, je größer die Öffnungen sind.

Für größere Öffnungen ist in Bild 40 rechts ein direkter Vergleich für SMD-Pads zu sehen. Bei diesem Diagramm werden als Öffnungsform Kreis, Quadrat, Rechteck und

Oblong miteinander verglichen. Bei 200µm Referenzdurchmesser liefert der Kreis immer noch das beste Resultat, erst bei deutlich größeren gedruckten Flächen zeigt sich ein Vorteil für Oblong-Formen. Das Druckverhalten der Pasten ist bei großen Öffnungen ähnlich, bei kleinen Durchbrüchen scheint SnAgCu bessere Ergebnisse zu liefern.

4.2.3 Einfluss der Orientierung auf die Konturstabilität

Bei sehr kleinen Rastermaßen ist es manchmal nicht möglich, mit Kreisen als Durchbruchgeometrie in der Schablone zu arbeiten. In diesen Fällen wird oftmals eine rechteckige oder längliche Form mit abgerundeten Ecken verwendet, um trotz des zu übertragenden Volumens noch genug Distanz zwischen den einzelnen Lotpastendepots zu erhalten. Hierbei ist der Einfluss der Druckrichtung auf die Orientierung der Öffnungen wichtig. Bild 41 zeigt die von der Fläche her identischen Öffnungsgeometrien, welche in ihrem Druckverhalten miteinander verglichen werden.



- Gleiche theoretische Druckfläche für alle Varianten
- Saubere Ränder und stabile Druckfläche wichtig für Vermeidung von Brückenbildung

➔ Einfluss auf die bedruckte Fläche nur bei quadratischer Form signifikant

Bild 41: Einfluss der Öffnungorientierung zur Druckrichtung

Das Ergebnis macht deutlich, dass für längliche Öffnungen (Oblong) der Unterschied in der Orientierung sehr gering ausfällt. Demgegenüber erscheint ein Quadrat, welches um 45° gedreht wird, deutlich weniger Druckfläche zu benötigen als ein „normales“ Quadrat. Letzteres neigt eher zum „Zerlaufen“ des Lotdepots als das gedrehte. Bei diesen Versuchen zeigt sich ein leichtes Verlaufen der SnPb-Legierung, welches besonders beim Quadrat zu erkennen ist. Dies ist besonders hinsichtlich Brückenbildung und stabiler Druckprozesse nachteilig.

4.2.4 Einfluss der Lötstopmmaske

Aus den Versuchen zum Auslöseverhalten der Lotpasten kann man bereits ablesen, dass die mittels Lötstopplack definierten Pads eine bessere Auslösung der Lotpaste aus

der Schablone bewirken als die unbedeckten Kupferpads. Um dies im Detail zu untersuchen, werden die vier Öffnungsgeometrien Kreis, Quadrat, Oblong, Rechteck auf kreisförmige Pads in SMD- und NSMD-Ausführung für kleine und größere Druckvolumina gedruckt.

Bild 42 zeigt am Beispiel der SnAgCu-Legierung die deutlich größere Druckmenge bei SMD-Pads, welche sowohl bei kleinen wie auch bei großen Volumina im Bereich von +5% bis zu +20% liegt. Dabei sind die Pads 200 μm (links im Bild) bzw. 350 μm (rechts) groß. In diesem Vergleich liefern die Kreise für beide Varianten identische Ergebnisse, die restlichen Geometrien zeigen eindeutige Vorteile für das SMD-Layout.

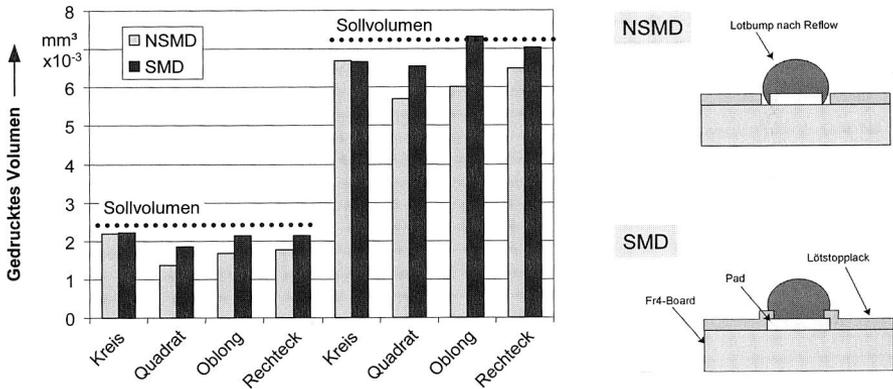


Bild 42: Unterschiede zwischen lötpadbegrenzten Pads und reinen Kupferpads (SnAgCu-Paste)

Wegen Beschränkungen der Auflösung beim Kupfer durch Unterätzungen und Haftungsprobleme werden im Ultra-Fine-Pitch-Bereich vorwiegend SMD-Pads eingesetzt. Dies ist auch aus drucktechnischer Sicht zu bevorzugen. In verschiedenen Literaturquellen wird jedoch auf den dabei vermehrt induzierten Stress in die Lötstelle und auf die somit reduzierte Haltbarkeit der Lötstelle hingewiesen. [114][26][133]

4.2.5 Einfluss der Metallisierung

Ein deutlicher Einfluss der Metallisierung auf das Druckverhalten kann bei keiner Endoberfläche beobachtet werden. Sämtliche festgestellten Unterschiede in den durchgeführten Versuchen sind auf die normale Streuung und kleinere Abweichungen im Prozess zurückzuführen. Dies ist insofern bedeutend, da bei einem Wechsel der Endoberfläche somit keine Veränderungen an bestehenden Druckprozessen vorgenommen werden müssen.

4.2.6 Zusammenfassung

Im Ultra-Fine-Pitch-Bereich von 300µm und kleiner sind die bisherigen Designregeln anzupassen beziehungsweise zu erweitern. Zur Festlegung der Schablonengeometrie müssen neue Grenzwerte für die Aspect Ratio von 2,0 definiert werden, die Area Ratio sollte 0,5 keinesfalls unterschreiten, ein sicheres Auslösen ist ab 0,66 gegeben. Gerade bei kleinsten Schablonenöffnungen scheint der Kreis die beste geometrische Form darzustellen. Bei einer Schablonendicke von 75µm sind die Ergebnisse von Rechteckformen mit und ohne abgerundeten Ecken erst ab ca. 200µm Durchmesser oder äquivalenter Druckfläche annähernd damit vergleichbar. Die Orientierung der Geometrien zur Rakelrichtung spielt vor allem für die Konturstabilität eine Rolle, wobei der Einfluss bei Quadraten am größten ist. Lotpaste des Typs 6 lässt sich durch Optimierung der Prozessparameter sehr gut verarbeiten. Dabei scheint die verarbeitete bleifreie Paste des Herstellers kleine Vorteile in der Konturstabilität und Robustheit im Verarbeitungsprozess gegenüber der bleihaltigen Paste zu haben. Die Definition der benetzbaren Fläche der Anschlussflächen durch Lötstopplack scheint das Auslösen der Lotpaste aus der Schablone positiv zu beeinflussen und zu einer Vergrößerung der gedruckten Lotpastenmenge zu führen. Die Oberflächenmetallisierung der Pads (Ni/Au, Bondgold, chemisch Zinn, OSP Entek+) hat keinen Einfluss auf das Druckergebnis.

4.3 Benetzungsverhalten auf bleifreien Endoberflächen

Wichtig für eine gute Lötverbindung ist neben einem guten Gefüge des Lotes auch die gute Benetzung der Fügepartneroberflächen. Die Benetzungseigenschaften von Bauelementoberflächen soll hier nicht weiter betrachtet werden. Theoretisch überzieht das umgeschmolzene Lot beim Aufschmelzen die benetzbare Oberfläche vollständig aufgrund der Oberflächenspannung. Der Grad der Benetzung ist in der Realität abhängig von verschiedenen Randbedingungen, wie z.B. Reinheit bzw. Sauberkeit der Oberfläche, eingesetztem Flussmittel, Zusammensetzung der Lotlegierung, Oberflächenfinish und ganz entscheidend auch vom eingesetzten Reflowverfahren. Das Benetzungsverhalten der bleifreien Zinn-Silber-Kupfer-Lote auf den unterschiedlichen Padoberflächen wie Nickel-Gold, OSP (Organic Solderability Preservative) und chemisch Zinn ist bisher unzureichend und lückenhaft untersucht [101][48].

Dabei besteht ein direkter Zusammenhang zwischen der Oberflächenspannung der Legierungen und dem Benetzungswinkel. Je kleiner dieser Winkel, desto besser die Benetzung der Oberfläche durch das Lot. Gemäß [25] liegen dabei die Benetzungswinkel der bleifreien SnAg(Cu)-Legierungen um bis zu 300% über dem der SnPb-Legierung, was grundsätzlich eine schlechtere Benetzung erwarten lässt.

Je schlechter eine Oberfläche benetzt, umso weniger also die Padfläche mit flüssigem Lot bedeckt ist, desto geringer ist die Selbstzentrierungseigenschaft von Bauelementen und durch den verringerten Querschnitt auch die Scherfestigkeit, was eventuell zu einer schlechteren Langzeitzuverlässigkeit führen kann. Die größere Oberflächenspannung bleifreier Lotlegierungen sollte eigentlich durch die größere Kraftwirkung zu besserer

Selbstzentrierung von Bauelementen führen. Allerdings ist die geringere Dichte der bleifreien Lote (aufgrund ihres hohen Zinngehalts) ein Problem, da der Auftrieb für das Bauelement im flüssigen Lot geringer ist und es somit tiefer einsinkt. Bei einer Selbstzentrierung muss also mehr flüssiges Lot bewegt und verschoben werden als bei bleihaltigem Lot, wenn das Bauelement mehr Auftrieb hat. Zwar lässt sich durch eine Erhöhung der Temperatur die Viskosität des Lotes noch verringern und die Benetzungskraft erhöhen, allerdings stehen dem praktischen Einsatz die Temperaturgrenzen der anderen Materialien im Wege. [8]

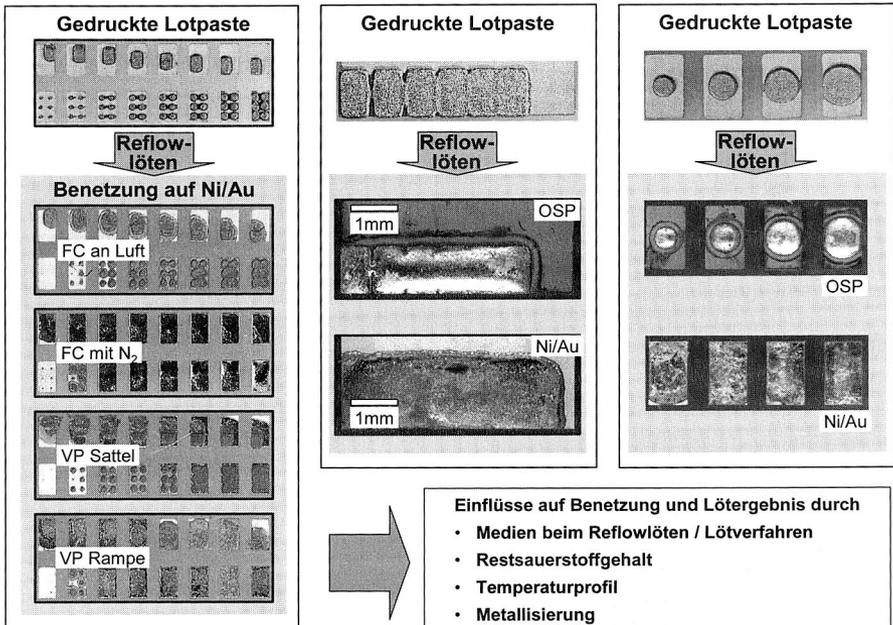


Bild 43: Beispiele für die verschiedenen Aufschmelz- und Benetzungsteststrukturen auf dem Testschaltungsträger: Links Positioniergenauigkeitstest auf Ni/Au, in der Mitte und rechts allgemeine Benetzungstests

Da bei der hier verwendeten Lotpaste der Klasse 6 die relative Oberfläche im Vergleich zu Pasten mit größeren Kugeln um etwa den Faktor 4 höher liegt, muss das Flussmittelsystem im Lötprozess die stärkere Oxidation kompensieren, was entscheidend für das Benetzungsverhalten ist. Die Abstimmung der Siede- und Wirktemperaturen der Flussmittelsysteme auf die verwendeten Lötprofile ist dabei wichtig. Momentan sind viele Systeme auf die Standard-SnPb-Sattelprofile optimiert und können bei Rampenprofilen und/oder höheren Temperaturen für bleifreie Lote nicht optimal wirken, da sie entweder zu wenig Zeit für die reinigende Wirkung haben (Rampenprofile sind meist kürzer als Sattelprofile) oder bei Erreichen der Peaktemperatur ihre oxidationshemmende Wirkung bereits erschöpft ist. [24]

Im vorigen Kapitel ist die Druckbarkeit kleinster Strukturen untersucht worden, wobei sich gezeigt hat, dass es keine grundsätzlichen Unterschiede in der Verarbeitung bleihaltiger und bleifreier Lote hinsichtlich des Druckens gibt. Auch ist kein Einfluss der unterschiedlichen Endoberflächen erkennbar. Daher sind die bedruckten Flächen für beide Legierungen vergleichbar, weswegen sich auch die Benetzung auf den Testpads direkt miteinander vergleichen lässt.

Um einen grundlegenden Eindruck vom Benetzungsverhalten der verschiedenen Lotlegierungen zu erhalten, sind auf dem Testlayout verschiedene Benetzungstestpads vorhanden (Bild 43). Hierauf werden unterschiedliche Mengen Lot gedruckt, um die Ausbreitung auf der jeweiligen Oberfläche bewerten zu können. Dabei werden auch versetzt gedruckte Lotdepots simuliert, was bei einer schlechten Benetzung zu einem eingeschränkten Selbstzentrierungseffekt führen kann. Zur Bewertung wird jeweils der durch den Druck bedeckte Bereich mit dem vom umgeschmolzenen Lot benetzten Bereich verglichen, der möglichst groß sein sollte. [174][159]

4.3.1 Verwendete Reflow-Lötverfahren

Die Oxidationsneigung der Lotpaste des Typs 6 ist durch die große Oberfläche extrem hoch, weswegen für die Lötversuche eine möglichst sauerstoffarme Umgebung Verwendung fand. Der Schwerpunkt ist dabei auf das Dampfphasenlöten und das Konvektionslöten unter Stickstoffatmosphäre gelegt worden, als Referenz wurde zusätzlich auch ohne N_2 gelötet. Die Versuche in der Dampfphase konnten nur mit der SnPb-Legierung durchgeführt werden, da die Löttemperatur vom eingesetzten Medium abhängt, das im vorliegenden Fall bei 200°C siedet und somit nicht die Schmelztemperatur von SnAgCu erreicht.

Dampfphase	200°C	Rampe
		Sattel
Konvektion	Luft	Standard-Sattel
		Hochtemperatur-Sattel
	Stickstoff	Standard-Sattel
		Hochtemperatur-Sattel

Tabelle 14: Verwendete Lötverfahren und -profile

Bei der Konvektionsanlage (Forced Convection) wird für die SnPb-Legierung ein Sattelprofil mit ca. 6,5min Durchlaufzeit verwendet, das bei einen maximalen Aufheizgradienten von ca. $1,3\text{K/s}$ eine Peaktemperatur von ca. 225°C erreicht. Für die bleifreie Legierung wird ein an die erhöhten Schmelztemperaturen angepasstes Profil im Konvektionsofen verwendet, das allerdings auch eine etwas längere Gesamtdauer aufweist. Die Spitzentemperatur (gemessen an der Unterseite eines auf der Testplatine befestigten Flip-Chips) liegt bei 246°C . Die Verwendung von Stickstoff hat dabei keinen Einfluss auf

die sich ergebenden Prozesstemperaturen. Eine Übersicht der für die Versuche eingesetzten Profile zeigen Bild 44 und Tabelle 14.

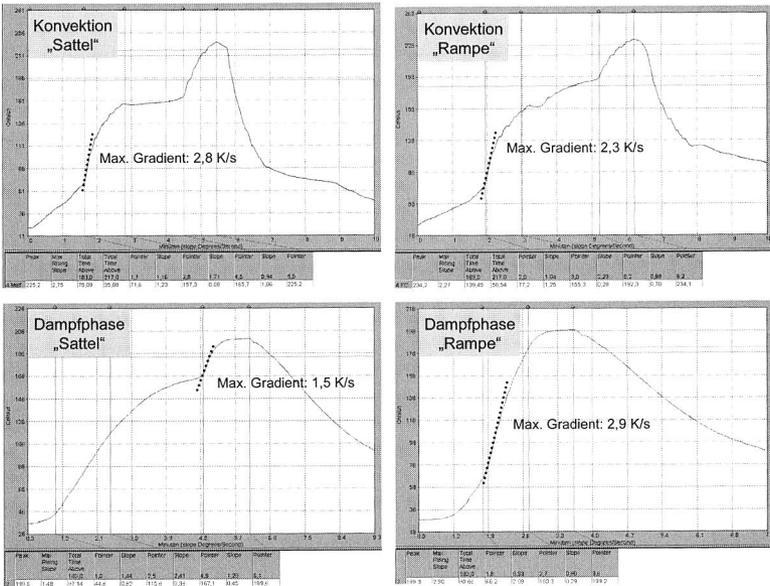


Bild 44: Lötprofile „Sattel“ und „Rampe“ im Konvektions- und Dampfphasenofen bei SnPb-Legierungen

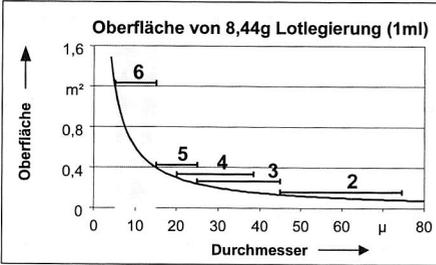
Im Gegensatz zu konventionellen Konvektionsöfen mit mehreren variabel temperierbaren Heiz- und Kühlzonen wird in einer Dampfphasenlötanlage der Profilverlauf beispielsweise durch verzögertes Absenken des Trägers in die Dampfzone erzeugt. Da im oberen Bereich die Dampfdecke nicht gesättigt ist, kondensiert entsprechend weniger Dampf auf dem Substrat und erwärmt somit das Material nicht zu schnell. Durch geschickte Wahl mehrerer Haltepositionen lässt sich damit ein Temperaturprofil einstellen. Nachteilig dabei ist, dass in den Übergangszonen bis zum vollständig gesättigten Dampf immer noch Luftsauerstoff an die bereits erwärmten Oberflächen gelangt und somit ein Oxidieren nicht vollständig vermieden werden kann.

Es zeigt sich, dass das normalerweise verwendete Sattelfprofil im Dampfphasenofen mit einem Aufheizgradienten unter 1K/s kein vollständiges Aufschmelzen der Lotpaste ermöglicht. Dies liegt wahrscheinlich an der starken Oxidationsneigung der Paste und den vorher beschriebenen Nachteilen der Profilmachbildung. Um dies zu umgehen, werden die anschließenden Versuche mit einem Rampenprofil und einem Aufheizgradienten von 2K/s gefahren. Dies ermöglicht ein möglichst schnelles Durchfahren der für die Oxidation verantwortlichen Mischdampfzonen.

4.3.2 Bewertung nach Metallisierungsflächen und Lötverfahren

Analysiert man die verschiedenen Teststrukturen, so erkennt man, dass sich das verwendete bleifreie SnAgCu-Lot sowie das SnPb-Lot unter Schutzgasatmosphäre sehr gut löten lässt. Im Dampfphasenofen dagegen findet durch den vorhandenen Restsauerstoff im Mischbereich bis zur gesättigten Dampfdecke bereits eine so starke Oxidation der Metallpartikel statt, dass das vollständige Umschmelzen der Lotpaste nicht mehr möglich ist (Bild 45). Ein Umschmelzen an reiner Luft als Prozessgas ist bei der verwendeten Typ 6 No Clean Lotpaste nicht gegeben. Dieses empfindliche Verhalten gegenüber Restsauerstoff liegt an der relativen Oberfläche der Partikel, die bei einer Korngröße von 5µm - 15µm bereits fast die vierfache Oberfläche von Lotpaste des Typs 3 beträgt.

Oberfläche der Lotkugeln



Verwendete Lotpasten

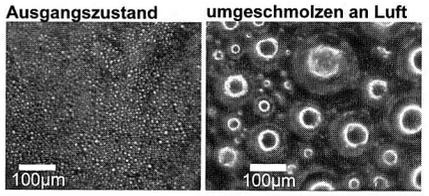
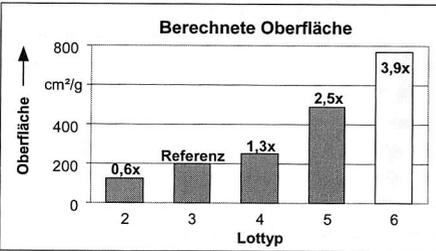
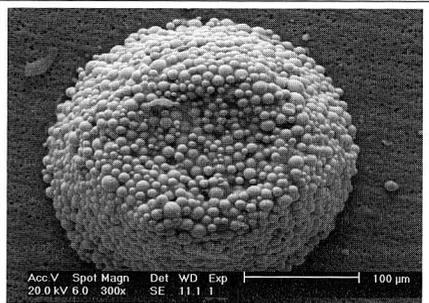


Bild 45: Oberflächen von Typ 6 SnAgCu-Lotpaste mit Lotkugeln der Größe 5µm – 15µm im Vergleich (links), Agglomeration von Lotkugeln beim Umschmelzen an Luft durch Mangel an Flussmittel (rechts)

Da die Dampfphasenlöttechnologie einige Vorteile gegenüber dem Konvektionslöten wie z.B. die inhärente sauerstoffarme Umgebung, dafür aber ein Bedecken der Oberfläche mit kondensiertem Medium aufweist, werden in einem Versuch das Lötresultat von Kondensation und Konvektion verglichen. Deutlich erkennbar ist die nahezu identische gute Benetzung auf Ni/Au für alle Lötverfahren und Lotlegierungen. Auf chemisch Zinn benetzt das mit Konvektion verarbeitete SnPb deutlich besser als das in der Dampfphase gelötete Substrat. Bei Entek+ ergibt sich ein ähnliches Bild, allerdings sieht man hier

deutlich, dass die Benetzungsneigung von SnAgCu-Lot auch bei Konvektion deutlich niedriger ausfällt als die von SnPb-Lot selbst bei Kondensations-Löten.

Überraschenderweise ist für die bleihaltige Legierung das Ergebnis in der Dampfphase ähnlich dem Ergebnis der bleifreien Legierung im Konvektions-Ofen, wie im Bild 46 für chemisch Zinn zu erkennen. Hier zeigt sich, dass die Benetzung im Konvektionsofen bei gleicher Legierung für Entek+ und chemisch Zinn deutlich besser abschneidet als im Dampfphasenofen.

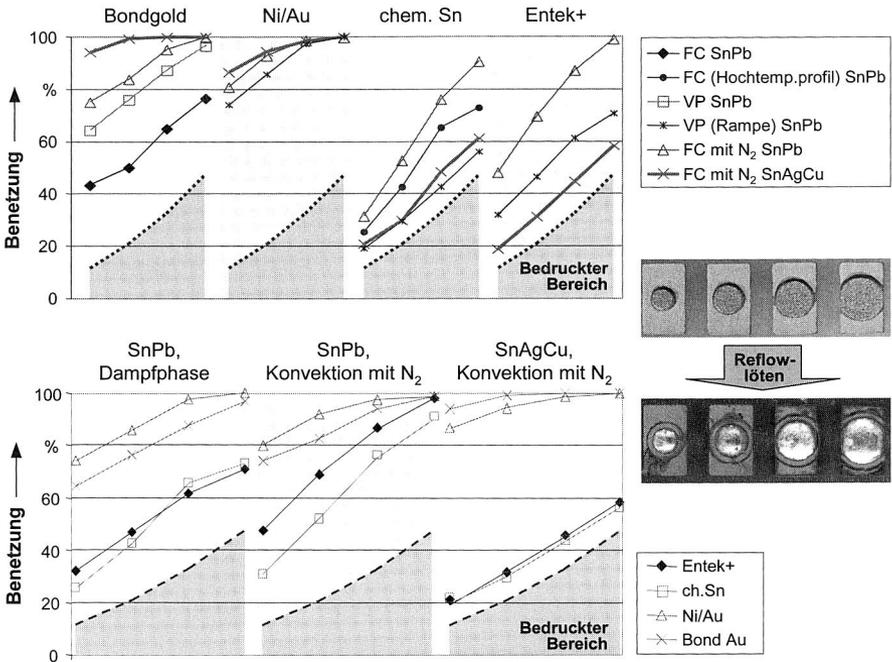


Bild 46: Benetzung in Abhängigkeit von Padoberfläche, Lotlegierung und Lötverfahren

Für das bleifreie Lot zeigen beide Goldoberflächen wieder leicht bessere Ergebnisse als bei bleihaltiger Legierung. Die beiden alternativen Oberflächen Entek+ und chemisch Zinn sind wiederum beide sehr schlecht in ihrem Benetzungsverhalten.

Der Einfluss des Lötverfahrens auf die Benetzung der Oberfläche wird in Bild 43 links deutlich. Die bleihaltige Lotpaste benetzt bei Luft als Prozessgas die Ni/Au-Oberfläche nur gering, ein vollständiges Aufschmelzen ist nicht zu erkennen. Eine Erhöhung der Peaktemperatur im Profil verbessert die Benetzung nicht, das Aufschmelzen ist nach wie vor nur partiell. Erst die Verwendung von Stickstoff mit dem Standardprofil liefert ein optimales Benetzungsergebnis. Dampfphasenlöten zeigt etwas bessere Ergebnisse als Konvektionslöten an Luft, jedoch auf niedrigem Niveau. Das Rampenprofil verbessert

das Benetzungsverhalten deutlich, es verbleiben aber noch Bereiche in den gedruckten Lotdepots, die nicht vollständig umgeschmolzen sind.

Eine Empfehlung zum Dampfphasenlöten für Lotpaste Typ 6 kann somit nicht ausgesprochen werden. Ein optimales Ergebnis ist nur mit Stickstoff als Prozessgas zu erhalten. Dies gilt ebenso für die SnAgCu-Legierung. Aus diesem Grund werden die folgenden Versuche im Konvektionsofen nur unter Stickstoffatmosphäre durchgeführt.

Vergleicht man die benetzten Flächen in Abhängigkeit von der Positioniergenauigkeit, so erkennt man, dass bei guter Benetzung unabhängig von der genauen Position das gesamte Pad benetzt wird, bei schlechter Benetzung jedoch die Positionierung einen deutlichen Einfluss hat. Eine am Padrand gelegene Bedruckung bewirkt dabei eine schlechtere Gesamtbenetzung.

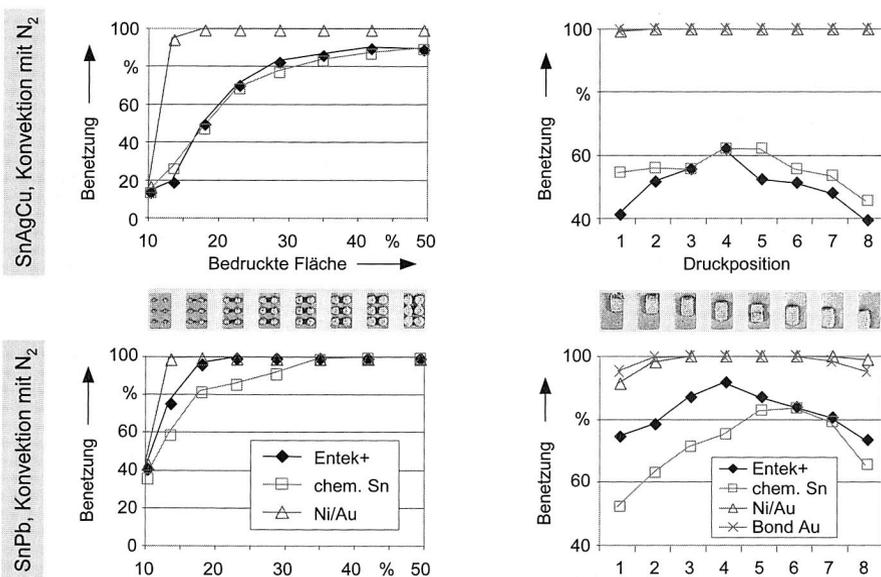


Bild 47: Einfluss von Lotpaste und Metallisierung auf die Benetzung von Typ 6-Lotpaste. Chemisch Zinn und OSP/Entek+ benetzen deutlich schlechter bei SnAgCu-Löten

Grundsätzliche Unterschiede zwischen Zinn-Blei und Zinn-Silber-Kupfer als Legierung sind in Bild 47 rechts zu erkennen: Die bedruckte Fläche beträgt 40%, was auch der Mindestfläche entspricht, die ohne Ausbreitung des flüssigen Lotes benetzt wird. Wiederum sind die Pads mit Goldoberfläche fast vollständig benetzt, chemisch Zinn und Entek+ bei SnPb-Paste etwas weniger, bei SnAgCu dagegen deutlich schlechter, es findet zum Teil gar keine Ausbreitung des Lotes über den gedruckten Bereich statt (Entek+ mit SnAgCu in Druckposition 1 und 8). Dies entspricht dem vorherigen Testergeb-

nis: Goldoberflächen werden von SnAgCu sehr gut benetzt, chemisch Sn und Entek+ hingegen sehr schlecht.

Bei den untersuchten Oberflächen ergeben sich bei optimalen Bedingungen unter Stickstoff im Konvektionsofen deutliche Unterschiede im Benetzungsverhalten der Lote. Besonders das bleihaltige Lot zeigt keine großen Variationen in der Benetzung, auch chemisch Zinn und OSP Oberflächen werden sehr gut benetzt. Das bleifreie Lot dagegen zeigt – wie aufgrund der höheren Oberflächenspannung zu erwarten – eine schlechtere Benetzung der Alternativen zur Goldoberfläche. [25][41] Chemisch Zinn und Entek+ benetzen selbst bei 50% Bedruckung mit SnAgCu-Paste nur zu ca. 90%.

Bei der Untersuchung der einzelnen Oberflächen erkennt man deutlich die Einflüsse des verwendeten Reflow-Verfahrens auf die Benetzungsneigung. Während Konvektionslötungen mit normaler Luft die schlechtesten Benetzungen zeigt, ist das Dampfphasenlötungen bereits deutlich besser, was wahrscheinlich auf den relativ guten Ausschluss von Sauerstoff im Prozessraum zurückzuführen ist. Mit Stickstoff im Konvektionsofen gelötete Testschaltungsträger zeigen die beste Benetzung, wobei auch hier wieder die Goldoberfläche eine Besonderheit aufweist und SnAgCu-Lot bessere Werte erzielt als SnPb-Lot.

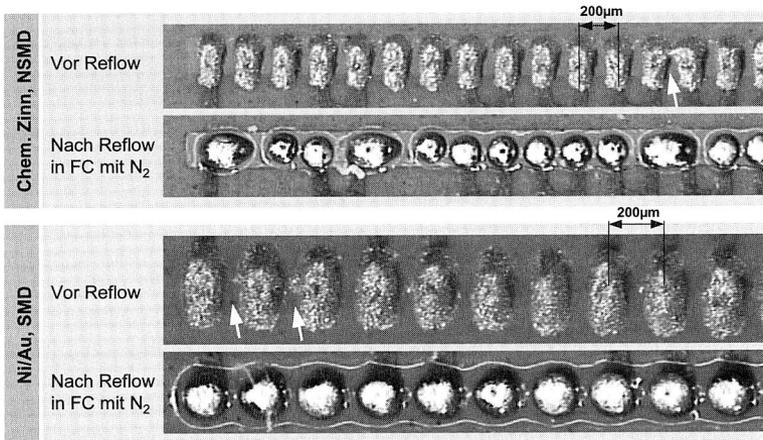


Bild 48: *Neigung von Lotdepots zum Bridging (abhängig von NSMD/ SMD und Metallisierung). Trotz fehlerfreiem Lotpastendruck kommt es bei NSMD nach dem Umschmelzen zu Brücken; mit SMD werden sogar anfängliche Fehler kompensiert (unten)*

Bondgold und Flashgold-Oberflächen zeigen die beste Benetzung, chemisch Zinn und Entek+ sind hinsichtlich ihrer Benetzung bei bleifreier SnAgCu-Legierung deutlich schlechter. Dies kann unter bestimmten Umständen dazu führen, dass bei guter Benetzung auf Nickel/Gold etwaig vorhandene Lotpastenkontakte beim Umschmelzen noch aufgebrochen werden, auf schlechter benetzenden Oberflächen dagegen zu Lotbrücken

führen (Bild 48). Dies wird zusätzlich durch die Ausführung des Lötstopplacks beeinflusst, wobei eine Definition jeder einzelnen Lötstelle (Solder Mask Defined, SMD) bessere Ergebnisse liefert als ein breiter Bereich ohne Lötstopplack (Non-Solder Mask Defined, NSMD).

Die Verarbeitung des bleihaltigen Standardlots und des bleifreien SnAgCu-Lots unterscheidet sich im Lotpastendruck und bei der Bestückung nicht. Erst im Reflow-Prozess zeigen sich Unterschiede. Dennoch sind die Ergebnisse für alle Oberflächen ähnlich und insgesamt sehr gut. Bei Goldoberflächen zeigt sich das SnAgCu-Lot in den Benetzungseigenschaften in manchen Bereichen sogar leicht dem SnPb-Lot überlegen, offenbart jedoch aufgrund der höheren Oberflächenspannung bei chemisch Zinn und OSP-Oberflächen schlechtere Werte. Eine Verarbeitung von Lotpaste mit $5\mu\text{m}$ bis $15\mu\text{m}$ Korngröße sollte ausschließlich im Konvektionsofen unter Stickstoffatmosphäre erfolgen. Dampfphasenlöten erweist sich in diesem Fall als problematisch, da bereits während des Absenkens in die gesättigte Dampfdecke eine partielle Oxidation der Metallkörner stattfindet.

4.4 Optimierung der Verarbeitung von passiven Fine-Pitch-Bauelementen

Aufgrund der Randbedingungen für bleifreie Lote und neue, alternative Anschlusspadoberflächen, welche durch die legislativen Vorgaben der EU und die Ausnutzung von Kosteneinsparungen durch die Anwender vorgegeben werden, müssen die Verarbeitungseigenschaften für Bauelemente mit feinsten Anschlussstrukturen angepasst werden. Hierbei gilt es, die veränderte Benetzung der Lotpaste auf den Metallisierungen der Bauelemente und Pads zu berücksichtigen.

Eine verminderte Benetzung kann zu einem vermehrten Auftreten von Lötfehlern wie Lotperlenbildung oder schlechter Selbstzentrierung führen, da sich die außerhalb der Pads gedruckte Lotpaste eventuell nicht mehr vollständig auf das Pad zurückzieht und somit als bewegliche Perlen auf dem Lötstopplack eine Kurzschlussgefahr darstellen [28][168]. Verschiedene Faktoren beeinflussen die Selbstzentrierung von schlecht platzierten Bauelementen, welche bei bleihaltigen Lotlegierungen fast vollständig wieder von der Oberflächenspannung des flüssigen Lotes auf ihre optimale Position gezogen werden. Bei bleifreien Legierungen sind zwar die Oberflächenspannungen zumeist größer (siehe Tabelle 9), was zu einem verstärktem Einschwimmen der Bauelemente führen sollte, jedoch benetzt das Lot bei versetztem Pastendruck das Pad nicht mehr vollständig, sodass die optimale Position nicht erreicht wird. Ein zusätzlicher Effekt kommt durch die bei SnAgCu-Loten geringere Dichte zustande, da dies auch einen geringeren Auftrieb der Bauelemente im flüssigen Lot bewirkt. Dies wiederum bedeutet, dass das Bauelement tiefer eintaucht und einen größeren Fließwiderstand besitzt, welcher durch die Benetzungskräfte überwunden werden muss [8]. Dieses Zusammenspiel verschiedener Faktoren bewirkt, dass die Selbstzentrierung bei bleifreien Lotpasten deutlich geringer ausfällt als bei Zinn-Blei-Legierungen.

Eine sich hieraus ergebende Fragestellung ist, ob sich diese schlechtere Benetzung und die damit verbundene potentiell geringere Anschlussfläche vom Lot zum Pad auf die Scherfestigkeit und Zuverlässigkeit von zweipoligen Bauelementen auswirkt. Dies soll im folgenden Kapitel dargestellt werden.

4.4.1 Bauformen und Oberflächenmetallisierungen

Für die Untersuchungen sind zwei verschiedene Schaltungsträger entwickelt worden, welche beide Anschlussstrukturen für zweipolige Bauelemente der Bauform CR0603, CR0402 und CR0201 aufweisen, sowie Strukturen für Chip Scale Packages (CSP) mit einem Anschlussraster von $750\mu\text{m}$ und Flip-Chips mit Area Array Strukturen mit $400\mu\text{m}$ Raster und Anschlussreihen mit $200\mu\text{m}$ Pitch. Somit deckt dieses Testlayout einen großen Bereich der aktuell und zukünftig wichtigen Baugrößen ab (Bild 49).

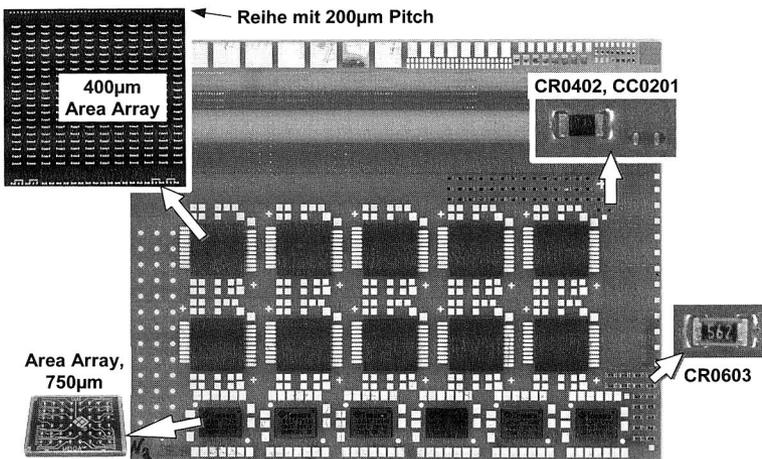


Bild 49: Testschaltungsträger für die bleifreie Verarbeitung von Bauelementen mit feinsten Anschlussstrukturen auf unterschiedlichen Metallisierungen

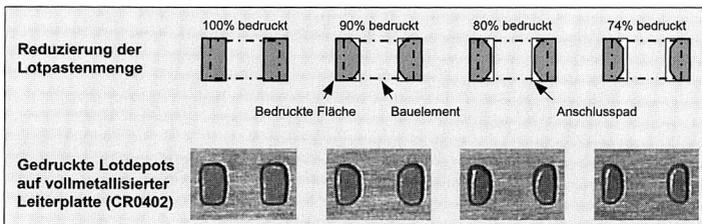
Die Substrate haben drei bzw. vier verschiedene Oberflächen, analog zu den in diesem Kapitel beschriebenen Benetzungsversuchen, also Bondgold, Nickel-Gold, chemisch Zinn und OSP. Die passiven Bauelemente sind mit einer Anschlussmetallisierung aus chemisch Zinn versehen, die Chips mit SnAgCu-Lotbumps. Aufgrund der Erfahrungen bei Untersuchungen zur Oberflächenbenetzung sind alle Baugruppen mit einem Sattelprofil unter Stickstoffatmosphäre im Konvektionsofen gelötet worden, was ein bestmögliches Benetzen der Oberflächen garantiert.

4.4.2 Verarbeitung mit bleifreien Loten

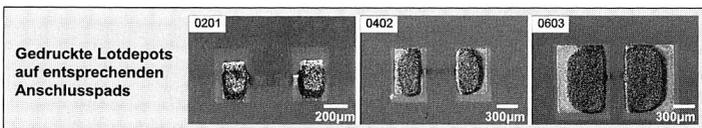
Für die Beurteilung der Verarbeitbarkeit von passiven Bauelementen mit bleifreier Typ 6 Lotpaste $\text{Sn}_{3,5}\text{Ag}_{0,5}\text{Cu}$ werden optimierte Padgeometrien aus [28] für CR0603 auf die Baugröße CR0402 und CR0201 adaptiert. Dabei werden die Schablonenöffnungen vari-

iert, um die bedruckte Fläche der Pads stufenweise zu reduzieren. Dies soll unter anderem der Minimierung verschiedener Fehlerbilder dienen, wie beispielsweise Lotkugeln, die durch beim Bestücken unter dem Bauelement hervordruckte Lotpaste während des Umschmelzens entstehen können. Diese bleiben zunächst durch Flussmittelreste am Bauelement haften, lösen sich jedoch später im Betrieb und können zu Kurzschlüssen auf der Leiterplatte führen. Nach [28] können Lotkugeln nicht komplett verhindert werden, jedoch ist eine Verminderung erstrebenswert. Durch die Druckgeometrie soll auch das Auftreten von Tombstone-Effekten reduziert werden. Der implizite Vorteil des geringeren Lotpastenverbrauchs schlägt sich in verringerten Kosten, aber auch geringeren Flussmittelrückständen auf der Leiterplatte nieder. Zusätzlich kann dadurch ermittelt werden, ob eine schlechtere Benetzung und die damit geringere Querschnittsfläche der Lötverbindung auf die Scherfestigkeit und Zuverlässigkeit der Bauelemente einen signifikanten Einfluss hat.

Die Reduktion der bedruckten Fläche kann für CR0603 und CR0402 problemlos realisiert werden, bei der Bauform CC0201 sind die Schablonenöffnungen jedoch so klein, dass eine exakte geometrische Abbildung selbst mit der verwendeten Paste Klasse 6 nicht mehr möglich ist. Die Menge an gedrucktem Lot kann jedoch auch hier gezielt reduziert werden. (Bild 50)



Umsetzen der Layoutvariationen auf alle verwendeten Bauelementgrößen



	CR0201				CR0402				CR0603
	100%	90%	80%	74%	100%	90%	80%	74%	74%
Area Ratio (Soll: >0,66)	0,82	0,83	0,75	0,72	1,65	1,63	1,5	1,43	2,39
Aspect Ratio (Soll: >1,5)	2,62	2,62	2,27	2,13	5,24	5,13	4,56	4,23	7,47

Bild 50: Reduktion der bedruckten Anschlussfläche für die optimierte Verarbeitung von zweipoligen Bauelementen.

Die veränderten Benetzungseigenschaften der Oberflächen und Lotlegierungen haben natürlich auch auf das Fehlerbild „Tombstone“ Einfluss, da dieses hauptsächlich durch einseitige Benetzung und Aufschmelzen der Lotdepots zu unterschiedlichen Zeitpunkten

ten verursacht wird. Um die Relevanz und den Grad der Abhängigkeit relativ zu bewerten, werden Bauelemente mit definiertem Versatz (+50µm, +100µm) bestückt und anschließend im Konvektionsofen verlötet. Bei einer Auswertung von insgesamt 4870 Zweipolern gibt es für CR0402 und CR0603 keine Tombstones, bei den CC0201 sind mit SnAgCu-Paste nur auf Ni/Au-Oberfläche Tombstones feststellbar bei einem provoziertem Fehlbestücken mit 100µm Versatz. Bei SnPb-Lot sind bei 50µm Versatz auf OSP/Entek+ eine relevante Fehleranzahl zu erkennen. Bei stärkerem Versatz kann festgestellt werden, dass die Tombstone-Neigung auf Ni/Au am geringsten ist, während chemisch Zinn und OSP/Entek+ am stärksten zu Tombstones neigen (Bild 51).

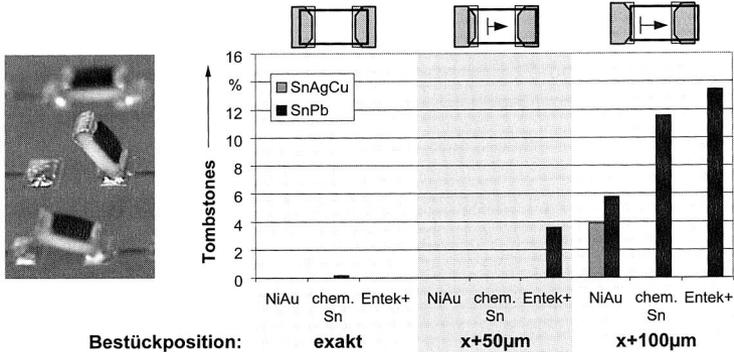


Bild 51: Provozierte „Tombstones“ von CC0201 im Konvektionsofen durch definiertes Versetzen der Bauelemente. CR0402 und CR0603 zeigen keine Fehler

In weiteren Versuchen werden im Rahmen der Möglichkeiten des Bestückers die Bauelemente optimal positioniert und beide Lötverfahren Konvektion und Dampfphase mit berücksichtigt (siehe Bild 52). Die Auswertung von 8820 verarbeiteten passiven Bauelementen ergibt dabei folgendes: Im Konvektionsofen kommt es zu keinem einzigen Tombstone, im Dampfphasenofen gibt es bei den CR0603 und CR0402 aufgerichtete Bauelemente. Die gedruckte Lotmenge hat dabei einen geringen Einfluss auf dieses Fehlerbild, wobei das Maximum – anders als erwartet – bei 90% Bedruckung der Pads zu finden ist. Die Oberflächenmetallisierung der Anschlussstrukturen spielt nur eine geringe Rolle, auf Ni/Au ist die Fehlerrate minimal höher. Dafür kann beobachtet werden, dass es vor allem in der Nähe von anderen, größeren Bauelementen wie beispielsweise Flip-Chips zum Aufstellen der Bauelemente kommt, was auf Temperaturgradienten und auf das damit verzögerte Aufschmelzen der Lotpastendepots in deren Nähe hinweist.

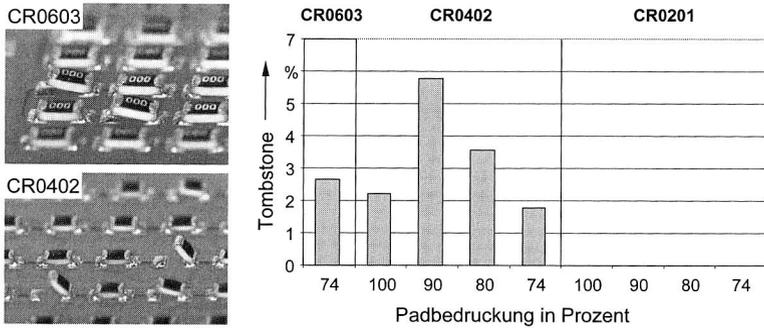


Bild 52: Auftreten von Tombstones bei optimal positionierten Bauelementen und Kondensationslötungen (CR0201 zeigen keine Fehler)

Im Gegensatz zum Tombstone-Effekt bilden sich Lotkugeln lediglich bei den konvektionsgelöteten Bauelementen mit 100% Padbedruckung (Bild 53). Auch scheint besonders bei den Bauelementen CR0201 chemisch Zinn anfälliger zu sein als Nickel/Gold. Hier kann also ein positiver Effekt der verringerten Lotpastenmenge festgestellt werden.

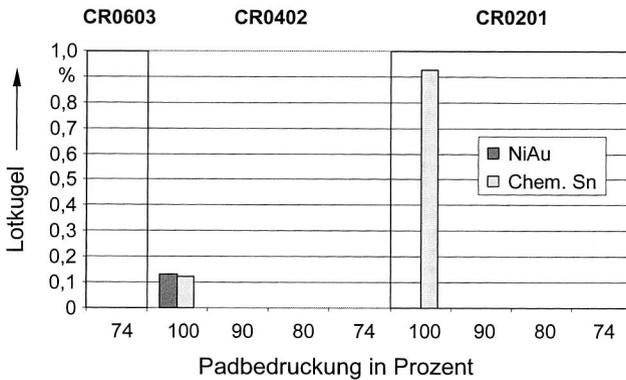


Bild 53: Auftreten von Lotkugeln beim Konvektionslötungen (100% Padbedruckung)

Im Ausgangszustand ist die erzielte Scherfestigkeit für die drei Oberflächen tendenziell abgestuft: Die höchsten Werte werden mit Ni/Au erreicht, gefolgt von chemisch Zinn (Bild 54). Mit den niedrigsten Festigkeiten wartet – bis auf eine Ausnahme – das mit Entek+ beschichtete Padlayout auf. Bezüglich der Menge an bedruckter Lotpaste sind die Festigkeitswerte ebenfalls relativ homogen. Alle Werte liegen sehr nahe beieinander. Dabei ist zu berücksichtigen, dass bei weniger mit Lot bedruckter Padfläche die Oberfläche vom Lot umso besser benetzt werden muss.

Bei der kleinsten Bauform (CC0201) sind die Scherfestigkeiten für beide Lote im Ausgangszustand ähnlich. Bei CR0402 Bauelementen hingegen ist eine für die bleifreie Lotlegierung um ca. 20% höhere Scherfestigkeit gegenüber dem bleihaltigen Ver-

gleichsot deutlich sichtbar. Diese höhere Scherfestigkeit ist besonders deswegen auffällig, da sie trotz der in diesem Fall schlechteren Benetzung auch für die Oberflächen chemisch Zinn und Entek+ zu erkennen ist.

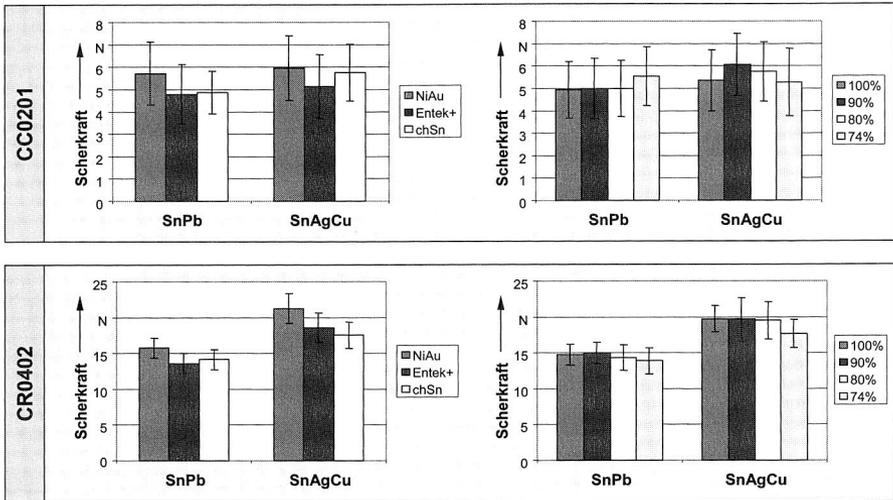


Bild 54: Scherfestigkeit im Ausgangszustand. Unterscheidung nach Oberfläche und Padbedruckung

Um die Langzeitzuverlässigkeit der Lötverbindungen zu untersuchen, werden die Baugruppen einem Temperaturwechseltest im Schockschrank mit jeweils 15min Haltezeit bei -40°C und $+125^{\circ}\text{C}$ und einer Umsetzzeit von etwa 10s über 1000 Zyklen getestet. Das Ergebnis der Untersuchungen ist, dass die Padoberfläche und das verwendete Lot keinen Einfluss auf den elektrischen Widerstand der Lötverbindungen haben. Auch zeigt sich über die gesamte Testphase eine Erhöhung des Durchgangswiderstandes um maximal 10%. In Bild 55 sind die auf den jeweiligen Ausgangszustand bezogenen Restscherfestigkeiten der Bauelemente nach 1000 Zyklen dargestellt.

Bei CC0201 ergibt sich aus dem Vergleich zwischen SnPb- und SnAgCu-Legierung, dass sowohl für die verschiedenen Padoberflächen als auch für die reduzierte Padbedruckung beim bleifreien Lot eine höhere Festigkeit verbleibt. Diese ist vor allem bei chemisch Zinn um fast 40% höher als bei bleihaltigem Lot und liegt fast gleichauf mit den beiden anderen Padoberflächen. Interessanterweise liegt auch der Wert für eine 74%ige SnAgCu-Bedruckung um fast 50% höher als mit SnPb-Lot. Dieser Trend ist bei den CR0402 zwar nicht ganz so deutlich zu erkennen, jedoch liegen auch hier die Werte der SnAgCu-Legierung immer über denen des SnPb-Lotes.

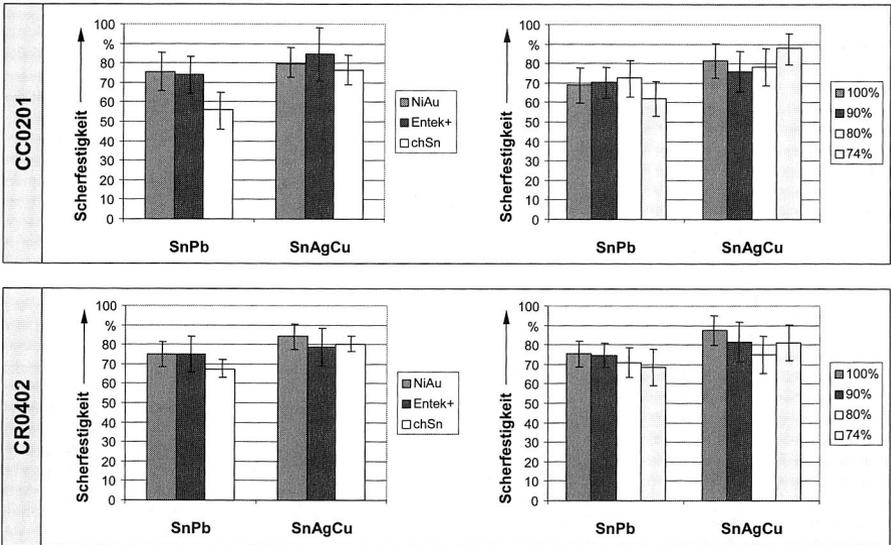
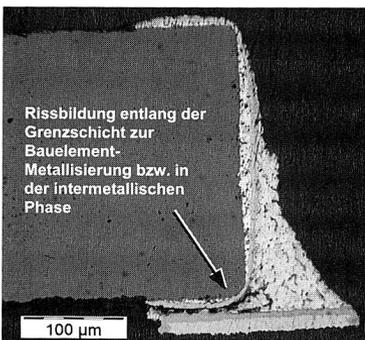


Bild 55: Restscherfestigkeit nach 1000 Temperaturschockzyklen bezogen auf die jeweiligen Ausgangswerte

Generell ist getrennt für die Legierungen betrachtet die Festigkeit der drei Oberflächen bis auf chemisch Sn und SnPb-Lot bei beiden Bauelementgrößen in einem vergleichbaren Rahmen. Auch die unterschiedliche Lotmenge scheint keinen signifikanten Einfluss auf die Restscherfestigkeit zu haben.

CC0201, 74% bedruckt, nach 1000 Zyklen



CR0402, 100% bedruckt, nach 1000 Zyklen

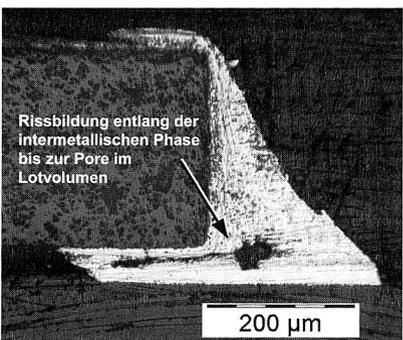


Bild 56: Rissbildung entlang der IMV, Porenbildung im Lot (SnAgCu-Legierung)

Unabhängig von der Lotlegierung, der Bauelementform und der Oberflächenmetallisierung setzt die Rissbildung an den Grenzflächen der intermetallischen Phasen (IMV) an,

zumeist an der Bauelement-Anschlussmetallisierung. Allgemein ist ein hoher Anteil an Poren festzustellen (Bild 56).

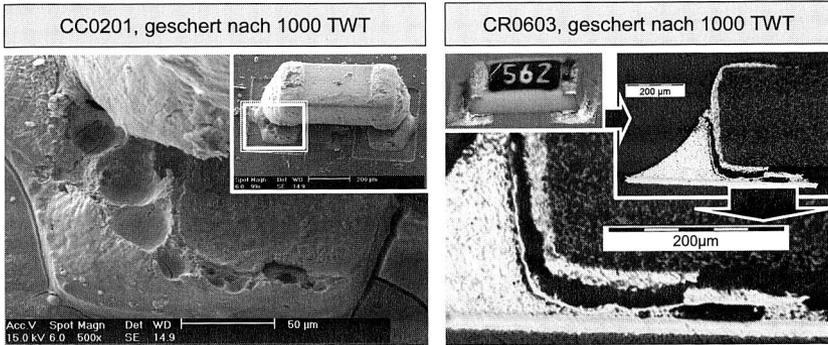


Bild 57: REM-Aufnahme einer abgescherten Lötverbindung mit hohem Porenanteil (links); Rissbildung entlang der IMV im SnAgCu-Lot (rechts)

Die Bruchflächen der gescherten Komponenten zeigen einen sehr hohen Anteil an Poren im Lot, was die Lötstelle schwächt und unabhängig von der Substratmetallisierung und dem Lot allgemein relativ niedrige Werte ergibt (Bild 57). Diese starke Porenbildung scheint auf eine schlechte Bauelementmetallisierung hinzuweisen.

4.4.3 Zusammenfassung

Die schlechtere Benetzung bei SnAgCu hat Auswirkungen auf die Qualitätsanforderungen an den Druckprozess, da bei ungenauer Bedruckung das Pad nicht automatisch vollflächig benetzt und somit der Selbstzentrierungseffekt geringer ausfällt. Trotz der geringeren Benetzung sind die Scherkräfte der zweipoligen Widerstände im Ausgangszustand für alle Oberflächen bei SnAgCu mindestens gleichwertig, ab der Baugröße CR0402 sogar um ca. 30% höher als bei SnPb-Lot. Das Langzeitverhalten spiegelt ein ähnliches Bild wieder: Sämtliche Bauformen zeigen nach 1000 Temperaturschockzyklen von -40°C zu $+125^{\circ}\text{C}$ eine dem bleihaltigen Lot vergleichbare oder teilweise sogar deutlich bessere Scherfestigkeit. Nach 1000 Temperaturwechseln ist noch kein signifikanter Einfluss auf den elektrischen Widerstand festzustellen.

5 Einsatz flexibler Schaltungsträgermaterialien

Folienschaltungsträger sind älter als die starre Leiterplatte [77][79]. Der Folienscharakter und die Flexibilität von FPC (Flexible Printed Circuit) und FFC (Flexible Flat Cable) eröffnen heute eine Vielfalt neuer Möglichkeiten bei der Herstellung elektronischer Baugruppen. Flexible Schaltungen haben das Potential, einfachste und hochkomplexe Substrate mit einem einheitlichen Verfahren herzustellen und dabei die aktuellen und zukünftigen Anforderungen der Elektronik zu erfüllen.

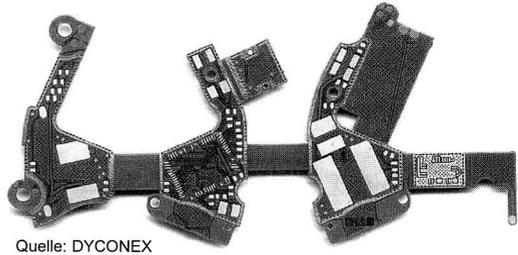
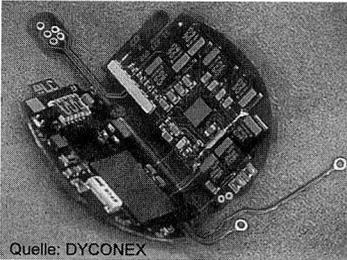


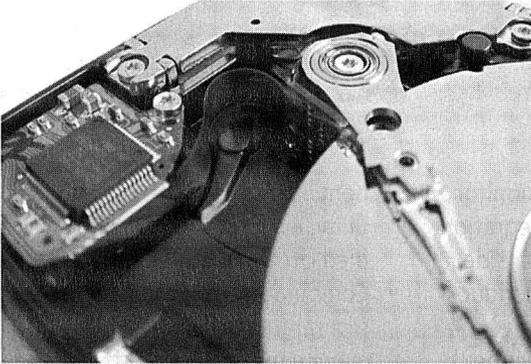
Bild 58: *Faltbarer Herzschrittmacher (links) und zweilagiges Flexsubstrat für ein Hörgerät mit Mikrovias, für die Bestückung mit SMDs und drahtgebondeten Chips*

Seit vielen Jahren werden Folien im Konsumgüterbereich wie beispielsweise für Kameraelektronik verwendet, ebenso bei Tastaturen oder beweglichen Sensorsystemen, sowie im medizinischen Bereich (Bild 58). Neuere Anwendungsfelder von Flexleitern umfassen Festplatten und Tintenstrahldrucker, Palmtops oder auch Handys. Besonders prädestiniert sind dynamische Verbindungen oder hochminiaturisierte Anwendungen, wie sie im Bereich der Kommunikationselektronik und der mobilen Computer zunehmend gefordert werden. So sind Gewichtsreduktionen zwischen 50% bis zu 90% durch den Ersatz herkömmlicher Lösungen möglich. [18][77] Der Einsatz als Starr-Flex-Kombination zur Kontaktierung zweier Leiterplatten ist ebenso eine Anwendung, bei welcher durch den Wegfall von zusätzlichen Steckerkontakten und Lötstellen die Zuverlässigkeit der Gesamtbaugruppe erhöht wird, da Stecker und Rundkabel zwei der Hauptversagensgründe von Modulen sind. [92]

Grundsätzlich lassen sich zwei Bereiche als Treiber für den Einsatz von flexiblen Schaltungsträgern ausmachen: [78][176][143]

- Anwendungen, bei denen es auf immer kleiner werdende Baugröße ankommt wie beispielsweise medizinische Geräte (Defibrillatoren, Ultraschallsensoren, Herzschrittmacher, Hörgeräte), optoelektronische Geräte und Sensoren, IC-Gehäuse, Anzeigergeräte (Display Driver, LCD-Monitore), Telekommunikation und Datentechnik/Consumer (Handy, Pager, PocketPC, WLAN) und natürlich die Automobilindustrie (Motorsensorik, Anzeigeninstrumente, Verkabelung)

- Anwendungen, welche durch die geforderte Leistung und Geschwindigkeit Flexschaltungen benötigen, wie in den Gebieten Avionic, Militär, Weltraum, High-End Telekommunikation sowie Computer (Festplattenleseköpfe, DVD-Laser-Einheiten; s. Bild 59 und Bild 60)

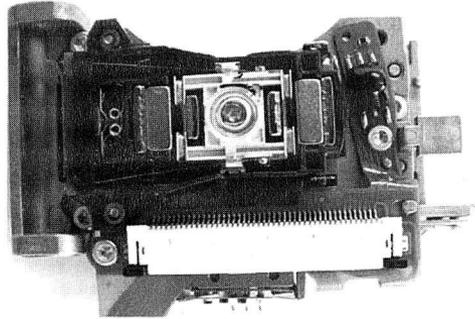
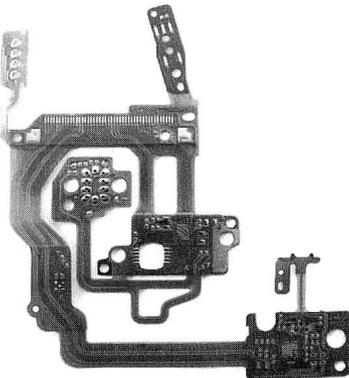


Quelle: Freudenberg Mectec GmbH



Quelle: Nikon

Bild 59: Festplatten-Schreib-/Leseköpfe mit FPC und integriertem Verstärker in Flip-Chip-on-Flex Technologie (links). Vielfältiger Einsatz von flexiblen Schaltungsträgern in Kameras (rechts)



Quelle: Freudenberg Mectec GmbH

Bild 60: Beispiel für einen optischen Lesekopf eines DVD-ROM Laufwerks: Links die reine Flexschaltung, rechts zusammengebaut

Vorteile der flexiblen Substrate wurden beispielsweise in Großbritannien bereits ab ca. 1960 im Automobilbereich genutzt. Das Model „Viva“ von Vauxhall setzte im Instrumentenbereich erstmals anstelle „normaler“ Verkabelung Flexsubstrate ein. [19] Bis heute haben fast alle Automodelle diese Technik übernommen und auch in anderen Komponenten eingesetzt, wobei der Trend vom reinen Verdrahtungsträger (FFC) hin zum komplexen mechatronischen System geht. Obwohl die Kosten für FPC noch deutlich

größer sind als die für FFC, gefolgt von reinen Drähten, gibt es im Gesamtsystem viele Vorteile, gerade im Automotive Bereich. So lassen sich neben den in Bild 61 gezeigten Punkten auch die Integration von Sensoren, Status-LEDs oder auch komplexer Schaltkreise nennen.

Wichtig für alle Anwendungen ist, dass die Qualität der Folienschaltung gut genug sein muss, um den Spannungsabfall nicht zu groß werden zu lassen. Ebenso darf die Dauergebrauchstemperatur durch die Stromlast nicht überschritten werden (ca. 110°C für Standard-FFC/FPC). FFC und FPC ermöglichen trotz der schlechten Wärmeleitung von Thermoplasten höhere Stromdichten bei definierter Temperaturerhöhung durch eine bessere Wärmeableitung aufgrund der größeren Leiteroberfläche und geringeren Wärmekapazität. Die Entwärmung findet dabei durch Konduktion, Abstrahlung und Konvektion statt, wobei typischerweise etwa 2,5% auf Konduktion, 30% auf Strahlung und der Rest auf Konvektion entfallen. Trotz ihrer exzellenten Entwärmung muss darauf geachtet werden, dass Kurzzeitbelastungen durch Strom oder naheliegende Wärmequellen nicht zur Überschreitung der maximalen Temperatur (je nach Material ca. 160°C) führen. Auch die ausreichende Feuchtigkeitsbeständigkeit ebenso wie die Abriebsfestigkeit und Vibrationsbeständigkeit sind wichtige Punkte für den Einsatz von FFC im Automobil-Bereich. [31]

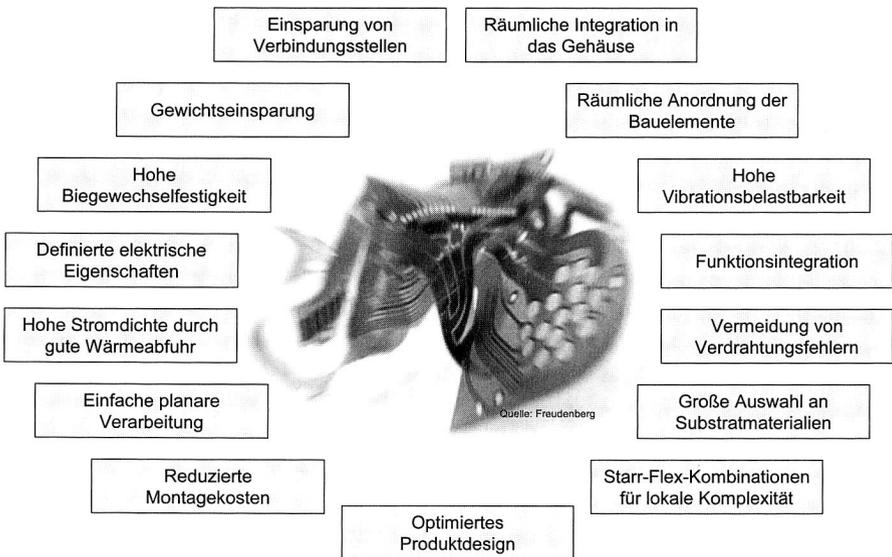


Bild 61: Vorteile der Folie als Schaltungsträger nach [31][50][92][13][177][79][124][77][18]

Für die Herstellung von flexiblen Schaltungen sprechen die Reduzierung von Kontaktstellen und folglich weniger Teile, welche logistisch erfasst und bereitgestellt werden müssen, eine geringere Zahl von Fertigungsschritten sowie die Möglichkeit, die Verar-

beitung effizient und kostengünstig im Rolle-zu-Rolle-Verfahren durchzuführen. Die planare Verarbeitung auch feinsten Strukturen mit aktuellen Bauformen wie Flip-Chips und die anschließende dreidimensionale Verlegung der Leiterzüge (Bild 60) bietet beispielsweise gegenüber der 3D-MID-Technologie Montagevorteile.

Flexible Leiterplatten gibt es analog zur rein starren Leiterplatte in unterschiedlichen Ausführungen. Dabei sind alle konstruktiven Möglichkeiten von Normal- bis Mikroleitertechnik, Normal- bis Microvias in allen bekannten Varianten (Blind, Burried usw.) einsetzbar. Aus diesem Grunde ist davon auszugehen, dass das Einsatzpotential der Starr-Flex-Leiterplatten und das damit verbundene Potential für die Rationalisierung der Konstruktion und Fertigung von Elektronikgeräten bei weitem noch nicht ausgeschöpft ist. [177]

Folienschaltungen lassen sich in folgende Gruppen einteilen: [53][77][106][141][13][107]

- Einseitige FPC (Flexibel Printed Circuits), welche aus mechanischen oder elektrischen Gründen mit einem Decklack oder einer Deckfolie abgedeckt sind
- Doppelseitige FPC, welche durch mit Silberleitpaste gefüllte oder metallisierte Durchkontaktierungen zwei Leiterebenen realisieren können
- Multilayer FPC entsprechen im Grunde doppelseitigen FPC, werden aber ähnlich ihrem starren Äquivalent Schicht für Schicht aufgebaut
- Flexible Multilayer können in verschiedenen Bereichen unterschiedlich dick sein und somit beispielsweise starre Bereiche als Bauelementträger und biegsame Verbindungselemente für dynamische Belastungen kombinieren. Diese sogenannten Flexboards werden zunehmend in portablen Geräten wie Handys oder Camcordern eingesetzt
- Starr-flexible Leiterplatten können in verschiedenen Aufbauvarianten realisiert werden. So sind Lösungen möglich, bei denen starre Bereiche mit FR4-Laminat verklebt sind und als integrale, durchgängige Verbindungsebene Folie zum Einsatz kommt. Ebenso sind hinterspritzte Schaltungsträger möglich, welche die Vorteile von 3D-MID Bauteilen und der einfachen Prozessierung der Flexleiter kombinieren.
- HDI-Flex: Kennzeichen von High Density Interconnects sind kleinste Leiter- und Lochstrukturen sowie kleinere, dünnere und leichtere Substrate: Microvias mit Durchmessern kleiner 40µm, Leiterzüge kleiner 50µm sind möglich [97]
- HPI-Flex: Kennzeichen von High Performance Interconnects: Schneller, mehr Funktionen, anwendungsfreundlich, zuverlässig und kostengünstig [78]

Der aktuelle Trend für Rastermaße bei Standard-FPC geht zu etwa 250µm, während HDI-Substrate kleiner 40µm und VHDI (Very High Density Integration) kleiner 20µm erreichen können. Die treibende Kraft für die kontinuierliche Verkleinerung der Rastermaße ist dabei die Expansion der HDD-, DVD- und Handy-Märkte, welche verstärkt den Einsatz von Chip on Flex benötigen. [78]

5.1 Alternative flexible Substratmaterialien

Flexible Schaltungsträger können aus verschiedenen Materialgruppen aufgebaut sein. Die eingesetzten Materialien können Duroplaste, Thermoplaste und alternative Kompositmaterialien beispielsweise aus Polysiloxan und Keramik sein. Übliche, geeignete Materialien für vollflexible Substrate sind PET (Polyethylennaphtalat), PEN (Polyethylen-ternephthalat), PI (Polyimid), PEEK (Polyetheretherketon), LCP (Liquid Crystal Polymer), PC (Polycarbonat), PVC (Polyvinylchlorid), PTFE (Polytetrafluorethylen), Polysiloxan, selten PBT (Polybutylenterephthalat), PEI (Polyetherimid), PES (Polyethersulfon) und PA (Polyamid). In Bild 62 ist eine Übersicht von für die Verarbeitung im Reflow-Lötofen geeigneten Flexmaterialien zu sehen. Auf gedünnte FR4-Varianten soll hier nicht weiter eingegangen werden.

Eigenschaft / Material	Polyimide	LCP	Thin glass-epoxy	PEN	Polyester
Max. Arbeitstemperatur	>200°C	>200°C	~105°C	~90°C	<70°C
Standarddicken	12,5/15/50/ 75/115µm	(50µm)	100/150/ 200µm	(50µm)	25/50/75/100/ 125/188µm
Löten	++	++	++	+	o
Drahtbonden	+	+	o	o	—
Farbe	Braun	Milchig	Transparent	Transparent	Transparent
Feuchtigkeitsaufnahme	—	+	+	+	+
Dimensionsstabilität	o	++	++	+	++
Bielsamkeit	++	++	—	++	++
Kosten	Hoch	Hoch	Mittel	Niedrig	Niedrig

Bild 62: *Eigenschaften von Flexmaterialien [18][78][118][138][92][106][166][79]*

Thermoplaste sind sehr gut verarbeitbar (beispielsweise durch Extrudieren oder Spritzguss) und für unterschiedlichste Anwendungen erhältlich. Allerdings haben sie allgemein das Problem der relativ großen thermischen Ausdehnung (CTE, coefficient of thermal expansion), vor allem oberhalb der Glasübergangstemperatur. Um dieses Ausdehnen während des Lötens zu reduzieren sind fast alle verwendeten Materialien gefüllt, meist mit Mineralfasern, Glasfasern oder Glaskugeln. Dies kann die Löttauglichkeit dramatisch verbessern, allerdings auch zu anisotropen Eigenschaften führen. Vor allem bei dünnen, flexiblen Materialien ist die Wahrscheinlichkeit groß, dass der Herstellungsprozess zu einer unerwünschten Orientierung der Fasern führt.

Der im Jahr 2004 mit etwa 89% [118] am häufigsten eingesetzte Werkstoff ist duroplastisches Polyimid (PI), welches viele Vorteile gegenüber den Alternativen bietet, wie beispielsweise die hohe thermische Beständigkeit, gute geometrische Eigenschaften und einen relativ konstanten CTE über den gesamten Temperaturbereich bei der Verarbeitung. Nachteilig ist die schlechte Beständigkeit des PI gegenüber alkalischen Medien, die hohe Wasseraufnahme, die schlechte Recycelbarkeit und der relativ hohe

Preis. Mittlerweile haben die Folienhersteller das Angebot an optimierten PI-Substraten deutlich erweitert, sodass nun Folien von DuPont, Kaneka und Ube mit einem CTE zwischen 3 und 35 ppm/K, einer Wasseraufnahme zwischen 1,1% und 2,9% (bei 23°C, 24h Lagerung) und einem Wärmeschrumpf (200°C, 2h) von 0,02% bis 0,2% angeboten werden [18], wobei auch die chemische Beständigkeit verbessert worden ist.

Andere Materialien wie LCP und PEEK sind preiswerter bei fast gleicher thermischer Stabilität und ähnlichen Eigenschaften. So sind auch sie geeignet für die höheren Löttemperaturen bei bleifreien Loten. PEEK, ein thermoplastischer teilkristalliner Polymerwerkstoff aus der Gruppe der Polyaryletherketone, besitzt hervorragende Eigenschaften hinsichtlich chemischer Stabilität, Wasseraufnahme, Wärmebeständigkeit und ist darüber hinaus intrinsisch flammwidrig. LCP bietet eine ausgezeichnete thermische Beständigkeit, geringe Wasseraufnahme und geringe thermische Ausdehnung entlang der Polymerketten, zeigt jedoch eine starke Anisotropie der Materialeigenschaften und ist daher ohne weitere Modifikation nicht für Folien einsetzbar. Seit einigen Jahren sind nun Substrate auf dem Markt erhältlich, welche diese Nachteile nicht mehr aufweisen und sich daher als direkter Konkurrent zu PI gerade für Hochfrequenzanwendungen eignen. [176][56][61]

Für Anwendungen, welche keine so hohen Anforderungen hinsichtlich der Einsatztemperaturen und Lotlegierungen stellen, bieten sich die wesentlich kostengünstigeren Materialien PET und PEN an, wobei vor allem ersteres im Low-Cost-Bereich starke Verbreitung findet. Andere thermoplastische Materialien wie PEI und PA werden ebenfalls für Folien angeboten, spielen aktuell jedoch noch keine Rolle.

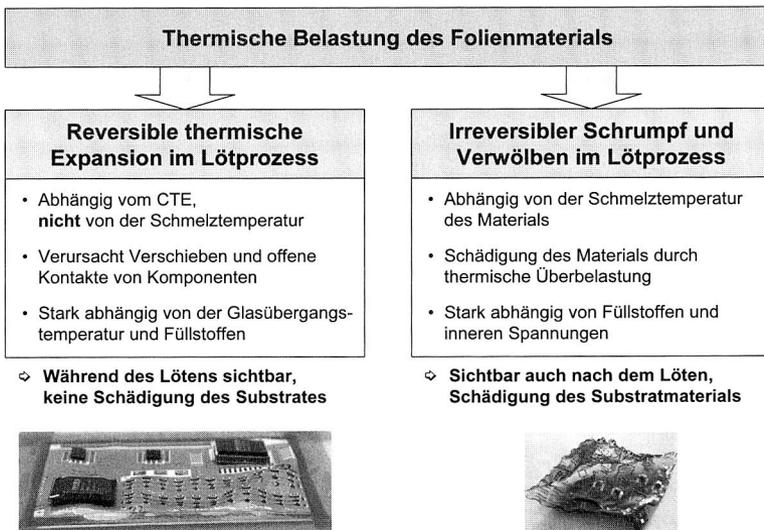
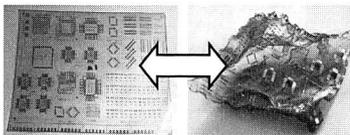


Bild 63: Fehlerbilder von Folienmaterialien bei thermischer Belastung [167]

Als Alternative dazu ist Polysiloxan (abgekürzt PSI) zu nennen, wobei es sich dabei weder um einen Thermo- noch um einen Duroplasten handelt. Polysiloxan besteht aus einer Glasfasermatrix, welche mit einem kondensationsvernetzenden Polymerfüllstoff-Compound aus Polysiloxanen und anderen Füllstoffen wie beispielsweise Aluminiumoxid (Al_2O_3) gefüllt ist und die notwendige Stabilität bis etwa 300°C bietet. Nachteilig ist die schlechte erzielbare Haftfestigkeit des Kupfers auf diesem Material, welche durch die geringe innere Festigkeit des Materials und die Art der Bindungshaftung zwischen Kupfer und Polysiloxan hervorgerufen wird. Anders als bei Klebeverbänden erfolgt die Bindung hier nicht chemisch, sondern physikalisch. Da aufgrund des biegeschlaffen Verhaltens der Folien jedoch nur geringe Scherkräfte auf die Lötstellen bei thermischer Belastung einwirken ist diese geringe Haftfestigkeit für bestimmte Anwendungen ausreichend.

Bei der Verarbeitung von Folien ist es wichtig, die zwei grundlegend unterschiedlichen Anforderungen nach thermischer Beständigkeit im Lötprozess und geringer thermischer Ausdehnung zu beachten. Dabei ist ein Hauptproblem bei der Beurteilung von Flexmaterialien, dass die Bewertung zumeist bei Raumtemperatur an kalten Proben stattfindet. Dies ermöglicht die Analyse der thermischen Stabilität, nicht jedoch der ebenso wichtigen thermischen Ausdehnung während des Lötprozesses. Der in Bild 63 dargestellte Bereich des irreversiblen Schrumpfs im Lötprozess lässt sich durch verschiedene Messverfahren vor und nach dem Durchlaufen des Lötprozesses relativ einfach ermitteln. Anhand der Informationen aus Datenblättern und Materialdatenbanken lassen sich dabei verschiedene Substratmaterialien auch vergleichen. Im Bild 64 sind die wichtigsten Folienmaterialien hinsichtlich dieses Fehlerbildes nach Lötbarkeit mit den verschiedenen Gruppen an Lotlegierungen dargestellt.

Preis ↑	Niedrig schmelzende Lote		Standard SnPb Lote		Hoch schmelzende Lote		T →
	Kondensation 155°C	Konvektion 165-180°C	Kondensation 200°C	Konvektion 210-220°C	Kondensation 230°C	Konvektion 235-255°C	
	Polyimid (PI)	+	+	+	+	+	
Liquid Crystal Polymer (LCP)	+	+	+	+	+	+	
Polyetheretherketon (PEEK)	+	+	+	+	+	+	
Polysiloxan	+	+	+	+	+	+	
Polyethylenaphthalat (PEN)	+	+	+	+	0 +	-	
Polyethylenterephthalat (PET)	+	- 0 +	- 0	-	-	-	



Optische Bewertung:

- Deformation/ Verwölbung
- Dimensionsstabilität/ Schrumpf
- Zerstörung

- + gut
- 0 akzeptabel
- schlecht

Bild 64: Einteilung der verschiedenen flexiblen Basissubstrate nach thermischer Beständigkeit im Lötprozess [6][166][54]

Eine Einteilung in zum Löten geeignete Flexmaterialien kann sich jedoch nicht nur auf die thermische Stabilität beziehen, sondern muss das Verhalten im Ofen bei hohen Temperaturen mit berücksichtigen. Für ein Foliensubstrat ist der thermische Ausdehnungskoeffizient ein wichtiger Kennwert, welcher gerade bei Thermoplasten auch noch durch die Glasübergangstemperatur beeinflusst wird. Die CTE-Werte sind besonders während des Lötvorgangs entscheidend, da sich bei ungenügender Fixierung der Folie durch starke Ausdehnung ein Verwölben ergibt und somit ein Verschieben von Bauelementen auftreten kann. Diese Eigenschaft der Materialien wird jedoch stark vom Herstellungsprozess, den eingesetzten Füllstoffen und anderen Faktoren beeinflusst, wodurch ein Vergleich von verschiedenen Substratmaterialien anhand von Datenblättern alleine nicht möglich ist. Die in Frage kommenden Materialien müssen daher unbedingt vor der Verwendung auf den konkreten Anwendungsfall hin untersucht werden, da beispielsweise das eingesetzte Lötverfahren, die Aufspannung und das Leiterzuglayout die Materialausdehnung unterschiedlich stark beeinflussen. Im Bild 65 sind die wichtigsten Kennwerte sowie eine grobe Kostenabschätzung dargestellt.

	CTE unterhalb T_g [ppm/K]	CTE über T_g [ppm/K]	T_g [°C]	T_{schmelz} [°C]	Kosten [% zu Basis FR-4]
PI	3 - 50	nicht relevant	360 - 410	n.v.	145
LCP	18		1)	280 - 335	>100
PEEK	47	108	143	340	<140
Polysiloxan	n.v.	n.v.	n.v.	n.v.	100
FR-4	10 - 15		130 - 140	n.v.	100
PEN	20 - 21	2)	120	266	90
PET	70 - 80	ca. 140	98	255	60

1) Aufgrund spezieller flüssigkristalliner Struktur nicht eindeutig bestimmbar (im Bereich 25 - 120°C zwei Übergänge, die in Frage kommen)

2) Generell: Nicht bei allen Polymeren CTE-Werte für $T > T_g$ verfügbar
Grobe Abschätzung für die nicht bekannten Werte: $\text{CTE}(T > T_g) = 2\text{-}3 \times \text{CTE}(T < T_g)$

Bild 65: Kennwerte und Kostenabschätzung relevanter Substratmaterialien [18][83][54][46][31][14]

5.2 Metallisierung und Strukturierung

Eine sehr wichtige Eigenschaft von Foliensubstraten ist die erzielbare Haftung des Kupfers zum Basismaterial, da dies essentiell für den Einsatz als Schaltungsträger ist. Prinzipiell gibt es die Möglichkeiten, Kupferfolie mittels Kleberschicht auf das Basispolymer zu kleben, Kupfer mittels PVD-Verfahren (Physical Vapor Deposition) in geringer μm -Stärke aufzubringen und galvanisch nachzuverstärken oder das Folienmaterial auf eine Kupferfolie zu gießen. [83][54]

Gerade chemisch sehr stabile Polymere wie PI und PEEK sind in dieser Hinsicht kritisch, da durch die geringe Interaktion mit anderen Werkstoffen die erreichbare Kupfer-

haftung relativ gering ausfällt. Üblicherweise werden daher diese Materialien mit Kleberzwischen-schichten hergestellt. Dies hat den Nachteil, dass die Folie insgesamt dicker wird, was die Eigenschaften zur Entwärmung von Baugruppen verschlechtert, und dass der Kleber durch seinen Ausdehnungskoeffizienten und ein Nachlassen der Klebekraft bei hohen Temperaturen das Kompositmaterial in seinen Eigenschaften deutlich schlechter machen kann. [31]

Aufgrund der besseren Materialeigenschaften (vor allem höhere Reißfestigkeit und höhere Flexibilität) werden für geklebte flexible Schaltungsträger bevorzugt Walzkupferfolien (RA-Kupfer) anstelle elektrolytisch aufgebauter Kupferfolien (ED-Kupfer) eingesetzt [50]. Alle genannten Foliensubstrate können mittels Kleberlaminiierung verkupfert werden. Auflaminierte Kupferschichten weisen direkt die gewünschte Schichtdicke auf und werden typischerweise im normalen nasschemischen Ätzverfahren – wie starre Leiterplatten auch – belichtet und strukturiert, wobei auch hier eine gute planare Befestigung der Folien während des Belichtens Voraussetzung für eine gute Strukturqualität ist.

Vor allem PI und PEEK können alternativ auch durch ein PVD-Verfahren beschichtet werden, bei dem die etwa 1-3 μ m dicke Initialschicht an Kupfer galvanisch auf die gewünschte Schichtdicke aufgebaut und wie zuvor dargestellt strukturiert werden. Auch hier ist die chemische Beständigkeit Grund für die geringen erzielbaren Haftfestigkeiten der Kupferschichten. Eingehende Untersuchungen [154][146] zur Vorbehandlung von Oberflächen beispielsweise von PEEK mittels nasschemischer Vorbehandlung (Ätzen mit Chromschwefelsäure), Niederdruck-Plasmabehandlung oder Coronabehandlung ergaben Möglichkeiten zur Haftfestigkeitssteigerung, um mit anderen Materialien vergleichbare Werte zu erzielen. Chromschwefelsäure ist dabei hinsichtlich der Umweltbelastung bedenklich, die erzielbare Haftfestigkeitssteigerung geringer als bei den Plasma-Vorbehandlungen. Daher ist Plasma-Behandlung aus ökologischer und technischer Sicht momentan die sinnvollste Variante zur Haftfestigkeitssteigerung.

Grundsätzlich ähnliche Ansätze führten auch bei PI-Folien zu einer gesteigerten Haftfestigkeit der aufgedampften Kupferschichten, beispielsweise dargestellt in [121][144]. Dieses kleberlose Konzept führt zu einer Verbesserung der Gesamteigenschaften, da die Folie unter anderem insgesamt dünner ist und sich beim Biegen keine so großen Stauch- und Streckkräfte aufbauen.

Alternative Ansätze ergeben sich durch das direkte Laserstrukturieren. Hier bildet ein Laser das mittels Maske definierte Leiterbild auf der Folie ab und entfernt selektiv einen Ätzresist (sog. Super-Subtractive Technologie) mit anschließendem chemischen Entfernen des freiliegenden Kupfers. Bei einem anderen Verfahren („FILIPP“, Fine Line Pattern Plating) wirkt der Laser auf die Phasengrenzfläche Metall/Polymer und verdampft die oberste Schicht des Polymers. Durch die explosionsartige Vergrößerung des Volumens wird das darüberliegende 50nm dicke Kupfer abgesprengt [131]. In einem galvanischen oder stromlos-chemischen Schritt wird die Kupferstärke auf das Endmaß erhöht. Beide Verfahren sind besonders für feinste Strukturen geeignet und durch die parallele Strukturierung trotz Einsatz eines Lasers ähnlich produktiv wie traditionelle Belichtungsverfahren. (Tabelle 15)

Verfahren	Strukturlimit	Kritische Schritte	Ausbeute	Techn. Umsetzung
Advanced-Subtraktiv	20µm	Ätzen	ca. 50%	+ (vorhanden)
Super-Subtraktiv mit Laserstrukturierung	10 - 15µm	Ätzen	> 80%	++ (wenig Prozessentw. notwendig)
Additiv (chem und galv.) mit Laserstrukturierung (FILIPP)	10µm	Basismaterial, chem. Cu-Aufbau	>65% (chem.)	0 / ++ (bei 10µm Strukturen weitere Prozessentw. notwendig)
	20µm	-	>95% (galv.)	

Tabelle 15: Technologische Eckwerte der verschiedenen Strukturierungsverfahren für Flexschaltungen [78][111][131]

Üblicherweise werden bei Flexsubstraten Polymerfolien als Schutzfolie gegen mechanische Einflüsse bzw. als Lötstopffolie eingesetzt (sog. Coverlay). Dabei wird eine mit Öffnungen für die Kontakt- und Lötstellen versehene Folie exakt auf das Substrat geklebt. Aufgrund der immer kleiner werdenden Strukturen werden aktuell jedoch auch vermehrt Covercoat-Anwendungen eingesetzt, bei dem ein strukturierbarer Lötstopplack auf das Substrat aufgetragen wird, ähnlich dem Verfahren bei starren Leiterplatten. Schwierig ist dabei die Haftfestigkeit gerade bei Biegebelastungen der Folien. Alternativ bieten sich hierbei druckbare Lacke an, welches ein einfacheres und kostengünstigeres Verfahren als das Coverlay darstellt [19], wobei die Maschinen zum Bedrucken des Ätzresists verwendet werden können. Phototechnisch strukturierbare Covercoats können als trockene oder flüssige Filme aufgebracht werden und werden in einem dem Aufbelichten des Leiterbildes ähnlichen Prozess strukturiert.

5.3 Herausforderungen beim Handhaben und Verarbeiten von nicht formstabilen Substraten in der AVT

5.3.1 Verfahrensalternativen zur Verarbeitung von flexiblem Substratmaterial

Üblicherweise werden komplexe Schaltungen auf Flexmaterialien, welche mehr als nur einige wenige Bauelemente enthalten, in einem ähnlichen Prozess wie starre Substrate verarbeitet [81]. Die typische Prozesskette in der Elektronikfertigung besteht aus den fünf Schritten Eingangskontrolle der Materialien, Auftrag von Verbindungsmedium, Bestücken, Aushärten bzw. Löten sowie Qualitätskontrolle. Nach der Separierung der einzelnen Folien werden diese mittels Klebeband oder einer mechanischen Klammerung auf einem Träger fixiert. Wichtig ist es dabei, die Folie straff zu halten, um Verwinden und daraus folgende Fehler zu vermeiden, ebenso eine exakte Positionierung der Folie auf dem Träger für die Bildverarbeitung in Drucker und Bestücker, welche anhand der Passmarken die Feinjustierung vornehmen. Der dabei von der Bildverarbeitung tolerierte Versatz ist sehr beschränkt. [95][37] Durch dieses Trägersystem können die Flexsubstrate wie starre Leiterplatten bedruckt oder dispenst und anschließend weiterverarbeitet werden. Nach dem Durchlaufen der Prozesskette werden sie wieder vom Träger gelöst und in einem Magazin gesammelt.

Bei diesem Konzept der vereinzelt Folien können bestehende Anlagen problemlos weiterverwendet werden. Besonders kann bei einzelnen Trägern auch das Dampfphasenlötens Verwendung finden, welches die thermische Belastung der Substrate gegenüber Konvektionsöfen senkt [166]. Durch die niedrigere Spitzentemperatur ist auch die Ausdehnung im Lötprozess geringer. Andererseits können durch die geringere Maximaltemperatur billigere, gleichzeitig jedoch auch thermisch empfindlichere Materialien wie PEN und PET eingesetzt werden.

In Bild 66 ist ein praxisnaher Werkstückträger zu sehen, welcher nicht mit Klebeband, sondern mit vier Spannstiften arbeitet. Dies ermöglicht eine schnelle Befestigung der Folie und ein problemloses und abfallfreies Wiederverwenden der Träger. Da einige Materialien mit hohem CTE während des Lötens zu starker Verwindung neigen, muss in diesem Fall das Material durch Masken flachgehalten werden. Diese Masken haben Öffnungen für die Bauelemente, wobei dies natürlich nur für Folien mit wenigen Komponenten sinnvoll ist. Außerdem ist zu beachten, dass sich aufgrund der erhabenen Geometrie dieses Trägers Lotpasten oder andere Prozessmittel nicht im Schablonendruck, sondern nur mittels Dispensen aufbringen lassen und sich die Träger hauptsächlich für Dip-Flux-Prozesse von Bauelementen mit Lotkugeln (beispielsweise CSP oder Flip-Chip) eignen.

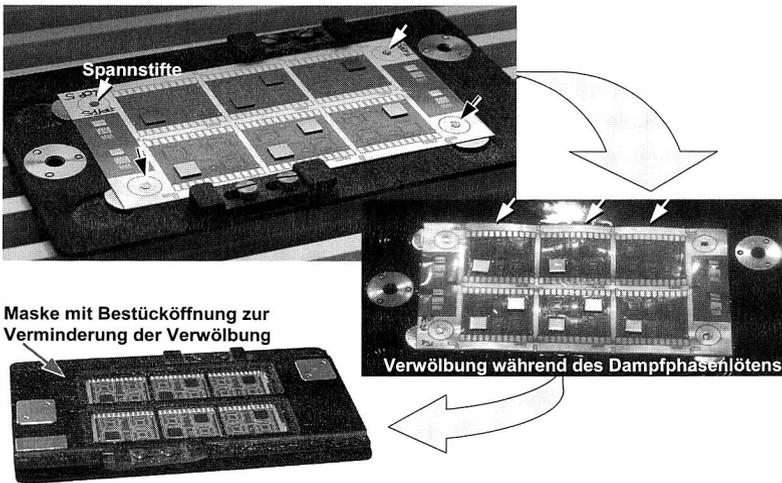
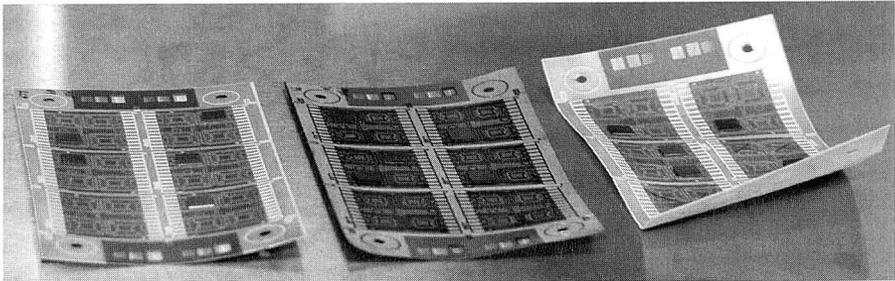


Bild 66: Optimierung einer 4-Punkt-Folienaufspannung durch eine Maske zum Niederhalten während des Lötens

Alternativ zu Trägersystemen ist beispielsweise bei einer manuellen Verarbeitung von Substraten mit wenigen Flip-Chip-Bauelementen die Fixierung mittels Vakuumsaugung möglich. Dabei wird das Substrat durch einen Unterdrucktisch direkt fixiert, ohne einen zusätzlichen Werkstückträger zu benötigen. Nach dem Platzieren wird der Flip-Chip im Dip-Flux-Prozess mittels Heißgas verlötet. Viele Materialien lassen sich auf

diese Art verarbeiten, allerdings neigen einige zu starker Verwölbung. Bild 67 zeigt die Verwölbung nach fünf Selektivlötvorgängen: LCP bleibt flach, Polyimid verwölbt sich leicht und Polysiloxan zeigt deutliche Verformung. Dies wird natürlich stark beeinflusst von der individuellen Substratausführung, dem Layout, der Lötstopmmaske und anderen Parametern. [43]

Eine Alternative zur Verarbeitung von Foliensubstraten ist die Rolle-zu-Rolle-Verarbeitung, bei der die Nutzen kontinuierlich auf einem Folienband durch die Prozessschritte laufen und nacheinander verarbeitet werden. Durch die automatische Verkettung und den dadurch sichergestellten Transport ist keine Vereinzelnung notwendig. Der Transport kann über Walzensysteme oder andere Alternativen erfolgen. Wichtig ist die effiziente Fixierung während der einzelnen Prozessschritte, besonders während des Lötens. Diese wird durch eine Vakuumsaugung der Folie gewährleistet. Durch das Vermeiden der Bearbeitungsschritte Vereinzelnung und Fixierung auf Werkstückträgern ist dieses Konzept kosteneffizienter und produktiver als Einzelverfahren, jedoch sind hierzu neue Linienkonzepte und Lötöfen notwendig. [13][39][158][171]



Liquid Crystal Polymer

Polyimid

Polysiloxan

Bild 67: Verformung von Fine-Pitch-Substraten mit Lötstopplack nach fünf Selektivlötzyklen (T_{max} ca. 260°C)

5.3.2 Besonderheiten der Materialien im Verarbeitungsprozess

Im Vergleich zu Standardmaterialien wie FR4 haben viele Materialien für flexible Schaltungsträger eine höhere Feuchtigkeitsaufnahme, was zu Problemen beim Löten führen kann. Hier sind Delaminationen der aufgebracht Kupferschichten, erhöhte Ausdehnung der Materialien im Lötprozess und eine Verschlechterung der elektrischen Eigenschaften in der späteren Anwendung zu erwarten.

Die Feuchtigkeitsaufnahme hängt dabei auch direkt mit dem Herstellungsverfahren zusammen. So sind vor allem Folien, bei denen das Kupfer mittels Kleberschichten auf laminiert ist, anfällig für Feuchteinlagerung. Besonders PEEK-Folie, welche mittels Kleberhaftschiicht aufgebaut ist, nimmt sehr viel Feuchte auf (24 Stunden bei Raumtemperatur in destilliertem Wasser gelagert, Bild 68). Polysiloxan lagert je nach Struktur, also mit (86/77) oder ohne (86/67) Glasfasergewebe, ebenfalls mehr Feuchtigkeit ein als

FR4. Das Material PEEK an sich ist sehr stabil, da es keinerlei Wasser aufnimmt und im Lötprozess auch nur einen sehr geringen Masseabbau aufweist. Den größten Masseabbau zeigt das verklebte PEEK, was auf thermischen Abbau der Kleberschicht hinweist.

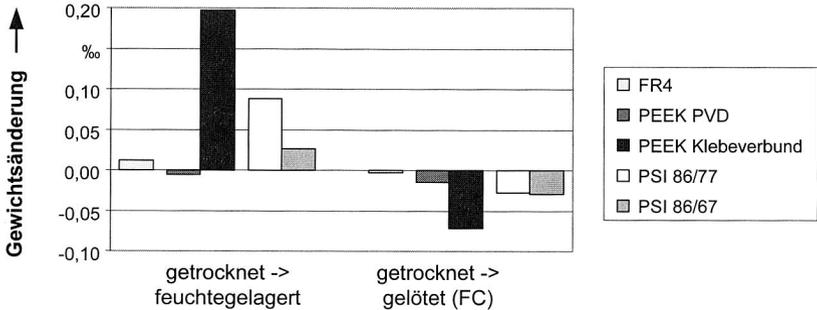


Bild 68: Wasseraufnahme und Masseverlust ausgewählter Materialien

Die thermische Ausdehnung der Folien während des Lötens wird vom Herstellungsverfahren und dem inneren Aufbau beeinflusst. Bedingt durch den knapp dreifachen Wärmeausdehnungskoeffizienten von PEEK (47ppm/K) zu Kupfer (16,9ppm/K) verwölbt sich die Folie stark (Bild 69). An Stellen mit häufigen, unterbrochenen Kupferstrukturen zerknittert die Folie regelrecht. PEEK-Kleber-Kupfer-Verbund-Folie verknittert nicht so stark, wölbt sich aber über die gesamte Folienbreite und neigt dazu sich aufzurollen.

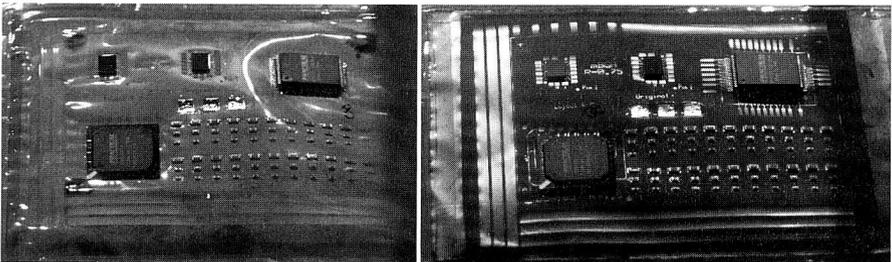


Bild 69: Verwölbung von PEEK-Folie im Dampfphasenofen, links PVD-beschichtet, rechts als Kleber-Kupfer-Verbund

Polysiloxan neigt zu starkem Verformen während des Lötens, wenn es nicht mit Glasfasergewebe verstärkt wird (Bild 70). Unverstärktes Polysiloxan ist als Schaltungsträgermaterial nicht einsetzbar und wird in den weiteren Untersuchungen nicht weiter berücksichtigt.

In diversen Testverfahren zeigt sich, dass unterschiedliche Oberflächenmetallisierungen (chemisch Zinn auf Kupfer, reines Kupfer) keinen Einfluss auf die Verarbeitungseigenschaften oder elektrischen Werte ergeben, auch hinsichtlich des Langzeitverhaltens. Auf Polysiloxan aufgebracht Lötstoplack beeinflusst das Verhalten im Lötöfen nicht.

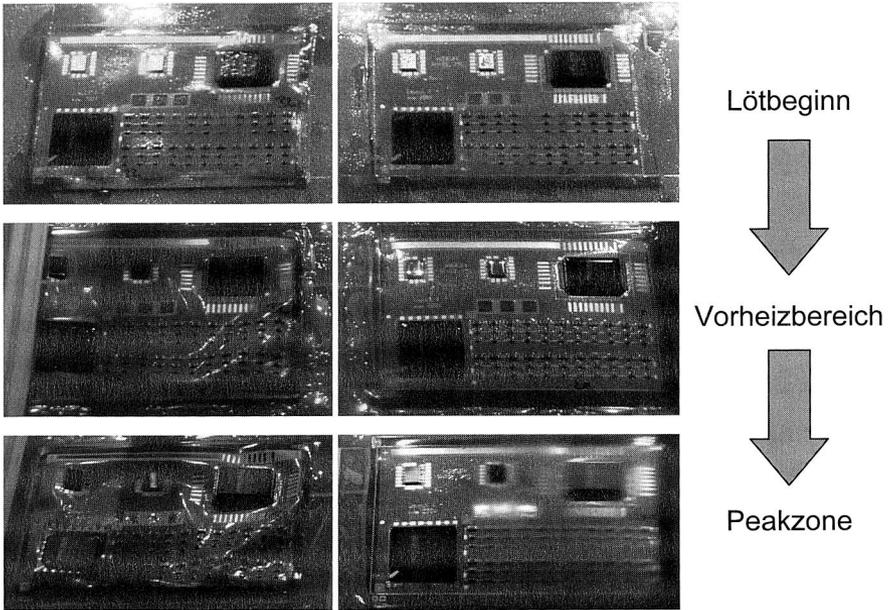


Bild 70: Polysiloxan-Folie im Dampfphasenofen, links unverstärkt (86/67), rechts mit Glasfasergewebe (86/77). Oben direkt nach Beginn des Lötprozesses, in der Mitte währen des Aufheizens, unten beim Erreichen der Peak-Temperatur

Alle verarbeiteten Widerstände (Größe CR1206, CR0805, CR0603) werden auf PEEK und glasfaserverstärktem Polysiloxan einwandfrei elektrisch kontaktiert. Auf PSI lassen sich ebenso CSP-Bauelemente des Typs TV46A problemlos verarbeiten, PVD-beschichtetes PEEK erzielt etwa 50% erfolgreich kontaktierte CSPs, PEEK mit Klebverbund nur etwa 20%.

5.3.3 Zuverlässigkeit und Langzeitverhalten

Um eine beschleunigte Alterung der Baugruppen zu simulieren, werden die Folien für 1000 Stunden bei 85% Luftfeuchte und 85°C gelagert. Hier ist vor allem ein Einfluss auf die Klebverbindung sowie ein beschleunigtes Wachstum der intermetallischen Phasen zu erwarten. Für die CSP-Bauelemente sind hier allerdings keinerlei Einfluss auf den elektrischen Widerstand feststellbar, für PEEK und Polysiloxanfolie sowie das als Referenz mitgetestete FR4 ergeben sich ebenso keine Änderungen.

Die Haftfestigkeit der Kupferschicht wird mittels Abzugstests ermittelt (Bild 71). Hier zeigt sich, dass PVD-PEEK sogar noch nach 1000h fast keine Änderung aufweist und dann nahezu identische Werte wie FR4 zeigt, welches auf etwas über 50% des Ausgangswertes abfällt. Der PEEK-Kleber-Verbund hingegen fällt auf 30% ab. Die be-

schleunigte Alterung im Temperaturschockschrank (-40°C für 15min, dann schneller Wechsel in ca. 10s zu +125°C mit 15min Haltezeit) ergibt für die Haftfestigkeit der Abzugsstreifen ein leicht anderes Verhalten als bei Feuchte-Wärme-Lagerung: PVD-PEEK bleibt wie auch FR4 stabil, PEEK-Kleber-Verbund fällt nach etwa 500 Temperaturwechseln auf ca. 70% ab, PSI bleibt stabil.

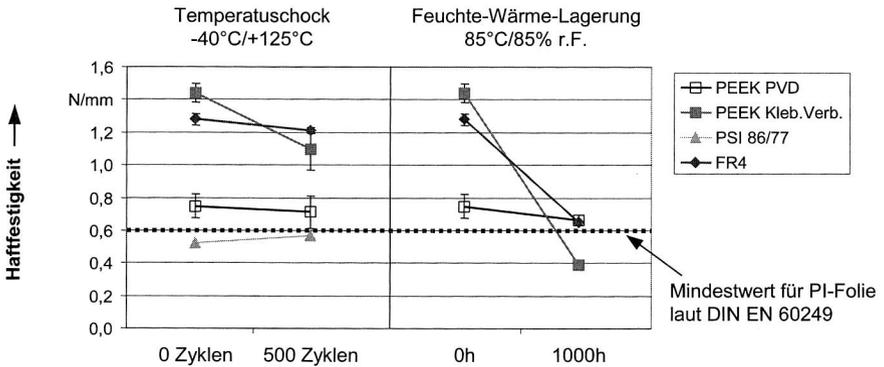


Bild 71: Einflüsse von Temperaturschock und Feuchte-Wärme-Lagerung auf die Haftfestigkeit der Metallisierung

Die Scherfestigkeit der Widerstände zeigt für PVD-PEEK einen Abfall nach 1000h auf etwa 50% des Ausgangsniveaus für alle Baugrößen (CR1206 bis CR0603). Der PEEK-Kleber-Verbund fällt auf etwa 10% ab. Hier scheint der verwendete Kleber empfindlich auf die feuchte Wärme zu reagieren (Bild 72).

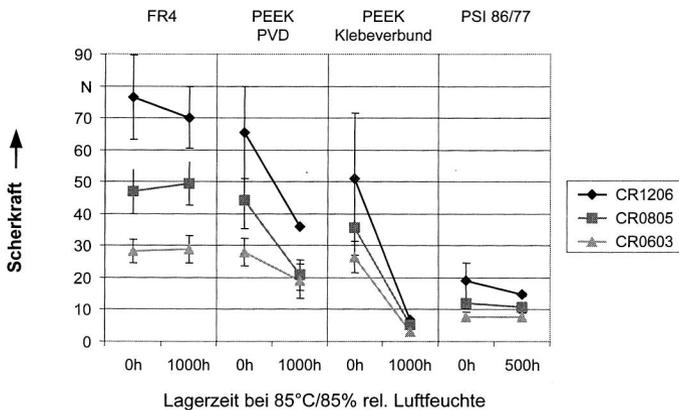


Bild 72: Einfluss der Feuchte-Wärme-Lagerung auf die Scherkräfte zweipoliger Bauelemente (Werte für PSI nach 500h angegeben)

Bei Temperaturschockbelastung zeigen die großen CR1206 Widerstände einen Abfall der Scherfestigkeit um etwa 20% für beide PEEK-Varianten sowie für das als Referenz getestete FR4. Polysiloxan bleibt konstant auf niedrigem Niveau. Für CR0805 zeigt sich ein ähnliches Verhalten, hier ist der Abfall der Scherfestigkeit geringer, bei CR0603 bleiben die Werte sogar fast konstant. Allerdings fällt nach 1000 Zyklen bei PEEK der Wert um ca. 10% bis 20% ab (Bild 73).

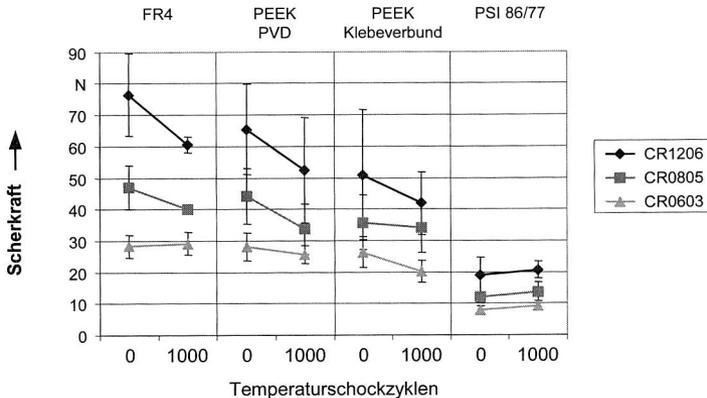


Bild 73: Einfluss von Temperaturschock ($-40^{\circ}\text{C}/+125^{\circ}\text{C}$) auf die Scherkräfte zweipoliger Bauelemente

Insgesamt zeigen alle PEEK- und Polysiloxanfolien keinen Ausfall und keine Veränderung des elektrischen Widerstandswertes für CSPs nach 1000h Feuchte-Wärme-Lagerung bzw. nach 1000 Zyklen Schocktest. Erwartungsgemäß verringern sich die Scherfestigkeiten beim Temperaturschocktest bei den größeren Widerständen stärker als bei den kleineren. Die Foliensubstrate verhalten sich also tendenziell ähnlich wie das Referenzmaterial FR4. Im Feuchte-Wärme-Test spielen vor allem die Klebeschichten eine große Rolle, weniger das Basismaterial. Hier sind die getesteten Flex-Materialien noch deutlich anfälliger als FR4.

5.3.4 Verarbeitung von Ultra-Fine-Pitch Bauelementen auf Folienmaterial

Gerade für den Einsatz von Flip-Chips mit ihren kleinen Abmaßen und sehr guten Entwärmungseigenschaften scheinen Folien optimal, um zuverlässige Schaltungen auf kleinstem Raum aufzubauen. Hierbei spielen – zusätzlich zu den normalen Vorgaben – vor allem die Strukturierbarkeit von feinsten Strukturen bei Leiterbahnen und Lötstopplack eine große Rolle (Bild 74).

In umfangreichen Versuchsreihen werden Flip-Chip-Testschaltungsträger aus Polysiloxan, PEN, LCP und PI hergestellt und bewertet, wobei für PI unterschiedlich aufgebaute Folien von drei verschiedenen Anbietern untersucht werden (im Weiteren unterschieden mit „E“, „F“, „S“). Die Strukturierbarkeit aller vier Materialien ist dabei gleich gut, es gibt keine Unterschiede in der möglichen Feinheit der Strukturen.

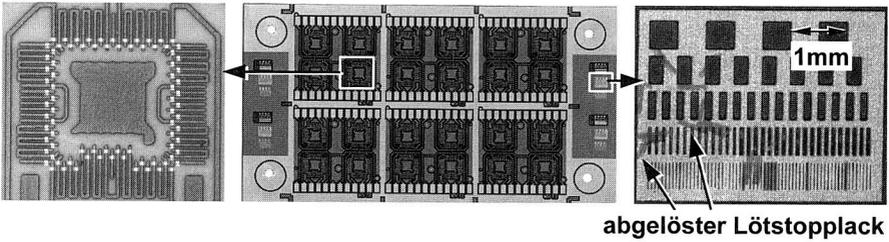


Bild 74: Testschaltungsträger mit 6x4-fach Nutzen für Flip-Chips mit 250µm Pitch (Mitte). Rechts Probleme mit der Haftfestigkeit des Lötstopplacks bei feinsten Strukturen, links die Flip-Chip-Struktur (beides PSI)

Die für den ausgewählten Flip-Chip-Typ mit 250µm Pitch notwendigen Anschlusspads sind sauber konturiert. Problematisch für Polysiloxan ist jedoch, dass freiliegende, feine Leiterzüge aufgrund der schlechten Haftung des Kupfers zum Polysiloxan bzw. der schlechten Kohäsion des Polysiloxanmaterials abgelöst werden können. Hier ist der Einsatz von Lötstopplack als zusätzlicher Schutz der Leiterzüge unabdingbar. Allerdings sind hier Probleme mit Rissen im Lack durch die schlechte Biegefestigkeit zu beobachten, siehe Bild 75.

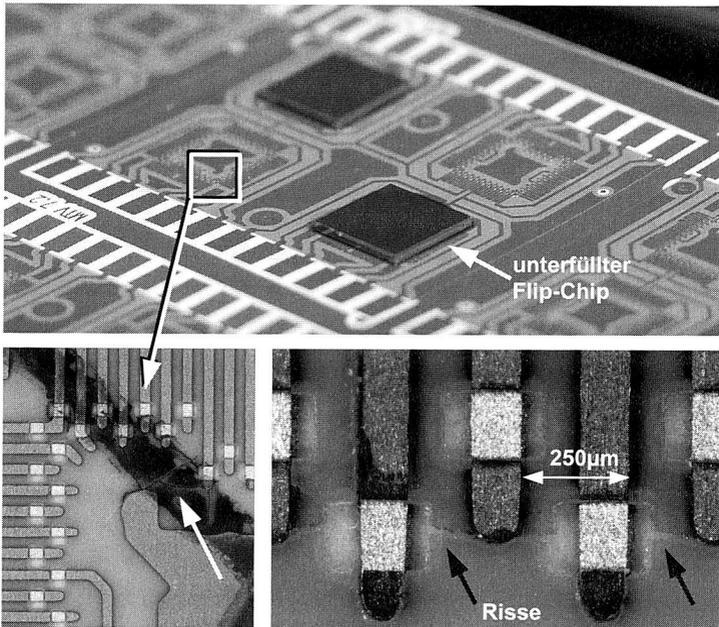


Bild 75: Probleme bei Lötstopplack auf Flexmaterialien, Risse im Lack, dadurch Unterwandern und Kurzschlüsse möglich.

Die Haftfestigkeit der Metallisierung wird mit Hilfe des Abzugstests ermittelt, wobei horizontale und vertikale Streifen mit 3mm Breite und mind. 60mm Länge auf dem 100 x 125mm² großen Testlayout vorgesehen sind. Die Materialien werden vor und nach dem Konvektionslöten bei ca. 246°C Spitztemperatur vermessen. Dabei wird ein Standard-Sattelprofil für bleifreie Zinn-Silber-Kupfer-Löte verwendet. Da PEN bei diesen Temperaturen nicht mehr verarbeitet werden kann, wird es im Dampfphasenofen bei 200°C und 230°C gelötet. (Bild 76)

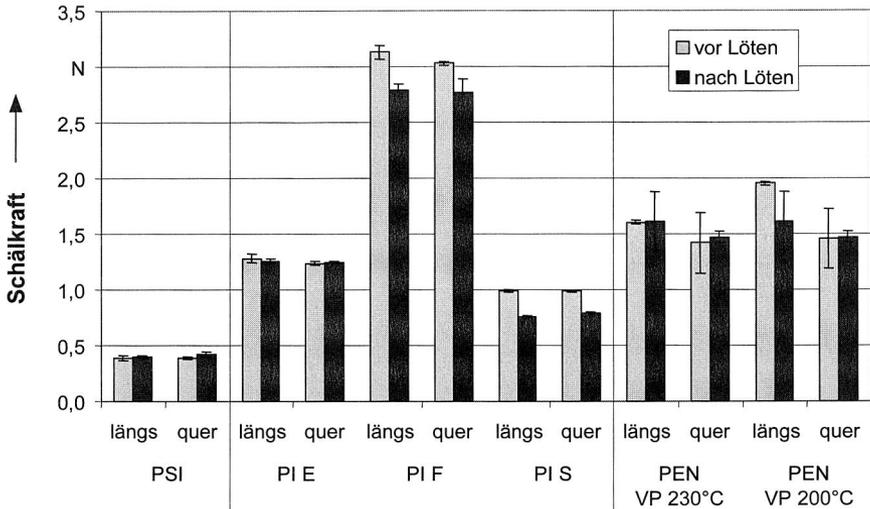


Bild 76: Abzugsfestigkeiten vor und nach dem Lötprozess für verschiedene Materialien und Hersteller. Bis auf Polysiloxan liegen alle Materialien über 0,8N/mm

Man erkennt, dass Polysiloxan auch in diesem Test wieder sehr niedrige Werte erzielt. Die Polyimidfolien der verschiedenen Hersteller unterscheiden sich in Herstellungsverfahren und Dicke. Die PI-Folienvariante „E“ besteht aus doppelseitig mit 35µm Kupfer belegtem 25µm dicken PI. „F“ hat nur einseitig 35µm Kupfer auf 50µm PI, „S“ einseitig 17µm Kupfer auf 50µm PI. PEN hat auf einer 75µm dicken Polymerschicht 35µm ED-Kupfer (Elektrolytkupferfolie).

Die PI-Variante „F“ erreicht die besten Schälkräfte weit über der nach DIN EN 60249-2-13 für 35µm Cu geforderten 0,8N/mm. Auch Die PEN-Folie weist wesentlich bessere Haftfestigkeiten auf. Insgesamt sind deutliche Unterschiede zwischen längs und quer orientierten Abzugsstreifen nur bei PEN sichtbar. Auch der Rückgang der Haftfestigkeit durch den Lötprozess ist sehr gering.

Der Einfluss der Materialien ist bei der Betrachtung der Benetzungseigenschaften sichtbar. Mit Hilfe einer Benetzungswaage können die verschiedenen Material- und Oberflächenkombinationen miteinander verglichen werden. In Bild 77 ist der Aufbau der Benetzungswaage dargestellt. Bild 78 zeigt erwartungsgemäß ähnliche Benetzungskräfte für

SnPb- und SnAgCu-Lot auf Ni/Au, auf chemisch Zinn sind die Kräfte nur für PEN und SnAgCu etwas schlechter.

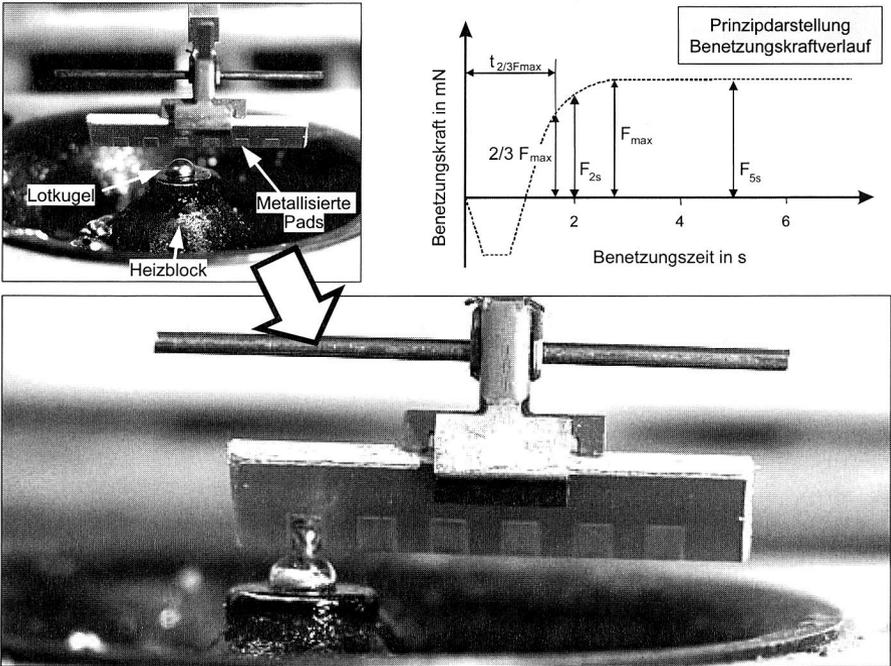


Bild 77: Prinzipdarstellung der Benetzungswaage und beispielhafter Verlauf einer Benetzungskurve

Das Basismaterial spielt also für die Benetzung an sich keine Rolle, jedoch beeinflusst die Wärmeabfuhr durch das Material die Benetzungsdauer. So erkennt man, dass Polysiloxan eine wesentlich längere Zeit bis zum Erreichen von 2/3 der Maximalkraft benötigt als die anderen Folien. Dies liegt an der extrem guten Wärmeleitfähigkeit, wodurch der für den Test verwendete Lottropfen etwas stärker abkühlt und somit die Benetzung verlangsamt.

Ein wichtiger Aspekt der Lötbeständigkeit ist die Änderung der Foliendimensionen durch die Wärmebelastung beim Löten, gemessen jeweils im kalten Zustand. Dabei ist die Orientierung der Messung der Längenänderung wichtig. Wie in Bild 79 zu sehen, sind die Änderungen in x-Richtung sehr gering, wohingegen in y-Richtung deutliche Veränderungen zu erkennen sind. Auch hier unterscheiden sich die drei PI-Varianten im Verhalten stark: Bei PEN, welches im Dampfphasenofen gelötet wurde, ergeben sich für beide Löt-Temperaturen (200°C und 230°C) unterschiedliche Größenänderungen. Durchschnittlich bleiben die Dimensionsänderungen der Folien unter +/- 0,2%, wobei besonders Polysiloxan sehr geringe Änderungen aufweist.

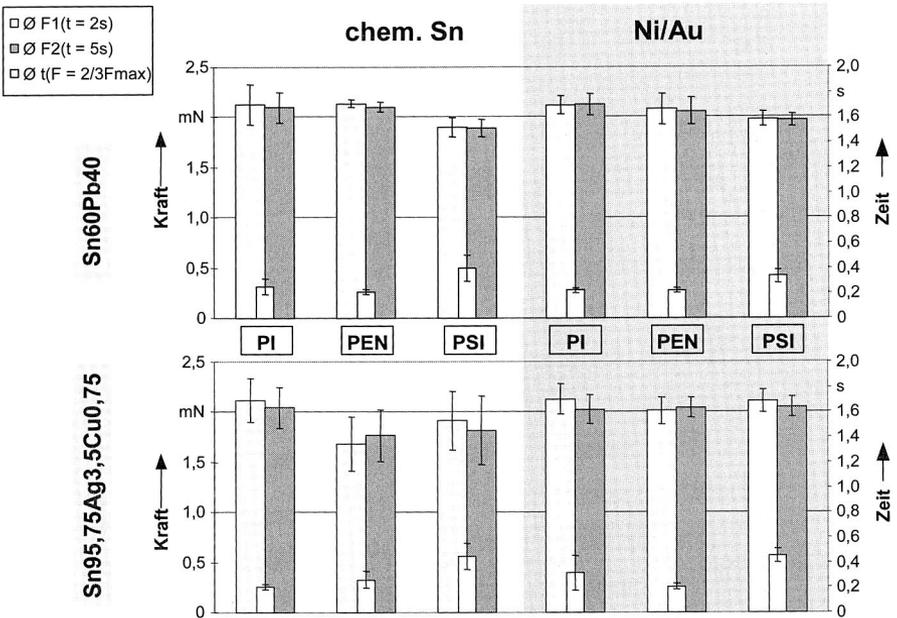


Bild 78: Benetzungswerte für bleihaltiges (oben) und bleifreies Lot auf drei Materialien, jeweils mit chemisch Zinn und Nickel-Gold als Endoberfläche

Auf dem Flip-Chip-Testlayout ergeben sich andere Größenänderungen, da hier die Oberfläche derart strukturiert ist, dass sie fast vollständig mit Kupfer bedeckt ist und die Ausdehnung des Materials behindert. In Tabelle 16 sind die Werte der konvektionsgelöteten Proben ($T_{\max}=246^{\circ}\text{C}$) deutlich geringer als bei den Testsubstraten, welche nur wenige Kupferstrukturen aufweisen, siehe Bild 79. Bei Polysiloxan spielt auch die starke Welligkeit des gelöteten Materials eine große Rolle, da hierdurch ein exaktes Vermessen erschwert wird. Das Verhalten des Polysiloxans ist bei hoher Kupferstrukturdichte gegensätzlich zu den Ergebnissen bei einfachen Strukturen.

in %	Aufbau	x	Y	Diagonal
PI chem. Sn	35 μm Cu / 50 μm PI / 35 μm Cu	0,01	-0,01	0,00
PI Ni/Au	35 μm Cu / 50 μm PI / 35 μm Cu	0,00	-0,02	0,00
PSI chem. Sn	35 μm Cu / 250 μm PSI	0,00	-0,05	-0,07
LCP chem. Sn	18 μm Cu / 50 μm LCP / 18 μm Cu	0,01	-0,01	0,00
LCP Ni/Au	18 μm Cu / 50 μm LCP / 18 μm Cu	0,01	0,01	0,01

Tabelle 16: Prozentuale Größenänderung der Flip-Chip-Testsubstrate nach dem Reflow-Löten bei ca. 246°C Peaktemperatur

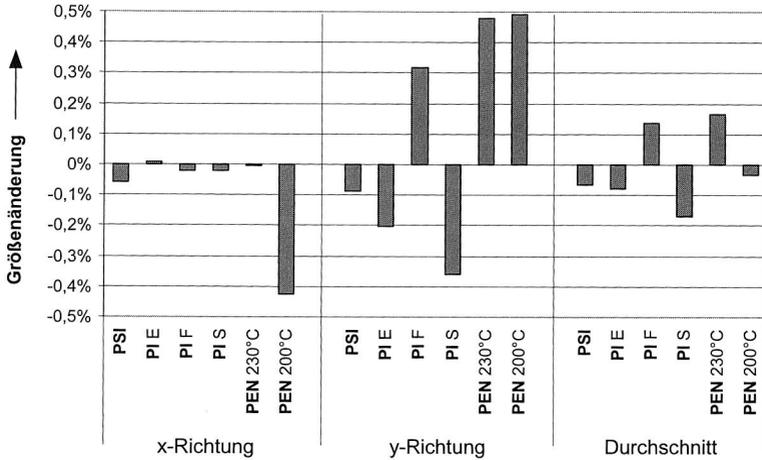


Bild 79: Abhängigkeit der Änderung der Foliendimension von der Messrichtung. Durchschnittswerte aus sechs Messungen längs, quer und diagonal

Die Verarbeitung der Flip-Chip-Testsubstrate erfolgt im Masselötverfahren im Konvektions- und im Dampfphasenofen. Die mit Tacky Flux bestückten Flip-Chips werden auf den bereits beschriebenen Werkstückträger gespannt, welcher eine möglichst ebene Verarbeitung garantiert. Trotzdem kommt es durch die Ausdehnung der Materialien im Lötöfen besonders beim Dampfphasenlöten der Flip-Chips zu Problemen wie Verschwimmen und Verdrehen der Chips, da das kondensierte Dampfphasenmedium eine hohe Dichte besitzt und somit einen starken Auftrieb verursacht. Dieses Problem tritt bei Konvektionsöfen nicht auf. Insgesamt ist daher die Ausbeute an funktionsfähigen Schaltungen beim Konvektionslöten besser als beim Dampfphasenlöten. Die Verwendung zusätzlicher, gedruckter oder disperster Lotpastendepots auf den Anschlussstrukturen der Chips könnte hierbei eine Erhöhung der Ausbeute bringen. In Bild 80 sind die erzielten Durchgangswiderstände der Flip-Chips bei Raumtemperatur dargestellt. Ein Einfluss der Endoberfläche oder der Lötverfahren ist ebenso wenig feststellbar wie Unterschiede zwischen den Substratmaterialien.

In Bild 81 lässt sich erkennen, dass sowohl bei Polyimid wie auch bei LCP bereits nach nur 115 Temperaturwechseln etwa die Hälfte der Flip-Chips defekt sind, wohingegen von den auf Polysiloxan gelöteten Chips bis 240 Zyklen noch 90% einwandfrei funktionieren. Ab etwa 375 Zyklen nimmt die Zahl der funktionsfähigen Chips allerdings konstant ab, erreicht aber nach 800 Zyklen immer noch nicht das niedrige Niveau der restlichen Substrate. Bemerkenswert in diesem Test ist das äußerst schlechte Abschneiden der PI-Substrate mit Nickel-Gold-Oberfläche, welche bereits nach 115 Zyklen komplett ausgefallen sind. Dies kann jedoch auf eine schlechte Charge zurückzuführen sein und ist äußerst untypisch für dieses Material. Das LCP-Material fällt ab 550 Zyklen ebenfalls komplett aus, unabhängig von der Oberflächenmetallisierung.

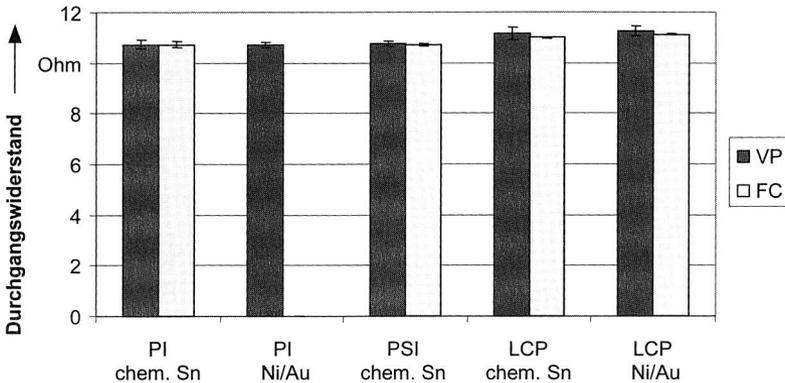


Bild 80: Durchgangswiderstände der verwendeten L8AA-Flip-Chips zeigen keine Unterschiede zwischen den Lötverfahren und Materialien

Im Dampfphasenofen gelötete Substrate aus PI und LCP zeigen bereits nach 115 Zyklen eine um 50 Prozent höhere Ausfallquote als die konvektionsgelöteten Substrate. Im Kontrast hierzu steht wieder das Polysiloxan, welches im Dampfphasenofen gelötet bis 375 Zyklen 100% funktionierende Chips aufweist, danach jedoch deutlich abfällt. Im Konvektionsofen gelötet werden nach 115 Zyklen ca. 85% erreicht, welche dann nur noch geringfügig abnehmen.

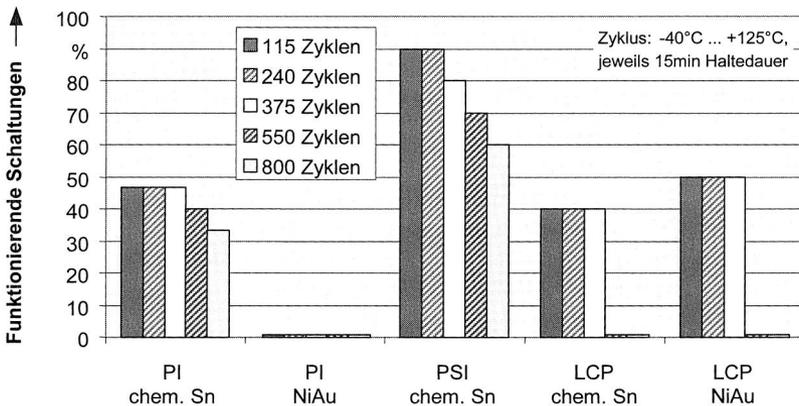


Bild 81: Im Temperaturschocktest zeigt PSI die besten Ergebnisse. Bei den anderen Materialien sind aus verschiedenen Gründen bereits nach 115 Zyklen höchstens 50% funktionsfähig. Folien konvektionsgelötet

5.3.5 Bewertung der Substratmaterialien

Basierend auf den Versuchsergebnissen lässt sich erkennen, dass sich die Substratmaterialien unterschiedlich gut für die Verarbeitung im Reflow-Lötverfahren bei feinsten

Strukturen eignen. Obwohl alle Substrate – mit Ausnahme von PEN, welches im Dampfphasenofen gelötet werden sollte – die thermische Belastung an sich problemlos überstehen, sind die Ausdehnungskoeffizienten ein entscheidender Faktor für die Verarbeitungsmöglichkeiten. Eine hohe Ausdehnung während des Lötens führt zu Verwerfungen und Unebenheiten, welche nur schwer zu kompensieren sind, beispielsweise durch Aufspannvorrichtungen mit Maskenfixierung von oben. Zusätzlich zeigen sich bleibende Verformungen nach dem Lötvorgang in unterschiedlich ausgeprägter Intensität. Polysiloxan erweist sich hinsichtlich der Verformung während des Lötens und danach als besonders kritisch. Polyimid ist besser, LCP zeigt jedoch hinsichtlich der geometrischen Herausforderungen die besten Materialeigenschaften für die Flip-Chip-Verarbeitung.

Das Langzeitverhalten von PI ist in diesem Zusammenhang zumindest für die Nickel-Gold-Oberfläche enttäuschend, während PI mit chemisch Zinn Oberfläche auf ähnlichem Niveau wie LCP liegt. LCP fällt jedoch ab 550 Temperaturwechseln komplett aus. Für PI und LCP scheint Konvektionslöten unter Stickstoff eine höhere Zuverlässigkeit im Temperaturschocktest zu ergeben als Dampfphasenlöten. Bei Polysiloxan ist ein derartig deutlicher Unterschied nicht zu erkennen.

5.4 Kostenbetrachtung am Beispiel einer Fine-Pitch-Anwendung

In Zusammenarbeit mit einem Strukturierer, einer Firma zur Oberflächenbeschichtung, einem Spezialisten für Nutzentrennung und dem Lehrstuhl FAPS wird ein Demonstrator für die Fine-Pitch-Folien-Verarbeitung entworfen und im FILIPP-Verfahren umgesetzt. Dabei erfolgt sowohl der Strukturierungsprozess mittels Lasermaske wie auch das anschließende Metallisieren im Endlosverfahren. Eine Rolle mit strukturiertem Folienmaterial kann anschließend in eine Rolle-zu-Rolle-Fertigung eingebunden werden.

Das Beispiellayout beinhaltet sehr feine Strukturen auf 50µm dünnem Polyimid und 3,4µm Cu, 1,3µm Ni, 0,06µm Au als Metallisierung (Bild 82). Hierauf sind vier LEDs sowie ein Flip-Chip und ein Anschlussstecker verlötet. Die kleinste Linienbreite liegt bei ca. 36µm. Den Reflow-Prozess im Konvektionsofen mit Sattelpfuhl für SnAgCu-Lot übersteht der Schaltungsträger problemlos. Eine Abschätzung der Herstellungskosten für das Foliensubstrat im Rolle-zu-Rolle-Prozess ist in Tabelle 17 dargestellt.

Substratmaterial	39,64 € / m ²
Handling	2,00 € / m ²
Rolle zu Rolle-Strukturierung	10,20 € / m ²
Reinigung und galvanische Beschichtung	30,00 € / m ²
Summe	81,84 € / m²

Tabelle 17: Strukturierungskosten für PI-Band mit 35mm Breite am Beispiellayout FOIL in einer Rolle-zu-Rolle-Verarbeitung mit 30m/min bzw. 1m²/min [82]

Bei diesem Demonstrator werden für die Kontaktierung der zwei möglichen Flip-Chip-Typen (200 μ m und 300 μ m Pitch mit peripheren Anschlüssen) sowohl Reflow-Löten im Dip-Flux-Prozess mit anschließendem Underfill als auch das anisotrope Leitkleben erfolgreich angewendet. Zur Abschätzung der Eigenschaften des Foliensubstrats werden die Scherkräfte der verbauten zweipoligen Widerstände ermittelt. Die beim CR0805 erzielten Scherkräfte von 53,8N bei 12,0N Standardabweichung sind vergleichbar mit denen auf FR4, das Versagen findet im Verbund Lot zu Bauelementmetallisierung statt, es kommt zu keinem Haftungsverlust der Metallisierung.

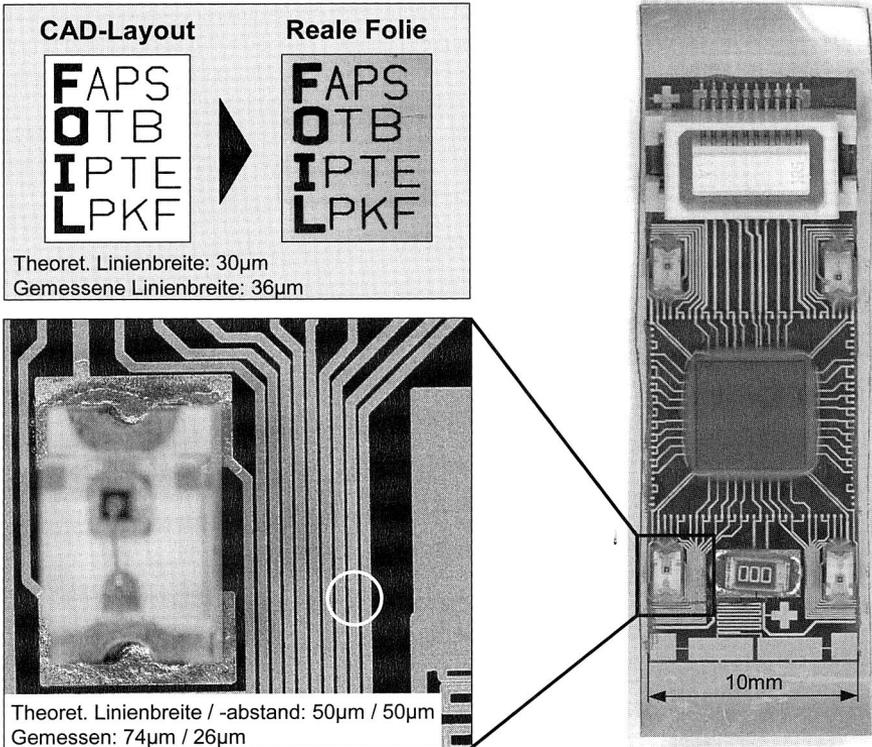


Bild 82: Flip-Chip-Demonstrator auf im FILIPP-Verfahren hergestellter PI-Folie mit bleifrei gelöteten Bauelementen

6 Optimierte Verarbeitung von Flip-Chips und Chip Scale Packages

Flip-Chips stellen das höchste Maß an Integration dar, welches nur mehr durch dreidimensionale Aufbauten (siehe auch Bild 5) übertroffen wird. Der ungenügende Schutz vor Umwelteinflüssen, die mangelhafte Möglichkeit der Umverdrahtung der Anschlüsse auf dem Bauelement sowie die hohe Empfindlichkeit gegenüber unterschiedlichen thermischen Ausdehnungen von Flip-Chip (Silizium) und Substrat (zumeist Kunststoff-Verbünde) sind auf das Wegfallen eines Gehäuses zurückzuführen. Andererseits sind die Bauelemente durch die Reduzierung auf die aktive Die-Fläche wesentlich kleiner als BGA und CSP, durch kurze Kontaktwege besser HF-geeignet und bieten hervorragende Möglichkeiten der Abfuhr von Verlustleistung. Eine ausführliche Darstellung der Flip-Chip-Technologie sowie ein Vergleich zur Standard-SMD-Technik ist u.a. in [139] zu finden. Im Folgenden wird daher vor allem auf die Alternativen zur Verbindungstechnik von Flip-Chips eingegangen.

6.1 Verbindungstechnik für Flip-Chips

Für die Verarbeitung von Flip-Chips kommen im Wesentlichen die in Bild 83 aufgeführten Verbindungstechniken zum Einsatz. Dabei sind die Löttechniken aufgrund ihrer guten Beherrschbarkeit und der relativ einfachen Integration in den Standard-SMT-Prozess am weitesten verbreitet. [49][71][103][123]

Löten	Kleben
<input type="checkbox"/> Lotbumps + Dip-Flux	<input type="checkbox"/> Isotropes Leitkleben (ICA)
<input type="checkbox"/> Lotbumps + No Flow Underfill	<input type="checkbox"/> Anisotropes Leitkleben (ACA)
<input type="checkbox"/> Lotbumps + Lotpaste	<input type="checkbox"/> Nichtleitendes Kleben (NCA)
<input type="checkbox"/> Lötbare Bumps + Lotpaste	

Bild 83: *Verschiedene Verbindungstechniken für Flip-Chips*

Der Kontakt vom aktiven Die zur Anschlussstruktur auf dem Schaltungsträger erfolgt immer über die Anschlussbumps. Daher sind deren elektrische und mechanische Eigenschaften für die Zuverlässigkeit der Chips von großer Bedeutung. In Bild 84 sind die wichtigsten Alternativen zur Erzeugung dieser Bumps dargestellt. Für Klebe- und Lötverbindungen werden sehr häufig Nickel-Bumps mit Gold-Überzug verwendet. Die Höhe dieser Bumps ist abhängig vom Pitch und der Anwendung: Bei 200µm bis 300µm Pitch sind beispielsweise 10µm hohe Bumps gebräuchlich [180]. Die Höhe kann für besondere Anwendungen auch mit 20µm oder mehr gewählt werden.

Verfahren	PVD	Lift-off	Galvanisch Bumping	Stromlos Bumping	Stud Bumping	Schablonen- bzw. Siebdruck
Equipmentkosten	> 1 Mio €	> 1 Mio €	> 0,75 Mio €	~ 0,05 Mio €	> 0,1 Mio €	> 0,1 Mio €
Komplexität	hoch	hoch	hoch	mittel	niedrig	mittel
Geeignet für	Flip-Chip	Flip-Chip	Flip-Chip, TAB	Flip-Chip	Flip-Chip, TAB	Flip-Chip
Verfahrenscharakteristika	bekanntestes Verfahren: C4 von IBM	für engste Anschlussraster	universell einsetzbar	Substrat od. Waferbelotung notwendig	sequentiell; benötigt Speziallote	benötigt benetzbare Schichten
Industrielle Anwendung	Massenproduktion	für High Tech Anwendungen	Massenproduktion	noch in der Erprobungsphase	überwiegend Consumer	überwiegend Substratbumping

Bild 84: Möglichkeiten zur Erzeugung der Anschlusskontakte bei Flip-Chips [139]

Bei CSP-Bauformen entspricht die Bump-Erzeugung dem BGA-Prozess und ist anders als bei Flip-Chips weniger aufwendig, da hier nicht direkt auf dem Die gearbeitet wird, sondern auf einem Interposer. Dieser übernimmt elektrische Umverteilungs- und mechanische Stützfunktionen, weist dabei aber eine maximal 20% größere Fläche auf als das aktive Die. Hier soll nicht weiter auf die Herstellung dieser Bauform eingegangen werden.

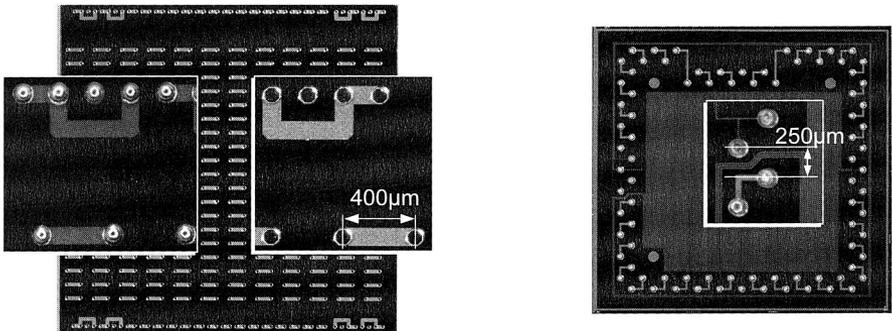


Bild 85: Verwendete Flip-Chips mit $10 \times 10 \text{ mm}^2$ und $6,8 \times 6,6 \text{ mm}^2$: Mit Lotbumps und blanken Ni/Au-UBM-Kontakten als Area-Array (links, Mitte), gestaffelt peripher mit $250 \mu\text{m}$ Pitch (rechts)

Die in den folgenden Untersuchungen verwendeten Bauelemente sind von der Firma PacTech und Motorola und haben einen Pitchabstand von $200 \mu\text{m}$ bzw. $400 \mu\text{m}$ sowie $250 \mu\text{m}$, Bild 85, wobei die Bumps des Motorola-Chips durch die versetzte Anordnung effektiv $353 \mu\text{m}$ Abstand zueinander aufweisen. Die PacTech Flip-Chips haben 576 SnAgCu-Lotbumps (Höhe $90 \mu\text{m}$) auf einer Ni-UBM (Padform: oktagonale, Höhe: $5 \mu\text{m}$, Padgröße: $90 \mu\text{m} \times 90 \mu\text{m}$). An Stelle der Lotbumps wird für das anisotrope Leitkleben eine ca. $20 \mu\text{m}$ dicke Ni/Au-Schicht auf die UBM aufgebracht. Für die Gestaltung der Layouts und für die spätere Auswertung werden die $200 \mu\text{m}$ und $400 \mu\text{m}$ Reihen separat voneinander betrachtet. Der Test-Chip von Motorola hat seine gestaffelt angeordneten Zinn-Silber-Kupfer-Lotbumps peripher an der Außenseite entlang angeordnet, wobei er

durch einen mäanderförmigen, sehr langen Leiterzug auch als Temperatursensor eingesetzt werden kann.

6.2 Varianten des Reflow-Lötens von Fine-Pitch-Chips

Zur Minimierung der Kosten ist eine Integration der Flip-Chips und CSPs in den Standard-SMT-Prozess gefordert, wobei für diese zusammen mit den restlichen Bauelementen die Lotpastendepots aufgedruckt werden. Anschließend erfolgt das Bestücken und Löten. Das gebräuchlichste Masselötverfahren für Fine-Pitch-Bauelemente ist das Konvektionslöten, welches bei Fine-Pitch-Lotpaste und bleifreien Loten wegen der höheren Oxidationsneigung durch die größere relative Oberfläche der Lotkügelchen und der höheren Löttemperatur vorzugsweise unter Stickstoffatmosphäre erfolgen sollte. Geringere Verbreitung findet das Dampfphasenlöten. Alternativ können z.B. Laser, Licht, Heizplatten oder Heißgas zur selektiven Wärmeeinbringung zum Einsatz kommen.

6.2.1 Tacky-Flux-Prozess

Im Standardprozess mit gedruckten oder dispensten Lotpastendepots ist das Flussmittel in der Lotpaste enthalten. Da gerade bei sehr feinem Anschlussabstand der Pastendruck schwieriger wird, kann im sogenannten Tacky-Flux-Verfahren der Chip mit Lotbumps direkt auf die Leiterbahnen aufgesetzt werden. Bei Tacky-Flux handelt es sich um eine klebrige Paste bzw. sprühfähige Dispersion, der das Flussmittel beigemischt ist. Der Lotpastenauftrag entfällt bei diesem Prozess, da sich die Lötstelle ausschließlich aus dem Lot der Balls der Bauteile ausbildet. Die Klebeeigenschaften des Tacky-Flux gewährleisten, dass die Bauteile während der Handhabungsschritte ihre Position beibehalten. Das Tacky-Flux kann per Sprühfluxen, per Dispensen sowie in einem Dip-Prozess auf den Schaltungsträger aufgetragen werden. [49][71][60][5]

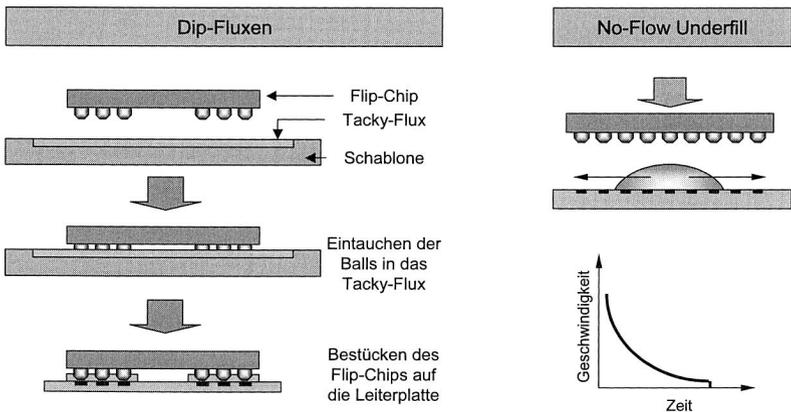


Bild 86: Dip-Flux-Prozesskette (links), No-Flow-Underfill-Prozess (rechts)

Der Dip-Flux-Prozess ist schematisch links in Bild 86 dargestellt. Die Bumps der Bauteile werden zunächst in das Tacky-Flux eingetaucht. Die Eintauchtiefe hängt vom jeweiligen Bauteil ab und sollte in etwa die Hälfte des Balldurchmessers betragen. Wichtig ist, dass die Chipunterseite nicht benetzt wird, da ansonsten Korrosion und Haftfestigkeitsprobleme im anschließenden Underfill-Prozess auftreten können. Im nächsten Schritt wird das Bauteil auf den Schaltungsträger aufgesetzt und die Lötstellen umgeschmolzen. [5][91][4]

6.2.2 No-Flow-Underfill-Prozess

Gelötete Flip-Chips werden durch Unterfüllen mit speziellen gefüllten Epoxidharzen gegen äußere Einwirkungen geschützt; der durch ungleiche Ausdehnung bei Wärmeeinwirkung entstehende Stress zwischen Substrat und Flip-Chip wird gleichmäßig auf die gesamte Fläche verteilt, was die Lötverbindungen entlastet und so die Lebensdauer drastisch verlängert. Zur Kostenreduzierung wird aktuell versucht, den mit Flussmittel versetzten Underfill flächig vor dem Setzen des Bauelementes aufzutragen, Bild 86 rechts. Der No-Flow-Underfill härtet während des Umschmelzens der Lotballs aus. Bei der Zusammensetzung des No-Flow-Underfills ist dabei die Herausforderung, ein Optimum zwischen Benetzungsförderung im Lötprozess und Underfill-Funktion danach zu finden. Wichtig ist der exakte Moment der Verfestigung, da eine zu frühe Verfestigung eine gute Lötstellenausbildung verhindert, bei zu spät beginnendem Aushärten der Lötprozess schon beendet ist, bevor das Harz vollständig vernetzt ist. Aktuell sind alle angebotenen Produkte nur für bleihaltige Lote ausgelegt. Wegen des höheren Schmelzpunktes bleifreier Formulierungen härtet das Epoxidharz aus, bevor das Lot die Anschlussflächen benetzen kann. [49]

6.3 Möglichkeiten der prüfgerechten Verarbeitung von aktiven Fine-Pitch-Bauelementen

Eine Überprüfung auf offene Lotstellen bei Area-Array-Baugruppen mit standardisierten Layouts ist nur sehr beschränkt durch seitliche Betrachtung möglich. Bei BGA- und CSP-Bauelementen haben Versuche erfolgreich gezeigt, dass durch eine asymmetrische Gestaltung der Kontaktfläche auch eine asymmetrische Benetzung erfolgt und diese Ungleichmäßigkeit auch bei senkrechter Röntgendurchstrahlung auch bei bleifreien Lotten zu sehen ist. Zudem haben Langzeitversuche ergeben, dass bei diesem Layout-Typ gleichwertige Ergebnisse im Vergleich zum Standardlayout bezüglich der Zuverlässigkeit erzielt werden können [169][28].

Bild 87 zeigt den Unterschied zwischen einem Standardlayout und einem modifizierten Layout. Ein Transfer der Ergebnisse von CSP-Pads auf die kleineren Strukturen der Flip-Chips stellt dabei eine Herausforderung dar, da die feinen Padstrukturen von den Leiterplattenherstellern sauber umgesetzt und während des Lötens vom flüssigen Lot benetzt werden müssen. Hier ist besonders kritisch, dass das Benetzungsverhalten bleifreier Lote generell etwas schlechter ist als das bleihaltiger.

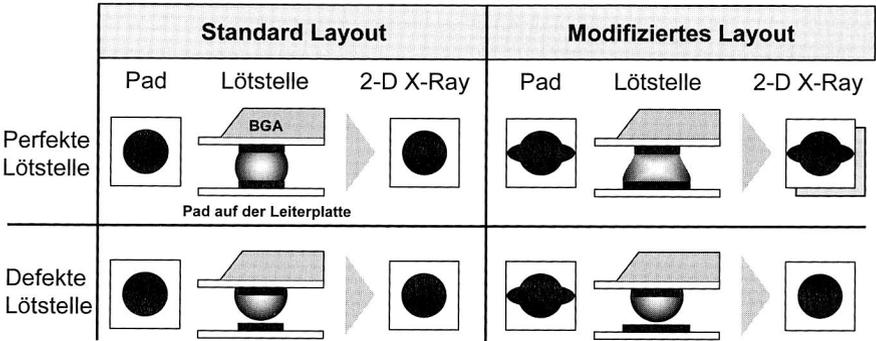


Bild 87: Intelligentes Layoutdesign für Area-Array-Packages [160]

Für die Untersuchung, inwieweit sich die gewonnenen Ergebnisse auf Flip-Chip-Strukturen übertragen lassen, sind vier verschiedene Anschlussgeometrien für den Area-Array-Flip-Chip mit 200µm und 400µm entworfen worden. Zum einen soll das Layout sehr gute Zuverlässigkeitseigenschaften aufweisen, zum anderen eine einfache Fehlerdetektion ermöglichen. Der Schaltungsträger aus FR4 hat 17µm Kupfermetallisierung und 17µm Lötstopplack. Für die Metallisierung werden die zwei Standardoberflächen chemisch Zinn (1µm Zinn-Dicke) und chemisch Nickel-Gold (7µm Ni, 0,1µm Au) gewählt. Um auch verschiedene Verarbeitungsvarianten vergleichen zu können, sind vier verschiedene Prozesse vorgesehen, Bild 88.

Massenlöten	Selektivlöten	
Gedruckte Lotpastendepots	Gedruckte Lotpastendepots	Lotbumps + Dip-Flux
<input type="checkbox"/> Konvektionsofen <input type="checkbox"/> Dampfphasenofen	<input type="checkbox"/> Heißgas	<input type="checkbox"/> Heißgas

Bild 88: Betrachtete Prozessvarianten für das Löten von Flip-Chips, jeweils auf chemisch Zinn und Nickel-Gold Endoberflächen

6.3.1 Optimierte Padgeometrien für BGA- und CSP-Bauelemente

Für Layout 1 und 2 kommen Standardpads zum Einsatz, wobei Layout 2 als Referenz in Bezug auf Zuverlässigkeit für die modifizierten Layouts gelten soll. Beide Layouts sind Solder-Mask-Defined (SMD), wobei sich bei Layout 1 durch den Lötstopplack eine rechteckige Anschlussfläche und bei Layout 2 eine kreisförmige Anschlussfläche ergibt. Layout 3 und 4 (beide nicht Solder-Mask-Defined, NSMD) sollen unter dem Röntgenmikroskop eine deutliche asymmetrische Ausbildung der Kontaktstelle ergeben. (Bild 89)

Da eine asymmetrische Modifizierung der 200µm Kontakte feinste Strukturen erfordert, dies aber aufgrund von Prozessgrenzen beim Ätzen der Strukturieren seitens der Leiterplattenhersteller aktuell nur unter sehr hohen Kosten konturscharf abgebildet werden können, sind die Anschlüsse der äußeren Kontaktreihen nicht verändert. Layout 1 und 2 sind an der Ober- und Unterseite durch den Lötstopplack definiert, zwischen den einzelnen Kontakten wird kein Lötstopplack appliziert, um evtl. Ungenauigkeiten beim Lötstopppauftrag abzufangen. Layout 3 und 4 unterscheiden sich lediglich in der Menge des bedruckten Lotes. Hier steht eine Aussage über die Neigung zur Brückenbildung und Zuverlässigkeit im Vordergrund. [145]

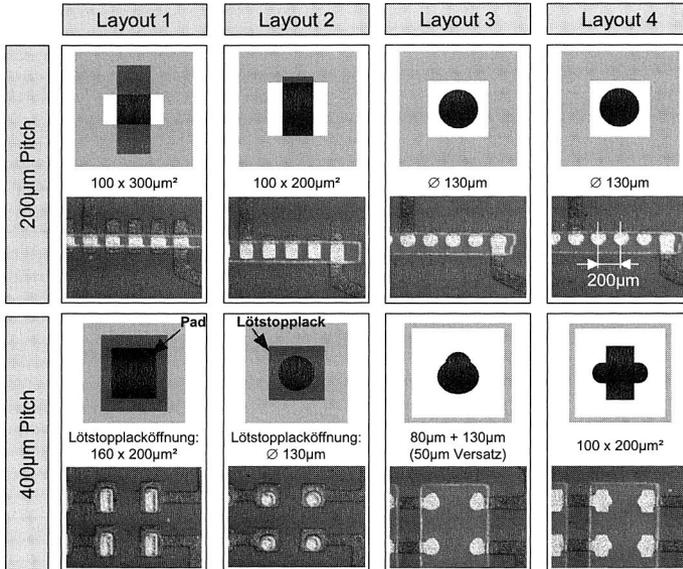


Bild 89: Layoutvariationen für Flip-Chip-Kontakte mit 200µm und 400µm-Pitch mit teilweise deutlich erkennbarem Versatz der Lötstoppmaske. Angegeben die jeweils benetzbare Padfläche

Bei den CSP-Bauelementen soll gegenüber [28] die Erkennbarkeit von offenen Lötstellen noch weiter erhöht werden. Layout 2 hat eine satellitenähnliche Form, Layout 3 die Form eines Oblongs (ein Rechteck mit abgerundeten Ecken). Bei allen Layouts sind die Pads nur durch das Kupferpad definiert, wobei bei Layout 2, 5 und 6 die Öffnung der Lötstoppmaske sichtlich größer ausgelegt ist (Bild 90). Dadurch soll erreicht werden, dass sich eine asymmetrische Form ausbildet, obwohl die Anschluss pads nicht verändert sind. Die verwendeten µBGA-Bauteile haben 46 Anschlüsse (SnAgCu) mit einem Pitch von 750µm und verfügen über eine Daisy-Chain-Struktur, mit der es möglich ist, die Bauteile auf Durchgang zu überprüfen. Die gefertigten Leiterplatten weisen bei allen Strukturen eine gute Konturabbildung der Pads auf. Lediglich die Lötstoppmaske zeigt einen geringen Versatz, der aber noch im Toleranzbereich von 50µm liegt.

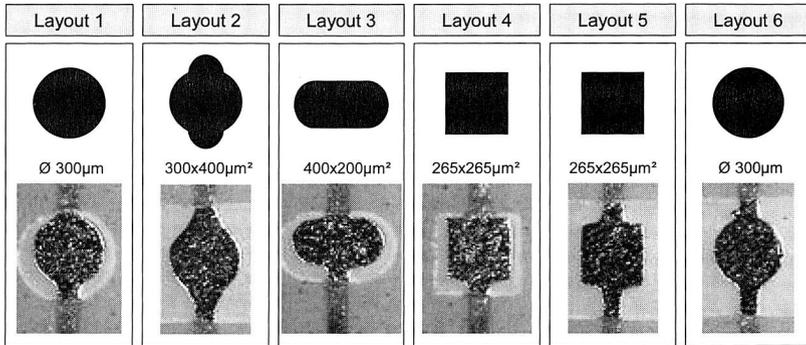


Bild 90: Die sechs Layout-Varianten für die CSP-Bauelemente und im Vergleich dazu der Ist-Zustand

6.3.2 Lotpastendruck für Flip-Chip- und CSP-Bauelemente

Da sich die Öffnungsgrößen beim Schablonendruck von Flip-Chip-Lotdepots im Grenzbereich des drucktechnisch Möglichen bewegen, gilt es hier, dies bei der Layoutwahl der Schablone zu berücksichtigen. Anschließend muss der Druckprozess mit möglichst stabilen und robusten Parametern durchgeführt werden.

Für die Flip-Chips (200µm) sind die Schablonenöffnungen im Bereich der äußeren Padreihen rechteckig gestaltet, um eine möglichst große Stegbreite zwischen benachbarten Pads zu erreichen und so einer Brückenbildung vorzubeugen. Im weniger kritischen 400µm-Pitch-Bereich kommen auch runde Öffnungen zum Einsatz. Die Werte für Area Ratio und Aspect Ratio liegen aufgrund der sehr feinen Schablonenöffnungen nicht immer innerhalb der Grenzwerte für ein stabiles Auslöseverhalten (siehe Kap. 4.2.1). Bei den CSP-Bauelementen ist die Stegbreite zwischen zwei Öffnungen aufgrund des größeren Pitches von 750µm weniger kritisch. (Bild 91)

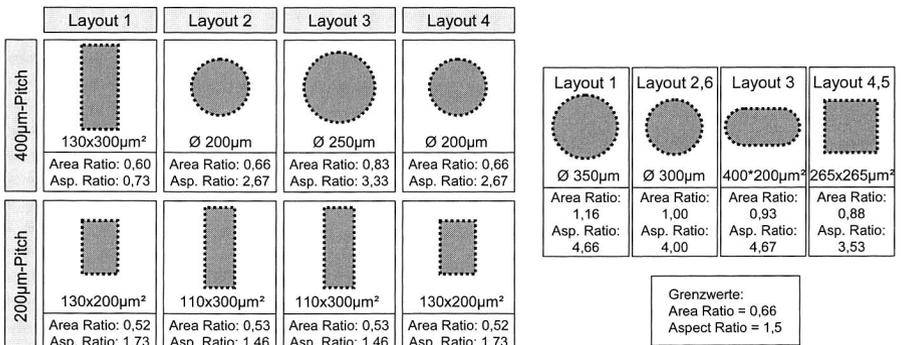


Bild 91: Schablonendruck für Flip-Chip- (links) und CSP-Bauelemente (rechts)

Der Lotpastendruck erfolgt nach experimenteller Ermittlung der optimalen Druckparameter. Dazu wird das auf vollverzinnten Leiterplatten gedruckte Ergebnis der bleifreien Lotpaste unter dem Lichtmikroskop und mit Hilfe des Kohärenzradars beurteilt. Die Rakelgeschwindigkeit variiert zwischen 15mm/s und 35mm/s und der Rakeldruck zwischen 3kg und 9kg, wobei die eigentlich unpassende Einheit „kg“ auf die Einstellung im Drucker-Setup zurückzuführen ist. Das beste Ergebnis für die verwendete Lotpaste Sn3,5Ag0,75Cu der Firma Senju vom Typ 6 (Lotpartikelgröße 5µm bis 15µm) ergibt sich bei einer Geschwindigkeit von 15mm/s und 6kg Anpressdruck.

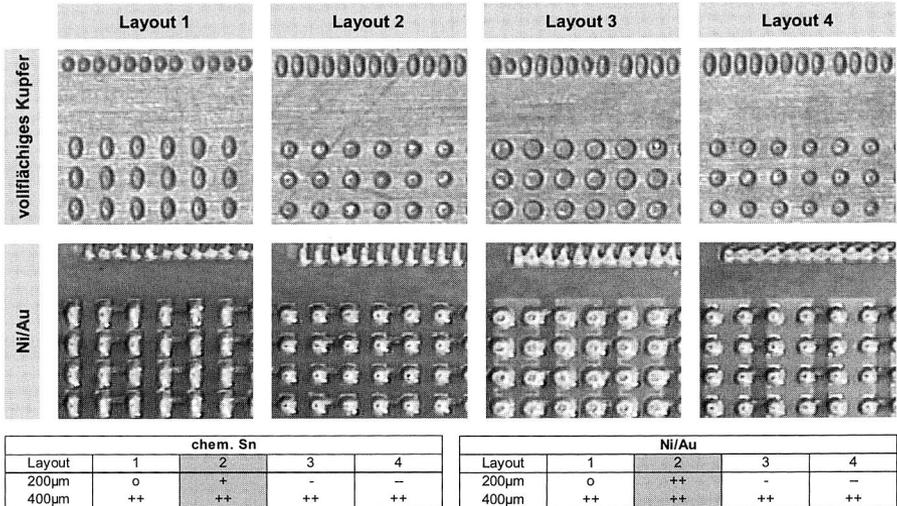


Bild 92: *Layoutvariationen für Flip-Chip-Kontakte mit 200µm und 400µm-Pitch mit teilweise deutlich erkennbarem Versatz der Lötstopmmaske*

Bild 92 stellt die mit den optimierten Parametern für die vier Layoutvariationen erzielten Ergebnisse des Schablonendrucks dar. Die obere Reihe zeigt Druckversuche auf einer unstrukturierten vollflächig mit Kupfer metallisierten Leiterplatte, darunter sind die Ergebnisse auf strukturierten Platinen mit Ni/Au-Metallisierung zu sehen. Bei keinem der vier Layoute zeigt sich Brückenbildungen im 400µm-Pitch-Bereich. Im Gegensatz zum sehr guten Lotpastendruck auf dem vollflächig mit Kupfer metallisierten Schaltungsträger zeigt sich bei den äußeren Anschlüssen (200µm-Pitch) auf strukturierten Schaltungsträgern ein sichtbar schlechteres Ergebnis. Layout 4 weist dabei unabhängig von der Metallisierung das schlechteste Ergebnis mit starker Brückenbildung auf. Ein Einfluss der Metallisierung kann auch hier nicht festgestellt werden. Das beste Ergebnis liefert Layout 2, die Lotdepots zeigen eine ausreichende Konturstabilität und keine Brückenbildung.

6.3.3 Verarbeitung im Standard-SMT-Prozess

Insgesamt 20 Schaltungsträger mit zusammen 160 Flip-Chips und 120 CSPs unterteilen sich jeweils in zehn mit chemisch Sn- und Ni/Au-Metallisierung. Eine weitere Unterscheidung erfolgt gemäß dem Lötverfahren, jeweils zehn Leiterplatten werden kondensations- und konvektionsgelötet.

Nach dem Bestücken und der Kontrolle auf Bestückversatz erfolgt das Löten im Kondensationslötoven Hotflow 5 der Firma ERSA bzw. im Kondensationslötoven LV 600 der Firma IBL jeweils mit Sattelprofilen, Bild 93.

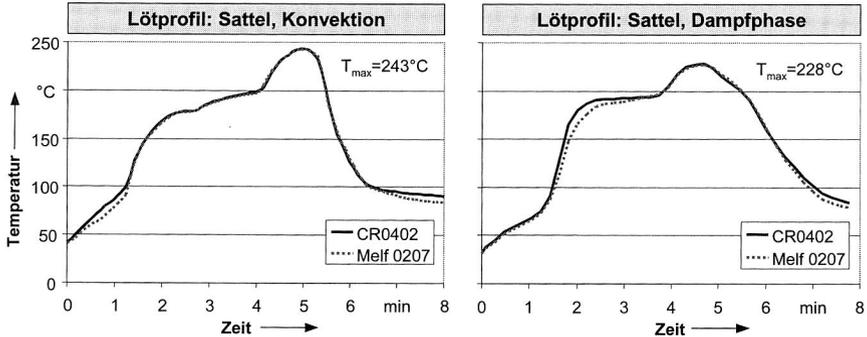


Bild 93: Lötprofil für das Konvektions- und Kondensationslöten

Im letzten Schritt wird ein Flow-Underfill appliziert. Der Underfill wird dabei L-förmig um den Flip-Chip dispent, um Luftporen zu vermeiden. Eine vollständige Aushärtung des Underfills wird bei einer Temperatur von 150°C und einer Dauer von ca. 60 Minuten erreicht.

Das Umschmelzen der Lotpaste und die Benetzung der Pads sind für beide Endoberflächen ähnlich, es zeigt sich jedoch ein Trend hinsichtlich des Lötverfahrens. Während das Konvektionslöten unter Stickstoff ausgezeichnete Ergebnisse liefert, kann es im Dampfphasenofen zu schlechterer Benetzung kommen. Dies liegt eventuell an der Restsauerstoffmenge, welche während des stufenweisen Herabnehmens des Lötguts auf die bereits thermisch belastete Lotpaste einwirkt. Das Bedecken der Oberfläche durch das kondensierte Dampfphasenmedium kann auch dazu beitragen, dass die Flussmittel nicht optimal arbeiten und anschließend nicht vollständig ausgasen können.

Im Gegensatz zu den CSP-Bauelementen und den Flip-Chip-Strukturen mit 400µm Pitch, bei denen es zu keinerlei Lotbrücken kommt, neigt bei den 200µm-Flip-Chip-Strukturen unabhängig von der Metallisierung und dem Lötverfahren Layout 4 am stärksten zur Lotbrückenbildung. Eine solche kann jedoch bei allen Varianten beobachtet werden. Das relativ beste Ergebnis für Layout 4 kann mit chemisch Sn-Metallisierung und Kondensationslöten erzielt werden. Dabei bilden sich im Mittel 2 Lotbrücken pro Bauteil aus. Layout 2 neigt unabhängig von der Metallisierung und dem Lötverfahren am wenigsten zur Lotbrückenbildung.

6.3.4 Verarbeitung mit selektiven Lötverfahren

Das selektive Verlöten der Flip-Chips geschieht mit Hilfe einer hochpräzisen Handbestückstation „Fineplacer A4“ der Firma Finetech, welche durch Stickstoff-Heißgas-Oberheizung und einen Heiztisch sehr präzise die Lötprofile der große Reflow-Ofen nachbildet. Dabei erfolgt der Lotpastenauftrag analog der SMT-Prozesskette per Schablonendruck. Der Underfill wird im letzten Schritt aufgebracht analog der SMT-Prozesskette.

Häufig wird aus Kostengründen und wegen des schwierig zu beherrschenden Schablonendrucks der Flip-Chips mit Hilfe von zusätzlichem Flussmittel direkt auf die Leiterplatte verlötet. Dabei dienen die Lotbumps des Flip-Chips als alleinige Lotquelle, wodurch natürlich auch der Stand-Off geringer ausfällt. Um das Bauteil nach dem Bestücken in Position zu halten wird eine Dip-Flux-Paste verwendet. Dabei wird das Bauteil in das auf definierte Tiefe gestrichene Dip-Flux eingetaucht und auf den Schaltungsträger gesetzt. Für das folgende selektive Löten gelten die gleichen Parameter wie im Prozess für gedruckte Lotpastendepots.

Das geringere Lotvolumen aufgrund des fehlenden Lotpastendrucks führt zu einer wesentlich geringeren Lotbrückenbildung bei Flip-Chips im 200µm-Pitch-Bereich. Bei Layout 2 und Ni/Au-Oberfläche bilden sich keine Lotbrücken, Layout 4 tendiert am stärksten zur Brückenbildung. Im Gegensatz zu den beiden anderen Prozessen zeigt die Ni/Au-Metallisierung eine deutlich geringere Neigung zur Bildung von Lotbrücken als chemisch Sn, was darauf zurückgeführt werden kann, dass die Lotbumps die Pads schneller benetzen als auf chemisch Zinn und somit weniger weit „ungeführt“ fließen können.

Die Versuche zeigen, dass das Benetzungsverhalten von der Oberflächenmetallisierung abhängig gemacht werden kann. Im Vergleich zur Ni/Au-Metallisierung muss bei chemisch Sn-Oberflächen die Peakphase des Lötprofils deutlich verlängert werden, um gute Ergebnisse zu erreichen. Die Eintauchtiefe des Dip-Flux macht sich zudem nur bei einer chemisch Sn-Metallisierung bemerkbar. Verringert man die Eintauchtiefe, so muss auch das Lötprofil, in Form einer ausgedehnteren Haltephase, angepasst werden.

6.3.5 Einflüsse auf den Stand-Off

Die Distanz zwischen Bauelement Unterseite und Leiterplatte, also annähernd die Lotbumpöhe, wird als Stand-Off bezeichnet. Wegen der unterschiedlichen Wärmeausdehnungskoeffizienten des Siliziumchips und des Schaltungsträgers entstehen thermische Spannungen, die von der Lötstelle ausgeglichen werden müssen. Dabei ist ein möglichst hoher Stand-Off von Vorteil.

Bis auf eine Ausnahme (chemisch Sn-Kondensation/Layout 3) zeigen alle NSMD-Pads einen geringeren Stand-Off als die SMD-Layouts, da bei den NSMD-Pads eine vollständige Benetzung des gesamten Pads auch an den Flanken erfolgt. Die insgesamt breitere Lotkugel ist bei gleichem Lotvolumen folglich niedriger. Unterschiede gibt es auch bei den Lötverfahren: Kondensationsgelötete Flip-Chips zeigen höhere Stand-Off-

Werte. Durch das schrittweise Absenken der Baugruppe in die Dampfphase wird ein angepasstes Lötprofil erzeugt. Die Baugruppe befindet sich dadurch eine gewisse Zeit in einem mit Luftsauerstoff durchmischten Bereich, wofür das Flussmittel des verwendeten Lots der Klasse 6 nicht ausgelegt ist. Dies kann ein Grund für das schlechter Umschmelz- und Benetzungsverhalten in VP-Öfen sein. Eine schlechte Benetzung ergibt eine kleinere Kontaktfläche, was wiederum zu größeren Lotkugeln und damit zu einem höheren Stand-Off führt.

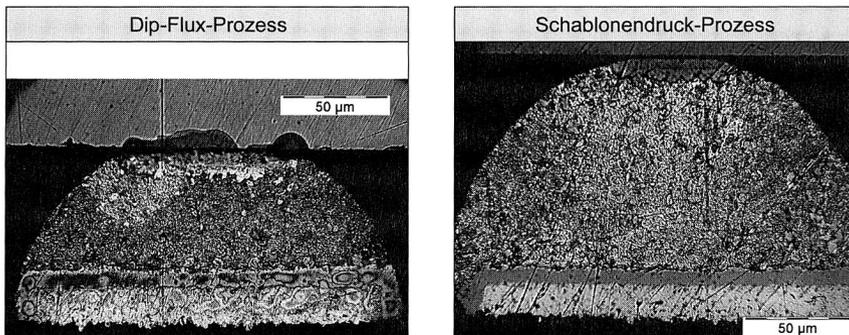


Bild 94: Unterschiedlicher Stand-Off zwischen Dip-Flux-Prozess und Lotpastendruck+Lotbumps, beides Layout 4, Ni/Au-Metallisierung

Im Vergleich zu den im In-Line-Prozess verarbeiteten Flip-Chips haben die im Tacky-Flux-Prozess bestückt und gelöteten Bauelemente aufgrund der geringeren Lotmenge einen deutlich geringeren Stand-Off (Bild 94). Da hier das Lotvolumen bei allen Layoutvarianten identisch ist, kann man in Bild 95 den Einfluss der Endoberfläche und der benetzbaren Fläche sehr gut erkennen.

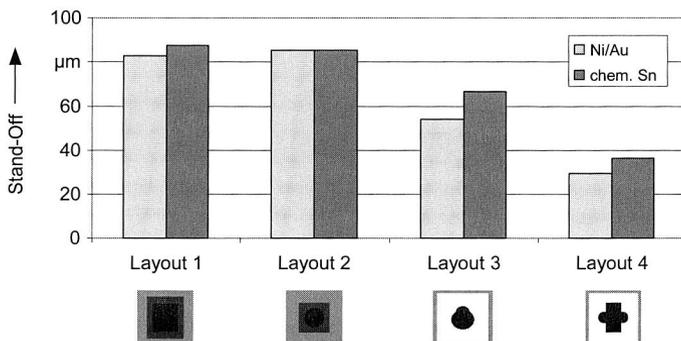


Bild 95: Einfluss des Layouts und der Oberflächenmetallisierung auf den Stand-Off der Flip-Chips. Selektiv gelötet im Dip-Flux-Prozess

Die besseren Benetzungseigenschaften von Ni/Au und größere Pads bewirken einen geringeren Stand-Off. Durch einen geringeren Stand-Off führt die unterschiedliche Aus-

dehnung der Substrate und Flip-Chips zu einer höheren Belastung in der Lötstelle, was zu Rissbildung und komplettem Versagen führen kann.

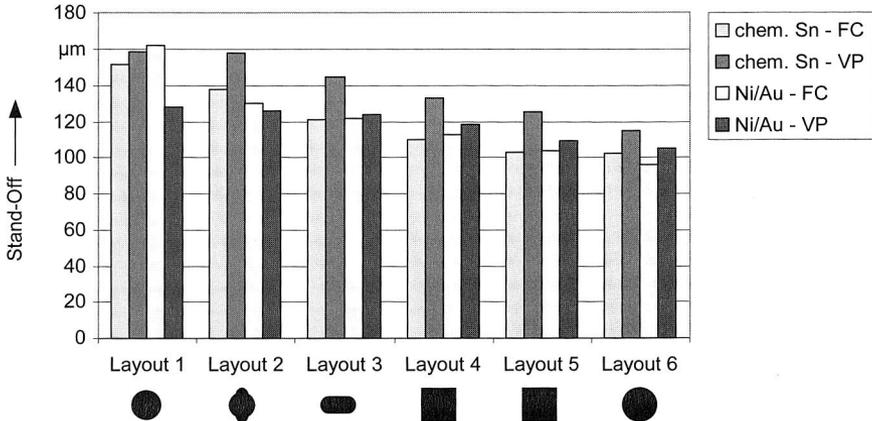


Bild 96: Einfluss von Layout, Oberflächenmetallisierung und Lötverfahren auf den Stand-Off der CSPs

Bild 96 zeigt, dass der Stand-Off der CSP abnimmt, je weniger das Pad durch die Lötstopmmaske begrenzt wird. Dies ist von der Endoberfläche bzw. dem Lötverfahren unabhängig. Bis auf wenige Ausnahmen zeigt sich auch bei den CSPs ein erhöhter Stand-Off für die kondensationsgelöteten Bauelemente. Verantwortlich dafür sind die gleichen Vorgänge während des Dampfphasenlötens wie bei den Flip-Chips.

6.3.6 Röntgenanalyse der Layoutvariationen bei Flip-Chips

Gewollte Verzerrungen einer guten Lötstelle zur einfachen 2D-Röntgeninspektion zu nutzen, sind am Beispiel von BGA und CSP bereits erfolgreich umgesetzt worden. Aufgrund des sehr engen Pitches und den damit verbundenen sehr feinen Strukturen bei Flip-Chip-Bauelementen ist die einfache Umsetzung der Variation der Anschluss pads bei diesen Rastermaßen kritisch. Demzufolge ist eine im Gegensatz zu BGA-Baugruppen weniger starke asymmetrische Ausbildung der Lötstelle zu beobachten.

Bild 97 zeigt exemplarisch Röntgenaufnahmen der Layoutvariationen auf Ni/Au-Metallisierung konvektionsgelöteter Flip-Chips. Betrachtet man zuerst die 400µm Pitch-Bereiche, so stellt Layout 2 das Referenzlayout dar. Bei Layout 1 bildet sich begünstigt durch den Lötstopplack ein deutlich sichtbarer asymmetrischer Kontakt mit der viereckigen Padfläche aus. Obwohl auch Layout 3 deutlich von einer Kreisform abweicht, ist ein Unterschied zu Layout 2 unter dem Röntgenmikroskop kaum sichtbar. Layout 4 kann durch die geringere Lotmenge und die viereckige Padform per Röntgenbild gut kontrolliert werden. Allgemein ist eine deutliche Porenbildung im Bereich der 400µm-Pitch-Kontakte bei Layout 3 und 4 zu erkennen, die allerdings nur bei kondensationsgelöteten Bauelementen auftritt. Das schlechtere Umschmelzverhalten der Klasse 6 Lotpasten

beim Kondensationslöten und das durch den Kondensatfilm behinderte Ausgasen der Flussmittelbestandteile können mit für die verstärkte Porenbildung verantwortlich sein.

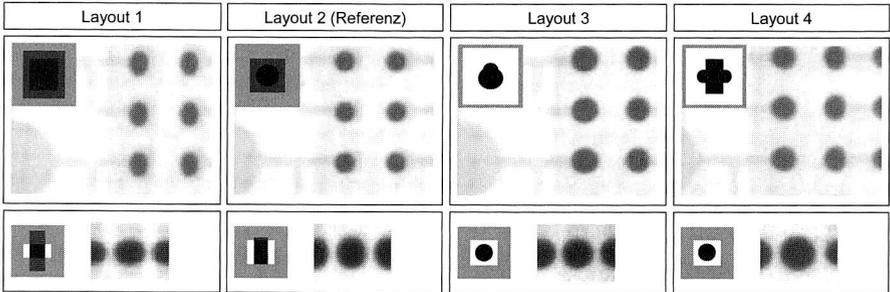


Bild 97: Röntgenanalyse der veränderten Anschlussgeometrien nach dem Löten. Oben der Area-Array-Bereich mit 400µm Raster, unten die beiden Anschlussreihen mit jeweils 200µm Pitch. Konvektionsgelötet auf Ni/Au

Im Bereich der äußeren Anschlussreihen mit 200µm Pitch beschränkt sich die Layoutvariation aufgrund der nochmals feineren Strukturen auf den Einsatz von Lötstopplack zum präzisen Abgrenzen der Pads. Zudem kann das Lotvolumen variiert werden, wodurch allerdings die Gefahr der Lotbrückenbildung steigt. Layout 3 und 4 haben die gleiche Anschlussfläche und unterscheiden sich lediglich durch die Lotpastenmenge. Bei beiden Layout-Varianten bildet sich eine kreisrunde Lötstelle, weswegen offene Kontakte hier mit 2D-Röntgenuntersuchungen nicht zuverlässig detektiert werden können. Layout 1 und 2 bilden mit rechteckigen Anschlussflächen einen länglichen Kontakt aus, der sich gut von einem kreisrunden Kontakt unterscheiden lässt.

Einflüsse der Metallisierung und des Lötverfahrens

Bild 98 zeigt die Röntgenaufnahmen von Layout 1 und 4 (400µm-Pitch) für kondensationsgelötete, konvektionsgelötete, selektiv gelötete und im Dip-Flux-Verfahren verarbeitete Flip-Chips. Mit Ausnahme des Dip-Flux-Prozesses hat das Lötverfahren keinen Einfluss auf die Form der Lötstelle. Diese bildet sich immer asymmetrisch aus und zeigt minimale Unterschiede zwischen den Verfahren. Der fehlende Lotpastendruck und das dadurch geringere Lotvolumen sind für die schlechte Erkennbarkeit beim Dip-Fluxen verantwortlich. Da weniger Lot zur Verfügung steht, um einen Lotball auszubilden, kann dieser nicht deutlich von der Kontaktfläche unterschieden werden. Ebenso wie das Lötverfahren bleibt auch die Oberflächenmetallisierung ohne Einfluss auf die Lötstelle. Für die 200µm-Pitch-Kontakte des Flip-Chips gelten die gleichen Ergebnisse.

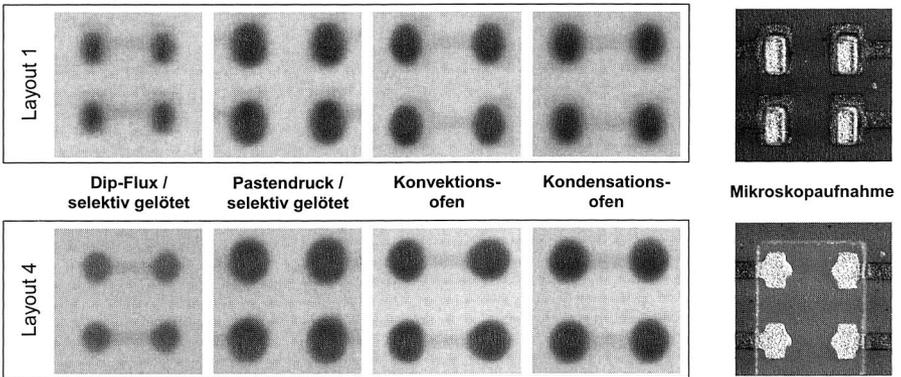


Bild 98: Röntgenbilder mit veränderten Anschlussgeometrien auf Ni/Au. Deutlich ist der Einfluss der Lotmenge zu erkennen

6.3.7 Röntgenanalyse der Layoutvariationen bei CSPs

Eine zuverlässige Röntgenanalyse mit stark veränderten Layoutvariationen für CSPs ist in Versuchen als stabil reproduzierbar bewiesen. Hier soll gezeigt werden, dass auch mit Standard-NSMD-Pads eine ausreichend starke asymmetrische Verformung erreicht werden kann, um eine ungenügende Benetzung mittels 2D-Röntgendurchstrahlung zu detektieren. Abgesehen von Layout 4 bildet sich bei den restlichen Layoutvariationen ein von einer runden Lötstelle differenzierbarer Lotball aus, Bild 99. Layout 1 zeigt sehr gut, dass sich auch mit einer sehr nah an das Pad heranreichenden Lotstopmmaske ein zufriedenstellendes Ergebnis erreichen lässt. Die besten Ergebnisse lassen sich mit einer deutlich abgeänderten Padfläche erreichen (Layout 2 und 3). Aber auch Layout 5 und 6 mit Standardpadflächen erzielen ein sehr gutes Resultat aufgrund einer weiträumigen Abgrenzung durch die Lotstopmmaske. Die quadratische Kontaktfläche von Layout 4 liefert das schlechteste Ergebnis. Die Metallisierung und das Lötverfahren haben keinen Einfluss auf die Ausbildung der asymmetrischen Lotballs.

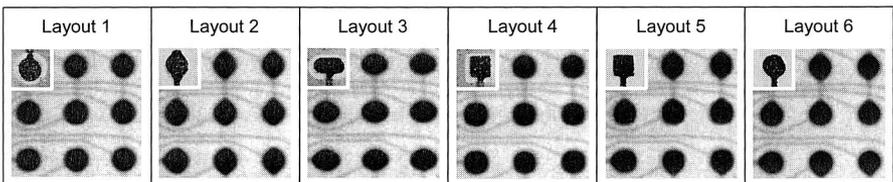


Bild 99: Röntgenanalyse und Mikroskopaufnahme der sechs CSP-Layoutvariationen mit 750µm Pitch. Metallisierung: Ni/Au, konvektionsgelötet

Auch bei den CSP-Bauelementen tritt Porenbildung auf. Besonders intensiv ist diese bei kondensationsgelöteten Bauteilen. Hier gilt der gleiche Grund für die Entstehung wie bei den Flip-Chips. Die Porenbildung ist dabei unabhängig von Layout und Oberflächenmetallisierung.

6.3.8 Automatisierte Fehlererkennung

Wie zuvor gezeigt, ist eine manuelle Kontrolle der absichtlich deformierten Anschlussgeometrien möglich. Um die Möglichkeit einer automatisierten Fehlererkennung zu testen, werden Platinen mit konvektionsgelöteten Flip-Chips auf Ni/Au-Metallisierung in einer Röntgenzelle mit integrierter automatischer Bildverarbeitungssoftware untersucht. Die Aufnahmen werden von der Software analysiert, wobei alle Lotballs als defekt einstuft werden, die eine gewisse Abweichung von der Kreisform überschreiten. Durch Anpassen der Software könnte so durch Invertierung des Ergebnisses die Auswertung automatisiert werden, da alle Kontakte mit einer zu gleichförmigen Rundheit eine offene Lötstelle darstellen.

Bild 100 zeigt eine Aufnahme der automatischen Bildererkennung von Layout 1 (400µm-Pitch). Alle Lotballs weisen eine Abweichung der Rundheit von mindestens 24% auf, was den Grenzwert für die Unterscheidung zwischen „gelötet“ und „ungelötet“ darstellen kann. Für Layout 4 kann ein ähnliches eindeutiges Ergebnis erzielt werden, wenn auch die Abweichung geringer ausfällt. Bei der automatisierten Fehleranalyse von Layout 3 kann eine solche Grenze nicht ausreichend sicher gezogen werden, das Referenzlayout 2 weist noch geringere Abweichungen vom optimalen Kreis auf. Das Problem, dass Lotbrücken wegen ihrer starken Abweichung vom idealen Kreis als defekte Kontakte und in diesem Fall dann als gute Lötstelle erkannt werden, ist zwar korrekt, in der Praxis kann dies durch eine maximal zulässige Abweichung von der Rundheit ausgeschlossen werden.

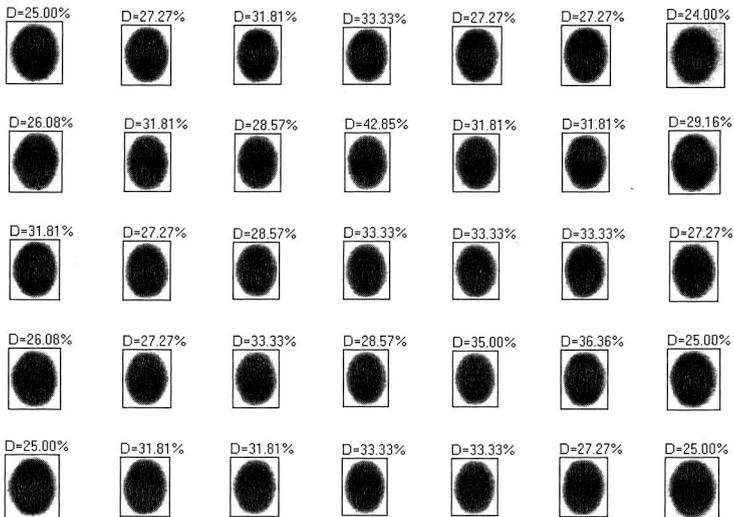


Bild 100: Ergebnis der automatisierten Analyse von Flip-Chips mit Layout 1

Die automatische Bildererkennung bei den CSP-Layoutvariationen liefert lediglich für die Layouts 2, 3, 5 und 6 ausreichend gute Werte, da bei ihnen die Abweichung von der

Rundheit konstant über 20% liegt. Bei den zwei anderen Variationen schwankt die Abweichung sehr stark, wodurch eine automatisierte Bilderkennung erschwert wird.

Zusammenfassend sind in Tabelle 18 die Ergebnisse der Röntgeninspektion dargestellt und nach Flip-Chip 200µm- bzw. 400µm-Kontakte und CSPs gegliedert. Die Metallisierung und das Lötverfahren haben keine Auswirkung auf das Resultat. Im Dip-Flux-Prozess verarbeitete Bauelemente sind aufgrund der geringeren Lotpastenmenge und der deswegen geringeren Benetzung nicht für die automatische Röntgeninspektion geeignet.

		Layout 1	Layout 2	Layout 3	Layout 4	Layout 5	Layout 6
Flip-Chip	200µm	++	++	o	o		
	400µm	++	o	o	+		
CSP		o	++	++	o	++	++

++ = stark asymmetrische Lotkugel + = leichte asymmetrische Lotkugel o = keine asymmetrische Lotkugel

Tabelle 18: Eignung der verschiedenen Layout-Varianten zur Detektierung einer guten Benetzung der Anschluss pads

6.3.9 Zuverlässigkeit der Lötverbindungen

Allgemein sind die Ergebnisse bei allen Lötverfahren mit gedruckter Lotpaste relativ ähnlich. Tendenziell erreicht man mit Konvektionslötten bessere Zuverlässigkeiten als mit dem Dampfphasenofen, das chemisch Zinn ist etwas schlechter im Vergleich zur Nickel/Gold-Oberfläche. Im Gegensatz dazu erkennt man deutliche Unterschiede beim Dip-Flux Prozess. Hier zeigen sich auf Ni/Au-Metallisierung eine mehr als sechsfach höher zu erwartende Lebensdauer als bei allen anderen Kombinationen (Bild 101). Gerade beim Dip-Flux-Verfahren ist die Lötprofilwahl entscheidend, auf chemisch Zinn benötigt man deutlich längere Peakphasen als bei Nickel-Gold, um akzeptable Werte zu erzielen.

Bei der Auswertung der zu erwartenden charakteristischen Lebensdauer der verschiedenen Proben haben sich bei 400µm Pitch signifikante Vorteile für das unveränderte Layout 2 ergeben, siehe Bild 103. Eine Verzerrung der Padgeometrie hat offenbar bei feinsten Strukturen einen schwächenden Einfluss auf die Lötstelle. Allgemein sind jedoch sehr wenige oder gar keine Bauelemente ausgefallen, sodass die Berechnung der charakteristischen Lebensdauer nur als Tendenz zu werten ist und keine absolute Wertung darstellen kann. Bei den 200µm Pitch Strukturen scheint Layout 3 am schlechtesten abzuschneiden. Die auch im Röntgenbild sehr gut zu detektierenden Layoutvarianten 1 (mit Lotpastendruck) und 2 (für Dip-Flux-Prozess) sind am zuverlässigsten.

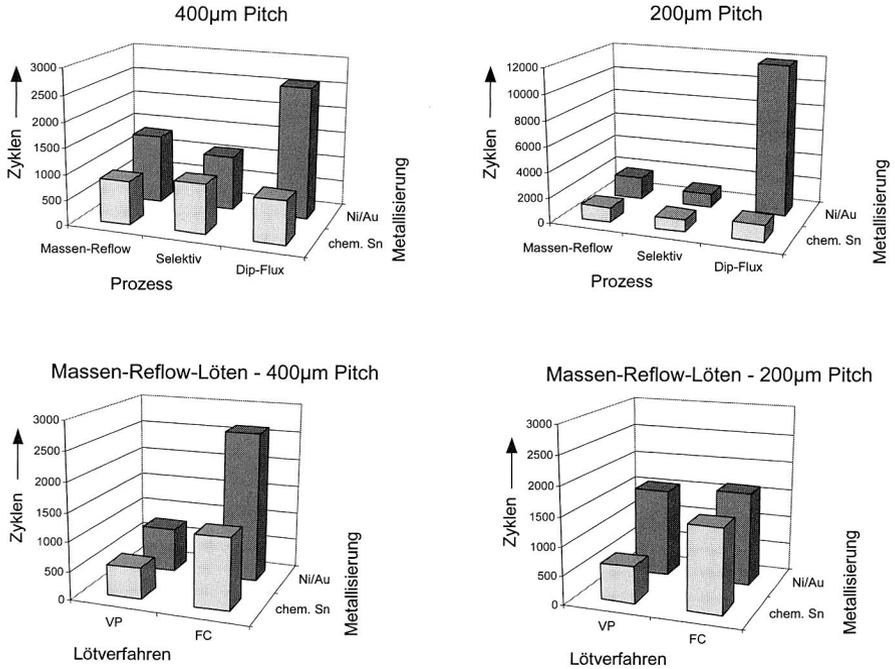


Bild 101: Auswertung der charakteristischen Lebensdauer der Flip-Chip-Verbindungen, getrennt nach 400µm Pitch und 200µm Pitch

Nach 1000 Zyklen im Klimaschrank ist bei der chemisch Sn-Metallisierung deutliches Wachstum von intermetallischen Phasen (IMV) zu erkennen. Dabei hat sich zwischen SnAgCu-Lote und chemisch Zinn-Beschichtung eine Cu_6Sn_5 -Schicht gebildet und eine weitere, wesentlich dünnere Schicht in Richtung des Leiterbahnkupfers, da dieses im festen Zustand weniger gelöst wird (links in Bild 102). Auch bei Metallisierungen mit Nickel als Sperrschicht bilden sich intermetallische Phasen mit dem bleifreien Lot SnAgCu aus, jedoch wesentlich langsamer als auf blankem Kupfer. Im Gegensatz zu der Phasenbildung bei chemisch Sn-Metallisierung bildet sich die $(Au, Ni)Sn_4$ -Phase nicht gleichmäßig aus, sondern nur an vereinzelten Stellen. Dadurch kommt es nicht zu einem Versagen entlang der kompletten Schicht, wie bei chemisch Sn-Oberfläche, sondern es bilden sich feine Risse zwischen den $(Au, Ni)Sn_4$ -Partikeln, die einen Ermüdungsbruch herbeiführen. Zusätzlich bildet das Kupfer aus der bleifreien Lotpaste eine $(CuNi)_3Sn_2$ -Schicht, die sich zwischen die Ni-Grenze und der $(Au, Ni)Sn_4$ -Schicht ausbreitet [132]. Unabhängig von der Metallisierung und dem Lötverfahren sind Auskristallisierungen in den Lotkugeln zu sehen.

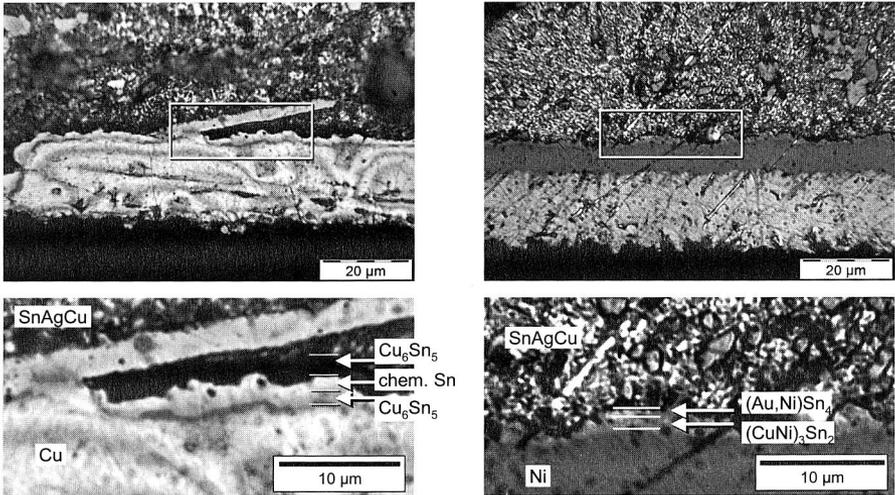
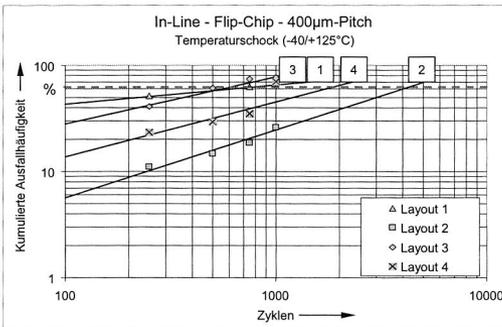


Bild 102: Ausbildung der IMV bei chemisch Zinn (links) und Nickel-Gold-Schichten (rechts), beides konvektionsgelötet

Insgesamt lässt sich kein direkter Zusammenhang zwischen dem Stand-Off der vier getesteten Layoutvarianten und der charakteristischen Zuverlässigkeit erkennen, da Lötstellen mit kleineren Stand-Off-Werten dennoch teilweise deutlich über den Kombinationen mit höherem Abstand zwischen Flip-Chip und Substrat liegen. Hierbei spielt eine Rolle, dass in die Zuverlässigkeit der Lötverbindung auch die Fläche eingeht, mit der das Lot Kontakt hat zum Pad. Diese ist durch die unterschiedlichen Anschlussgeometrien nicht direkt vergleichbar.



400µm - In-Line				
	Layout 1	Layout 2	Layout 3	Layout 4
Gesamt	Beta 1,7	1,1	1,7	1,3
	Alpha 891	3332	668	1267
chem. Sn	Beta 1,2	1,1	1,7	1,2
	Alpha 723	2413	515	1104
Ni/Au	Beta 1,0	0,9	1,7	4,5
	Alpha 1207	2799	885	1159

400µm - In-Line				
	Layout 1	Layout 2	Layout 3	Layout 4
chem. Sn - VP	Beta 1,3	1,6	1,8	1,4
	Alpha 495	629	489	542
Ni/Au - VP	Beta 1,3	0,9	1,7	4,4
	Alpha 495	2799	663	954
chem. Sn - FC	Beta 1,2		1,5	1,1
	Alpha 1010		542	2187
Ni/Au - FC	Beta		1,7	
	Alpha		1204	

Angabe d. charakteristischen Lebensdauer (Alpha) in Zyklen; Leere Felder: ungenügende Anzahl von Ausfällen, um die charakteristische Lebensdauer bestimmen zu können

Bild 103: Im Weibull-Diagramm deutlich sichtbare Vorteile für das Layout 2 bei 400µm Pitch hinsichtlich charakteristischer Lebensdauer (links), rechts ausgewertet nach Lötverfahren und Oberfläche

In Tabelle 19 ist die Gesamtbewertung der Verarbeitbarkeit für Flip-Chips mit Layout-Variationen zusammengestellt. Hinsichtlich Röntgeninspektion und Zuverlässigkeit soll-

ten Flip-Chips mit den Layoutvarianten 1 für 400µm Pitch und Layout 1 oder 2 für 200µm Pitch im Konvektionsofen verarbeitet werden, um bestmögliche Ergebnisse zu erzielen.

	Layout 1		Layout 2		Layout 3		Layout 4	
	200µm	400µm	200µm	400µm	200µm	400µm	200µm	400µm
Druckbarkeit	◐	●	●	●	○	●	○	●
Röntgeninspektion	●	●	●	○	○	○	○	●
Langzeitverhalten	◐	◐	●	●	○	◐	◐	○
Gesamtbewertung	◐	●	●	◐	○	◐	◐	◐

● sehr gutes Ergebnis ◐ ausreichendes Ergebnis ○ schlechtes Ergebnis

Tabelle 19: Bewertung der alternativen Flip-Chip-Varianten hinsichtlich Verarbeitung, Inspektion und Zuverlässigkeit

Chip Scale Packages

Während der beschleunigten Alterung sind aus dem gesamten Testfeld lediglich zwei Bauelemente ausgefallen, beide auf chemisch Sn konvektionsgelötet. Allgemein hat die beschleunigte Alterung keinen Einfluss auf die offline messbaren Widerstände. Unabhängig vom Layout, der Oberflächenmetallisierung oder dem Lötverfahren liegt dieser zwischen $7,0 \Omega$ und $7,6 \Omega$ und ist somit äußerst konstant. Die Standardabweichung beträgt maximal $0,5 \Omega$ und zeigt eine hohe Prozesssicherheit. Insgesamt ist die Zuverlässigkeit der Chip Scale Packages auch mit verzerrten Anschlussstrukturen sehr gut.

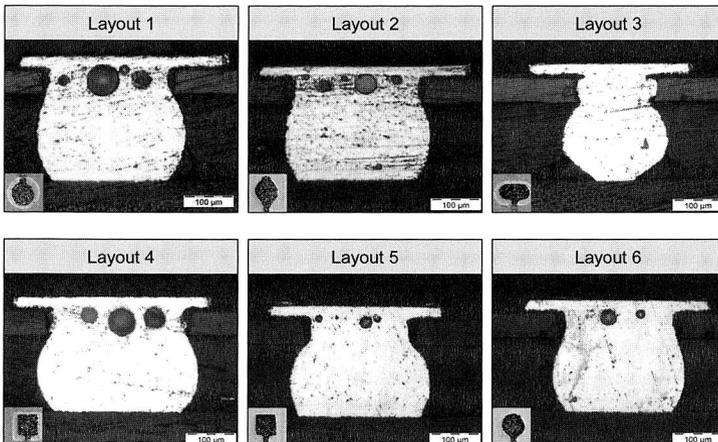


Bild 104: Deutlich sichtbare Porenbildung in den Lötstellen (chemisch Sn, konvektionsgelötet) auf Seite der CSP-Bauelemente

In Schliffbildern ist eine relativ starke Porenbildung an der Kontaktstelle zwischen Lotbump und CSP-Unterseite zu erkennen, zwischen der Nickel-Sperrschicht und dem SAC-Lot hat sich eine dünne intermetallische Phase gebildet (Bild 104). Beides scheint jedoch keinen schwächenden Einfluss auf die Lötstelle zu haben. Eine Rissbildung nach 1000 Temperaturwechseln ist in keinem Fall vorhanden.

6.4 Leitkleben als Alternative für die Verarbeitung von Area-Array-Bauelementen mit feinsten Anschlussstrukturen

Die Verarbeitung von Flip-Chips auf organischen Materialien bedarf einer aufwendigeren Prozesskette als bei gehäusten Bauelementen, da zur Entlastung der Lotbumps vom thermisch induzierten Stress immer ein Underfill appliziert werden muss, was einen zusätzlichen Prozessschritt darstellt. Alternativ zum Löten bietet sich daher das anisotrope Leitkleben an, da hier flächig bereits vor dem Setzen der Chips der Klebstoff auf die Pads aufgetragen wird und nach dem Aushärten gleich die Funktion eines Underfills übernimmt.

Im Folgenden werden daher die Prozesse anisotropes Leitkleben (Anisotropic Conductive Adhesive, ACA) und Löten auf starren Leiterplatten und flexiblen Schaltungsträgern miteinander verglichen. Die Prozesskette, die Verarbeitbarkeit und das Langzeitverhalten sollten dabei betrachtet werden.

6.4.1 Untersuchte Materialien

Für die starren FR4-Substrate werden ähnliche Platinen verwendet wie im vorherigen Kapitel. Als Oberfläche kommen chemisch Zinn, Nickel-Gold und Bondgold, also eine für das Bonden verstärkte Goldschicht auf Nickel, zum Einsatz. Bei den Folienmaterialien werden Liquid Crystal Polymer (LCP) und Polyimid (PI) mit Nickel-Gold und chemisch Zinn als Endoberfläche verarbeitet, bei Polysiloxan (PSI) steht ausschließlich chemisch Sn als Endmetallisierung zur Verfügung. Für den Lötprozess wird der Flip-Chip Typ 3 von PacTech mit SnAgCu-Lotbumps verwendet, für das Leitkleben wird allerdings anstelle des Lots ein Nickel-Gold-Bump mit 20µm Höhe verwendet. Eine Besonderheit gilt für den L8AA-Chip, er wird sowohl beim Löten wie auch beim Leitkleben mit SnAgCu-Lotbumps verarbeitet.

Kleber	Basisharz	Füllstoff	Partikelgröße	CTE unter/ über T _g
A	Epoxidharz	Au-beschichtete Ni-Partikel	ca. 8µm	69/ 182 ppm/K
B	Epoxidharz	Ni/Au-umhüllte Polymerkugeln	ca. 8µm	69/ 182 ppm/K

Tabelle 20: Für die Versuchsreihe verwendete anisotrope Leitkleber

Als Leitkleber kommen die in Tabelle 20 gelisteten Epoxidharze zum Einsatz, welche sich nur durch das Füllmaterial unterscheiden. Die reversibel deformierbaren Polymerkugeln sind in der Herstellung aufwendiger und teurer, können aber kleinere Ausdehnungen in z-Richtung besser kompensieren als die starren Nickelpartikel.

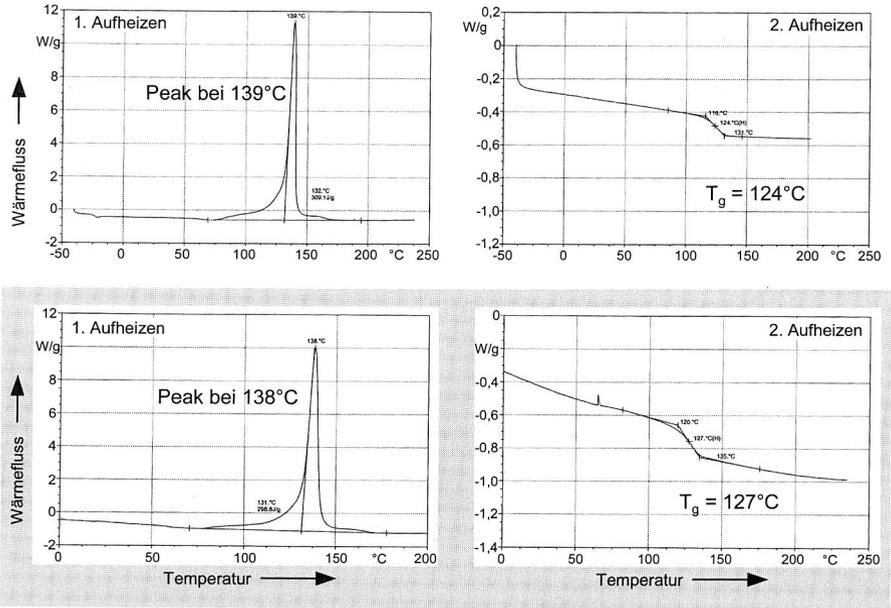


Bild 105: DSC-Analysen der Kleber A (oben, Ni-Partikel) und B (Polymerkugeln)

Eine DSC-Analyse (Bild 105) der beiden Kleber zeigt, dass sich das Basispolymer durch die unterschiedlichen Füllstoffe in seinen Eigenschaften nur unwesentlich verändert, der ermittelte T_g -Wert liegt mit 124°C bzw. 127°C im Bereich von Standard-FR4-Basissubstraten [27]. Wünschenswert wäre dabei vor allem für Anwendungen mit höheren Einsatztemperaturen eine höhere Glasübergangstemperatur, da einer der Vorteile von Klebern die Fähigkeit ist, kurzfristig sogar deutlich oberhalb der Dauergebrauchstemperatur zu arbeiten.

6.4.2 Pad-Layout für Leitkleben

Auf Substratseite ist für eine stabile Klebeverbindung ein möglichst großes Pad anzustreben, damit sich viele Leitpfade ausbilden können und Bestückversatz ausgeglichen werden kann. Bei zu großen Kontaktflächen kann es allerdings durch versetzte Bauelemente oder Leitpartikel zu Kurzschlüssen in x- und y-Richtung kommen. Deswegen ist darauf zu achten, dass der Durchmesser der Leitpartikel signifikant kleiner ist, als der Abstand zwischen zwei Pads. Vier Layoutvarianten werden auf starrem Substrat untersucht, zwei davon auch für das Löten genutzt. Details sind in Bild 106 zu erkennen. Beim Leitkleben wird kein Lötstopplack benötigt, dieser kann beim Fließen eventuell hinderlich wirken und durch seine Dicke die Kontaktbildung zwischen Chip und Pad stören. Da allerdings beim Löten für feinste Strukturen Lötstopplack erforderlich ist, werden diese Layoutvarianten mit untersucht. Auf den Foliensubstraten wird ein einheitliches Pad-Layout verwendet.

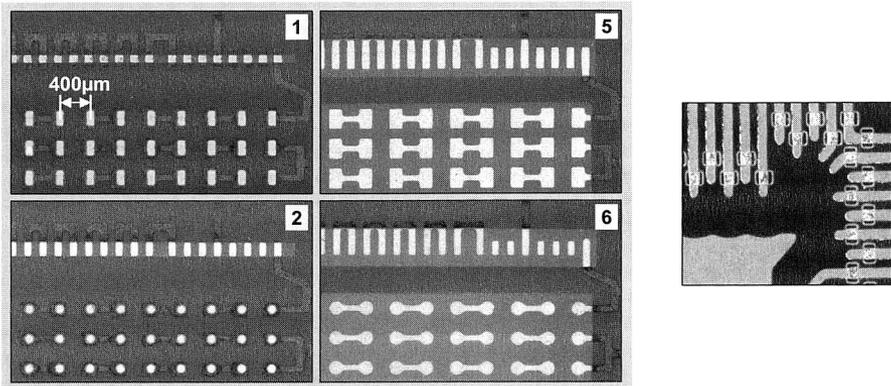


Bild 106: Lötstopplackdefinierte Layout-Varianten 1 und 2 links, lötstopplackfrei Layout 5 und 6, Mitte, für den PacTech Flip-Chip auf FR4. Rechts das lötstopplackdefinierte Layout für den L8AA-Chip auf Flex

6.4.3 Prozesskette beim anisotropen Kleben

Beim direkten Vergleich der beiden Prozessketten Leitkleben und selektives Lötten zeigt sich, dass für die Verarbeitung mittels anisotroper Kleber weniger Prozessschritte notwendig sind (Bild 107 und Bild 108). Da beim Kleben jeder Chip einzeln während des Aushärtens eine definierte Temperatur-Kraft-Belastung benötigt, können mit dem eingesetzten Fineplacer-Positioniersystem nicht mehrere Chips gleichzeitig verarbeitet werden. Dem gegenüber können bei Bedarf im Dip-Flux-Prozess mehrere Chips manuell gesetzt und dann im Reflow-Ofen gemeinsam verlötet werden, was hier jedoch nicht weiter verfolgt wird.

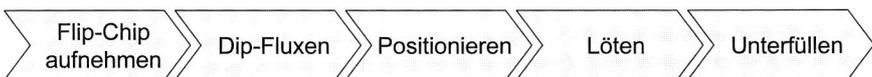


Bild 107: Prozessschritte für das selektive Lötten von Flip-Chips im Dip-Flux-Prozess

Beide Varianten werden mit dem Fineplacer-System verarbeitet, wobei zwischen den beiden Aufbauten umgerüstet werden muss. Als Rework-Station kann es sehr präzise die notwendigen Temperaturprofile mittels Heizplatte und Heißgasdüse unter Stickstoffatmosphäre analog den Massen-Reflow-Anlagen nachbilden. Für die ACA-Anwendung findet anstelle der Heißgasdüse eine Thermode mit fein justierbarem Anpressgewicht Einsatz, die Flip-Chips werden dabei mit 45N und 80N verarbeitet.

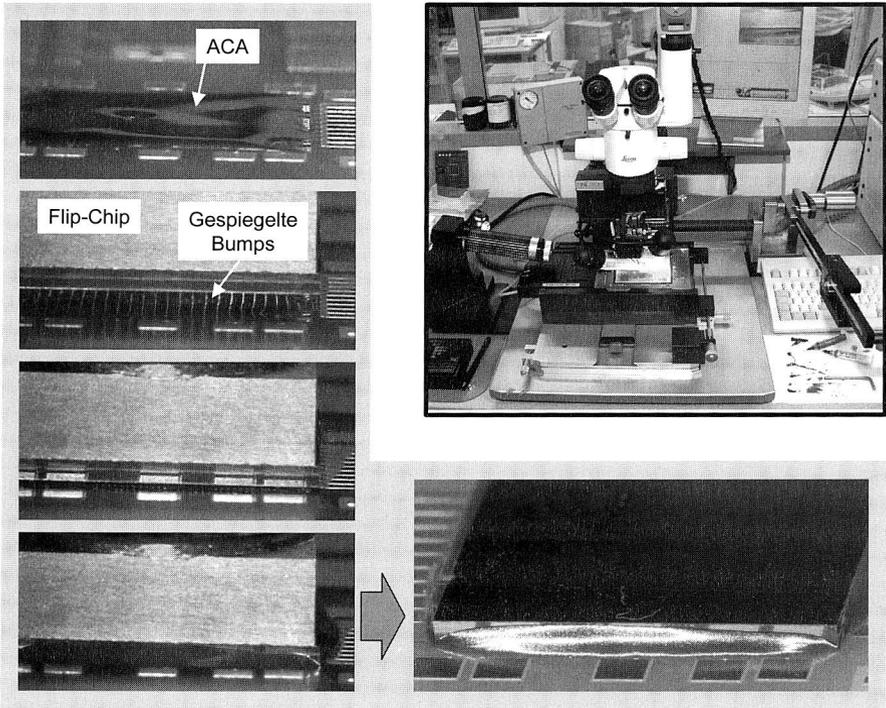


Bild 108: Prozessablauf beim anisotropen Leitleben (links), Fineplacer System (oben rechts), ausgehärteter Kleber unten rechts

Das Aufheizen der Flip-Chips durch Thermoden von oben ist notwendig, wie Vorversuche gezeigt haben. Ein Aufheizen des FR4-Substrats durch die Unterheizung alleine ist nicht ausreichend. In diesen Fällen dehnt sich das FR4 stark in vertikaler Achse aus und zieht sich nach dem Erstarren des ACA wieder zusammen, was zu Rissbildung zwischen Chip und Substrat führt (Bild 109). [162]

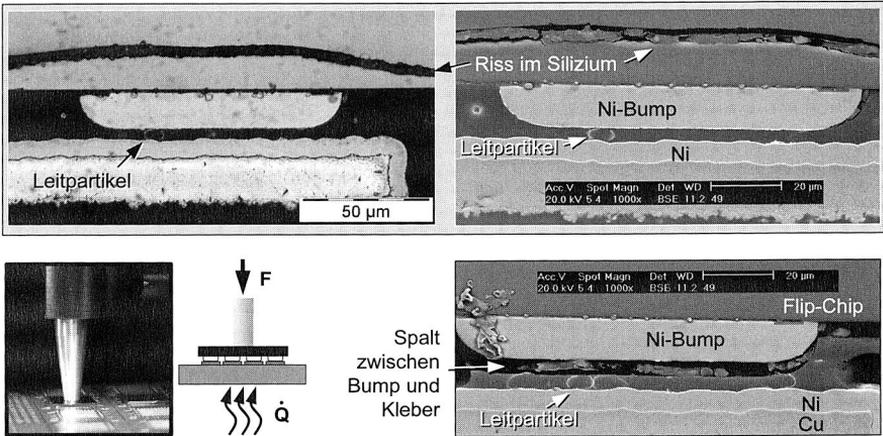


Bild 109: Durch ausschließliches Heizen von unten provozierte Fehler: Riss im Flip-Chip (oben links als Schliffbild, oben rechts als REM-Aufnahme), Riss zwischen Kleber und Bump (unten, REM)

Auftragen von anisotropen Leitklebstoffen

Die Menge bzw. die Schichtdicke des aufzutragenden Klebstoffes ergibt sich aus der Summe der Höhe der Kontaktfläche, der Höhe des Bumps und dem Durchmesser eines Leitpigmentes. Durch eine zu geringe Schichtdicke steigt die Wahrscheinlichkeit, dass sich Hohlräume zwischen den Bumps bilden, was die mechanische Festigkeit der Klebestelle schwächt. Zudem kann es zu Feuchteinlagerungen kommen, was beides negativen Einfluss auf die Zuverlässigkeit der Kontaktstelle haben kann.

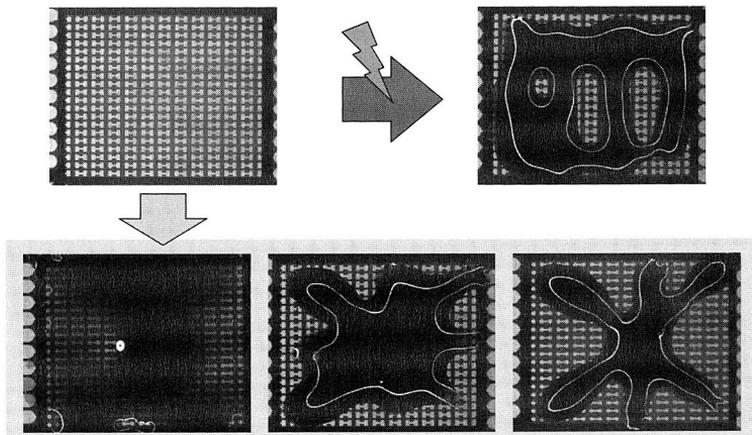


Bild 110: Günstig sind vollflächiger oder kreuzförmiger ACA-Auftrag auf das Substrat (unten). Das Layout oben rechts provoziert Luftpinschlüsse

Die Vermeidung einer Überdosierung ist bei Leitklebstoffen auch unter ökonomischer Hinsicht wichtig, da die Füllstoffe der Kleber sehr teuer sind. Eine optimale Strategie zum Auftrag von Klebstoffen ist es daher, möglichst Luftpneinschlüsse zu vermeiden. Zugleich müssen alle Pads ausreichend mit Kleber überzogen sein, bevor der Kontaktspace beim Absetzen des Flip-Chips so klein wird, dass kein Fließen der Leitpartikel mehr möglich ist. Flächiges oder kreuzförmiges Aufbringen des Klebers zeigt dabei gute Ergebnisse, siehe Bild 110.

Thermische Verarbeitung der Verbindungswerkstoffe

Sowohl das Kleben wie auch das Lötten erfordern eine Erwärmung der Substrate. Nach oben hin ist man wie bei allen Prozessen durch die maximale Verarbeitungstemperatur der Substrate und Bauelemente begrenzt. Beim Lötten muss dabei die Schmelztemperatur des Lotmaterials für mindestens 20s um einige zehn Grad Kelvin überschritten werden, um eine zuverlässige Lötverbindung mit dem Leiterzug zu erzeugen. Dies gibt die untere Prozessstemperaturgrenze vor. Beim Kleben ist die untere Grenze weiter gefasst, da sich das Epoxidharz in einem gewissen Temperaturbereich aushärten lässt. Dieser Bereich liegt beim verwendeten ACA zwischen 150°C und 210°C, dies kann jedoch nach Anbieter schwanken. Höhere Temperaturen beim Verarbeiten bedeuten dabei kürzere Aushärtezeit und bessere Aushärtung der Matrix.

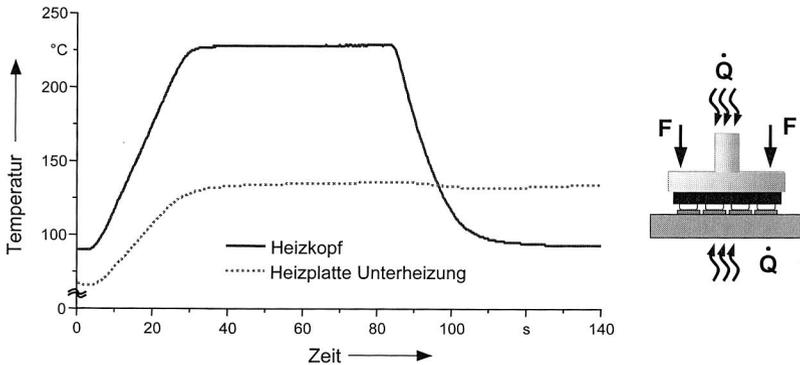


Bild 111: Prozessparameter der Heizsysteme beim anisotropen Kleben

In Bild 111 sind die beiden Temperaturprofile für die Unterheizung und den beheizbaren Anpresskopf aufgetragen, wobei die Temperatur am Klebstoff unter anderem durch Leitungsverluste durch das Silizium des Chips hindurch noch ca. 20K bis 30K geringer ausfällt. Das Profil ist deutlich länger als es das Datenblatt zur Aushärtung des Klebers vorgibt, um eine vollständige Vernetzung der Epoxidharze zu erzielen. Bild 112 zeigt das Lötprofil für die selektive Verarbeitung der Flip-Chips auf dem Fineplacer-System. Auffallend ist vor allem der deutlich zurückgenommene Luftstrom von oben ab Erreichen der Schmelztemperatur des bleifreien Lotes, um ein Zusammendrücken der Lotbumps durch den Luftdruck zu vermeiden.

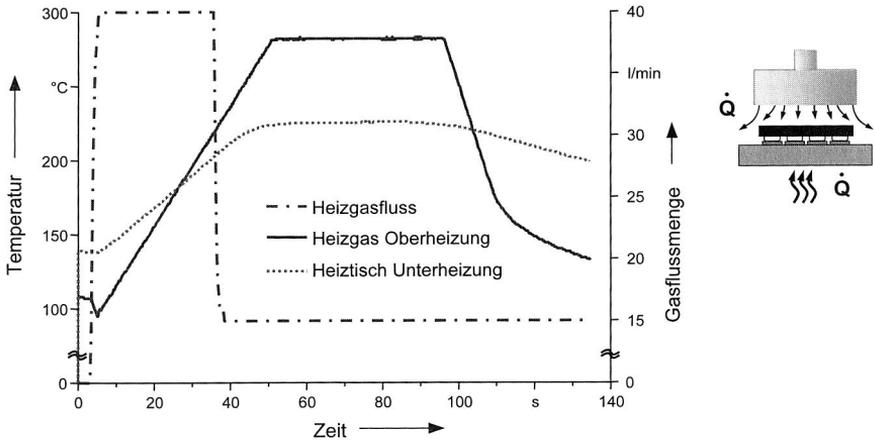


Bild 112: Aufgenommenes Temperaturprofil beim selektiven Löten auf dem Fineplacer-System

Das beim Lötprozess notwendige Unterfüllen der Flip-Chips erfolgt mit einem L-förmigen Muster auf der Heizplatte des Handbestückers, um die zum Fließen des Unterfillers notwendige Temperatur von 100°C optimal einzustellen. Das Epoxidharz härtet anschließend im Wärmeschrank bei 165°C für 90 Minuten aus. Die Glasübergangstemperatur T_g des verwendeten Moisture Resistant Underfill liegt bei 142°C. Unterhalb dieser Temperatur ist der thermische Ausdehnungskoeffizient 31 ppm/K, oberhalb T_g 84 ppm/K, wodurch die maximale Einsatztemperatur der Schaltung begrenzt ist.

Beim Verarbeiten des Unterfillers zeigen sich deutliche Unterschiede im Fließverhalten zwischen den Folienmaterialien. Auf PI-Folie fließt das Epoxid besser als auf LCP-Folie. Bei PSI ist kaum ein Fließen erkennbar. Die Metallisierung der Pads hat bei den untersuchten Foliensubstraten einen Einfluss auf die Fließeigenschaften, Au-Oberflächen sind besser geeignet als Sn. Auf den starren FR4-Leiterplatten fließt der Underfill unabhängig von der Oberflächenmetallisierung sehr gut. Allgemein scheinen die bei Folien immer vorhandenen kleinen Unebenheiten des Substrates unterhalb des Chips eine optimale, vollständige Unterfüllung des Chips zu erschweren. Hierbei kann es zu Luft einschläüssen bzw. unvollständigem Unterfüllen kommen, was die Lebensdauer der Lötverbindungen deutlich reduziert.

6.4.4 Qualitätskontrolle bei geklebten Verbindungen

Ein zu Demonstrationszwecken auf Glassubstrat mit unbeheiztem Anpresskopf aufgeklebter Flip-Chip ist in Bild 113 von unten zu sehen. Deutlich sind im Bereich des runden Stempels in der Mitte des Chips Luft einschläüsse sichtbar, ebenso wie eine gleichmäßige Verteilung und ausreichende Menge der Leitpartikel.

Da sich bei Leitklebstoffen keine Veränderungen der Verbindungsstellen wie beim Ausbilden einer Lötstelle ergeben, welche durch ihre veränderte Form und Größe Rück-

schlüsse auf Benetzung und Kontaktierung zulassen, ist mittels Mikroskop oder Röntgeninspektion eine Beurteilung der Verbindungsqualität von Klebestellen nicht möglich. Die üblicherweise für Voids und Luftschlüsse herangezogene Scanning Acoustic Microscopy (SAM, Ultraschall-Mikroskopie) ist sehr zeitaufwendig und fehleranfällig, da bei diesen Strukturen die Ebenenfokussierung schwierig ist. Zur Funktionsprüfung eignen sich klassische Prüfverfahren wie In-Circuit-Test oder Boundary-Scan.

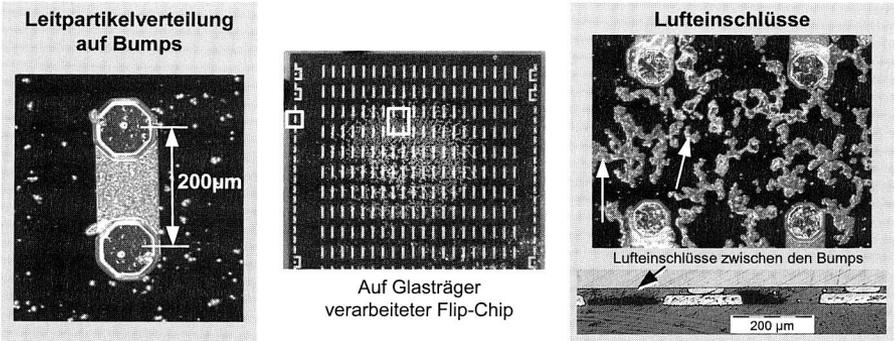


Bild 113: Beispiele für Luftschlüsse (rechts, Ansicht von unten) und gleichmäßige Verteilung der Leitpartikel (links)

6.4.5 Einflüsse auf die Kontaktwiderstände

Zur elektrischen Bewertung der Testschaltungen mit ihren Daisy-Chain-Verdrahtungen wird der Durchgangswiderstand gemessen. Für die flexiblen Schaltungsträger nehmen weder die Oberflächenmetallisierung noch das Folienmaterial einen Einfluss auf den gemessenen Wert. Allerdings ist ein Großteil des Messwertes durch den langen Leiterzug auf der Chipunterseite bestimmt, die Verbindungswiderstände der Anschlussbumps haben aufgrund der geringeren Anzahl weniger Einfluss als bei den 572 Anschlüssen des PacTech Chips auf FR4. Die Verwendung von mit Lotbällen versehenen Flip-Chips scheint keinen negativen Einfluss auf die Qualität und das Langzeitverhalten zu haben, Bild 114.

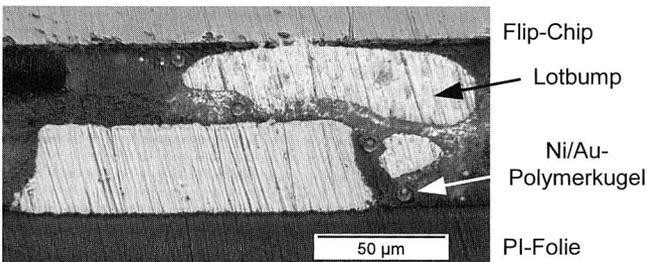


Bild 114: Mit 80N verklebter L8AA-Flip-Chip mit Lotbump auf Folie, dabei starke Deformierung des Lotes

Auf starrem Substrat spielt das Anschlusslayout und die Oberflächenmetallisierung nur eine geringe Rolle, allgemein ist der Widerstand beim Lötten geringer als beim Leitleben. Deutlicher ist ein Unterschied im verwendeten Füllstoff der Klebermatrix zu sehen, hier zeigen die Polymerkugeln auf allen Oberflächen geringere Durchgangswiderstände als die Nickel-Partikel (Bild 115). Die Andruckkraft hingegen zeigt geringere Auswirkungen auf die Übergangswiderstände.

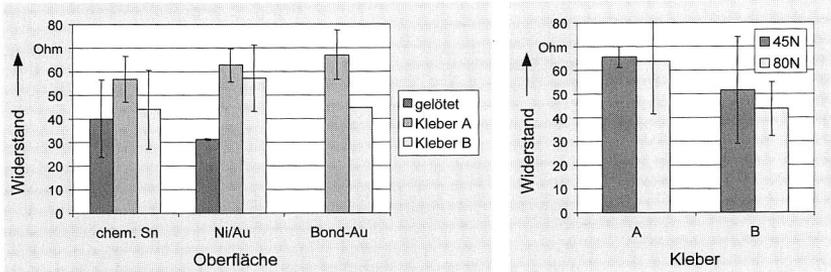


Bild 115: Durchgangswiderstand auf FR4 nach Oberfläche (links) und Kleber (rechts) aufgetragen

Die unterschiedliche Kontaktausbildung ist in Bild 116 dargestellt. Nickel-Partikel verformen sich nur gering und bohren sich dabei aufgrund ihrer Härte durch eventuell auf der Anschlussfläche vorhandene Oxidschichten oder Verunreinigungen, was einen guten elektrischen Kontakt ergibt. Im Gegensatz dazu werden die Polymerkugeln zusammengequetscht, was bei zu starker Belastung auch die Metallschichten auf deren Oberfläche beschädigen kann. Hier werden saubere Oberflächen vorausgesetzt, vorhandene Störschichten werden nicht entfernt. Die Vorspannung durch das Verformen der Polymerkugeln ist bei einer Ausdehnung der Klebeschicht durch Erwärmung von Vorteil.

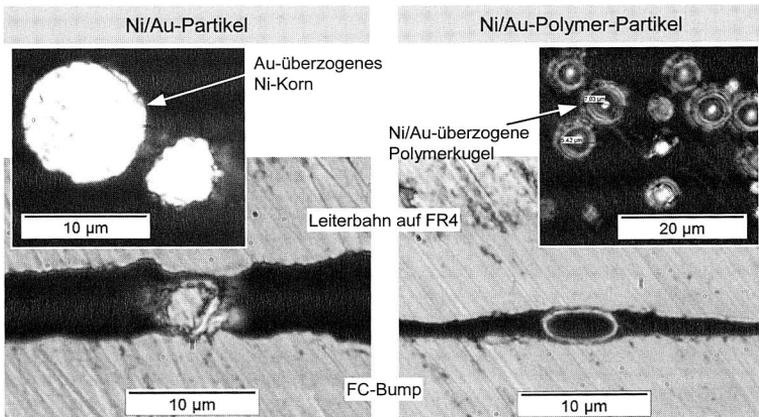


Bild 116: Ausbildung der Leitkontakte bei Kleber A (links) und Kleber B auf FR4, beide mit 80N Anpresskraft verarbeitet

6.4.6 Zuverlässigkeit und Langzeitverhalten

Zur Ermittlung des Langzeitverhaltens der aufgebauten Flip-Chip-Schaltungsträger werden diese im Temperaturschockschrank für jeweils 15 Minuten bei +125°C und -40°C gehalten. Die Umsetzdauer zwischen den beiden Kammern beträgt etwa 10 Sekunden.

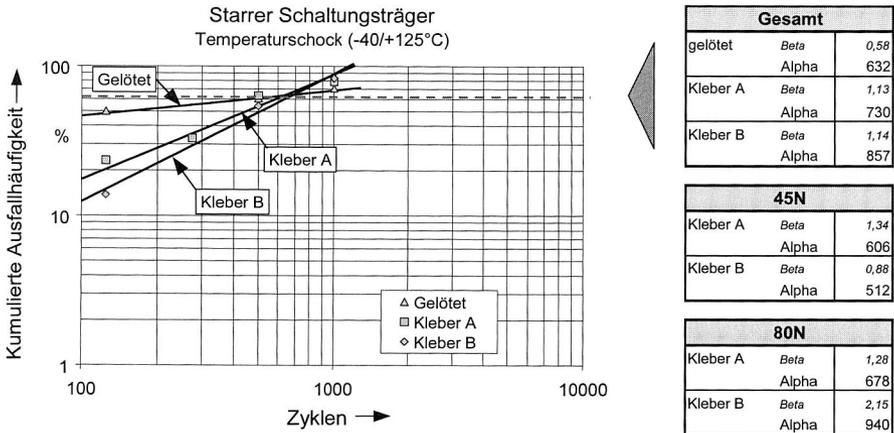


Bild 117: Weibull-Auswertung der FR4-Platinen. Die berechnete charakteristische Lebensdauer („Alpha“) ist rechts in Zyklen angegeben

Wie die Auswertung der Ergebnisse zeigt, sind auf starrem Substrat die im Dip-Flux-Verfahren hergestellten Flip-Chips schlechter in ihrem Langzeitverhalten als die leitgeklebten Chips, wobei hier Kleber B mit Polymerkugeln etwas bessere Ergebnisse liefert. Eine höhere Anpresskraft während des Aushärtens erhöht die berechnete Lebensdauer von mit Ni/Au-Partikeln verklebten Chips minimal, während bei polymergefüllten Klebern fast eine Verdoppelung der Lebensdauer zu verzeichnen ist. Hier zeigt sich ein eindeutiger Trend zugunsten der etwas teureren Polymerkugeln, Bild 117.

Bei den Foliensubstraten ist eine aussagekräftige Weibull-Auswertung nicht möglich, da teilweise zu wenige oder zu viele Ausfälle (wie bei PSI) zu verzeichnen sind. Tendenziell haben aber auch hier die leitgeklebten Flip-Chips eine etwa um den Faktor drei höhere berechnete Lebensdauer als die gelöteten. Beide Füllstoffarten zeigen ähnliche Ergebnisse, eine Präferenz für einen Füllstoff scheint es auf Flex-Substraten bei diesen Versuchen nicht zu geben. Die Anpresskraft hat keinen signifikanten Einfluss auf die Ergebnisse bei flexiblen Schaltungsträgern.

In Bild 118 sind die funktionsfähigen Flip-Chips dargestellt. Auffallend ist das im Vergleich zum Löten sehr gute Verhalten der leitgeklebten Chips. Vor allem auf der Ni/Au-Metallisierung bzw. auf PI und LCP sind Ausfälle erst nach 500 Zyklen zu erkennen. Chemisch Zinn als Oberfläche und Polysiloxan als Material schneiden hier sehr schlecht ab, auf PSI sind dagegen die gelöteten Verbindungen relativ gut. Bei den

Lötverbindungen kommt es immer zu Rissen und somit Versagen auf Seite des Flip-Chips und dessen Under Bump Metallisierung (Bild 119).

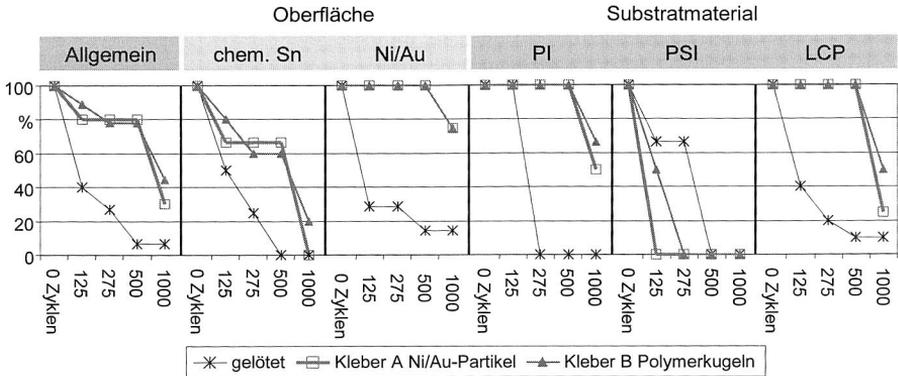


Bild 118: Prozentualer Anteil intakter Flip-Chip-Daisy-Chain-Ketten auf Foliensubstraten nach Temperaturschocktest, nach verschiedenen Kriterien ausgewertet

Insgesamt sind basierend auf den durchgeführten Untersuchungen die mit anisotropen Leitklebern verarbeiteten Flip-Chips sowohl auf starrem FR4 wie auch auf flexiblen Substratmaterialien deutlich langlebiger als gelötete Flip-Chips, welche unterfüllt werden. Da beim Löten zusätzlich noch ein Underfill-Prozess anfällt, scheint auch aus Kostengründen eine Präferenz für das Leitkleben gegeben. Zusätzlich sind im Hinblick auf die zu erwartende Verfeinerung der Anschlussraster Vorteile für das anisotrope Leitkleben zu erkennen, da ein stabiler und robuster Lötprozess ohne Brückenbildung oder Fehlstellen bei diesen kleinen Anschlussgrößen äußerst aufwendig wird.

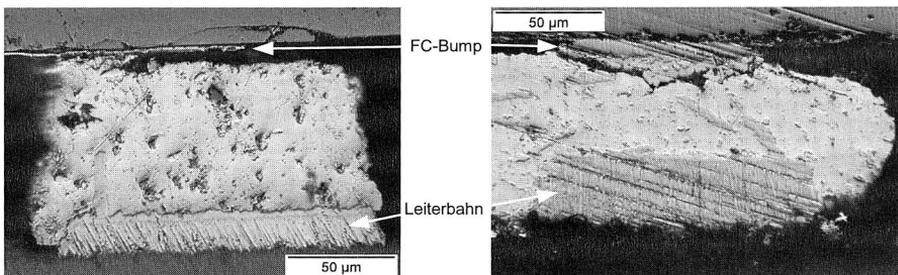


Bild 119: Versagen von Lötverbindungen tritt immer Flip-Chip-seitig auf (Beispiele gelötet auf Folie)

7 Alternative Strukturierungsverfahren für thermoplastische Materialien

Die Eigenschaften von Kunststoffen sind ideal, um sie im Bereich der Elektronik einzusetzen. Kunststoffe sind leicht, intrinsisch nichtleitend, sehr gut formbar und lassen sich in der Massenfertigung herstellen. Aus den verschiedenen zur Verfügung stehenden Materialien können die optimal für einen Anwendungsfall geeigneten Thermoplaste ausgesucht werden, wodurch sich ein sehr gutes Kosten-Nutzen-Verhältnis ergibt. Zusätzlich können Kunststoffe durch Zugabe von Füllstoffen in ihren Eigenschaften angepasst und optimiert werden. So werden zur Steigerung der Temperaturbelastbarkeit und zur Verringerung der thermischen Ausdehnung Glasfasern, Glaskugeln oder keramische Füllstoffe eincompoundiert. Für die Steigerung der an sich geringen thermischen Leitfähigkeit können beispielsweise Kohlenstofffasern oder Kupferpartikel zugegeben und für eine selektive Metallisierung anorganische Metallkomplexe beigefüllt werden (siehe Kapitel 7.1).

Material	Abk.	Beschichtbarkeit		Lötbeständigkeit				Relative Kosten
		Chemisch Galvanisch PVD	Heißsprägen	Niedrig schmelzend	Reflow Standard (SnPb)	Höher schmelzend	selektiv	
A	Polypropylen	PP	+	+	0	-	-	+
	Acrylnitril-Butadienstyrol	ABS	+	+	-	-	-	+
	Polycarbonat	PC	+	+	+	-	-	+
	Polyethylen-Terephthalat	PET	-	+	0	-	-	+
B	Polybutylen Terephthalat	PBT	+	+	+	0	-	+
	Polyethylennaphthalat	PEN	+	+	+	0	0	+
	Polyamid	PA	+	+	+	0	0	+
	Polyphenylen Sulfid	PPS	+	+	+	+	+	+
	Syndiotaktisches Polystyren	sPS	+	-	+	+	+	+
C	Polysulfon	PSU	+	-	+	0	0	+
	Polyethersulfon	PES	+	+	+	+	+	+
	Polyetherimid	PEI	+	+	+	+	+	+
	Polyphthalamid	PPA	+	-	+	+	+	+
	Polyetheretherketon	PEEK	+	-	+	+	+	+
	Liquid Crystal Polymer	LCP	+	0	+	+	+	+
A: Standardthermoplaste		Metallisierungshaftung (Schälversuch)			Lötbeständigkeit			
B: Technische Thermoplaste		+	>0,8N/mm		+ im Standardprozess			
C: Hochtemperaturthermoplaste		0	0,5 - 0,8N/mm		0 mit angepassten Parametern			
		-	keine haftfeste Beschichtung		- mit speziellen Verfahren			

Tabelle 21: Kosten, Beschichtbarkeit und Lötbeständigkeit ausgesuchter Thermoplaste

Die Nachteile bei Kunststoffen sind die im Vergleich zu anderen Materialien relativ hohe thermische Ausdehnung und die Haftung der Metallisierung auf dem Kunststoff. Beides lässt sich durch Wahl geeigneter Prozesse und/oder Materialmischungen optimieren. In Tabelle 21 sind verschiedene gebräuchliche Thermoplaste aufgelistet. Dabei wird auch

die thermische Beständigkeit in den Lötprozessen und die Metallisierbarkeit bzw. die Metallisierungshaftung bewertet. [173][163][36][170][161][165]

Für die Aufbau- und Verbindungstechnik sind in traditionellen Bereichen hauptsächlich duroplastische Basissubstrate vertreten, so das FR4, welches aus Glasfasergewebe mit Epoxidharzen und anderen Zusatzstoffen besteht. Diese Substrate bieten eine ausreichende Temperaturbeständigkeit gegenüber den beim Löten auftretenden Temperaturen, auch für bleifreie Lote mit Verarbeitungstemperaturen um 250°C - 260°C. Aus thermoplastischen Basismaterialien hergestellte Schaltungsträger müssen entsprechend ähnliche Eigenschaften für den Einsatz als Leiterplatte erfüllen. [75]

Allgemeine Anforderungen an thermoplastische Basiswerkstoffe:

- Gute Wärmeleitung zur Verlustleistungsabfuhr
- Isolationswiderstand PBT, PA, etc, Lötstopmmaske $>10^{10}$ Ohm (unabhängig von Temperatur, Lösemittel, Flux-Sorption, etc.)
- Höchste Anforderungen an Dimensionsstabilität, u. a. wegen vergrabener passiver Wellenleiter mit Forderung 0,5 dB/cm, Schrumpf 0% (sonst Konvektion / wCSP (Wafer Level Chip Scale Package) / Optoelektronik nicht realisierbar), oder definierter Schrumpf (Pressure)
- Koplanarität/ Ebenheit (Warpage): $<0,5\%$
- möglichst hohe Glasübergangstemperatur $T_g > 100^\circ\text{C}$
- Möglichst geringe Feuchte-Sorption zur Vermeidung des Popcorn-Effekts
- Chemische Stabilität gegenüber halogenfreien Flussmitteln

Notwendige Eigenschaften der Metallisierung:

- Verarbeitungsstabile Haftung der Kupfer-Schichten möglichst $>1,2\text{N/mm}$, nach fünfmaligem Reflow-Löten $>0,8\text{N/mm}$
- Das Wachstum intermetallischer Phasen speziell beim Lötprozess macht Mindestschichtdicken notwendig, bzw. es ist eine Sperrschicht, z.B. Nickel, vorzusehen
- Auftrag von Lötstopplack oder andere Maßnahmen, die den Lotabfluss behindern

Thermische Anforderungen an den Basiswerkstoff:

- Thermischer Ausdehnungskoeffizient in x-, y- und z-Richtung möglichst klein (ca. 20-50 ppm/K) und homogen in alle Richtungen
- Kurzzeitige Belastbarkeit im Reflowprozess je nach verwendetem Lotwerkstoff bis zu 260°C für ca. 60s
- Mehrfachlötbarkeit, besonders für Reparaturlötungen
- Langzeitige Belastbarkeit (Leitkleben, Underfill-Prozess): 150°C für 30min

Die wichtigsten Strukturierungsprozesse für im Einzelspritzguss hergestellte dreidimensionale Schaltungsträger sind in Bild 120 zusammengefasst. Sollen die Schaltungen nachträglich noch geändert oder individualisiert werden, so ist das 2K-Spritzgussverfahren nicht sinnvoll. Das Primer-Verfahren oder das Hinterspritzen stellt Sonderlösungen dar, welche nicht für alle MID-Anwendungen eingesetzt werden können, da sie eben erzeugte Strukturen nachträglich erst in Form bringen.

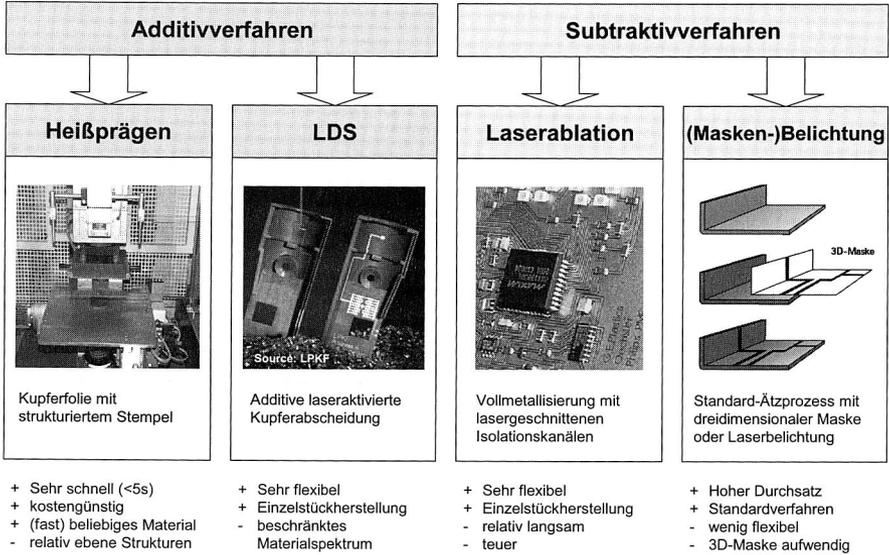


Bild 120: Additive und subtraktive Verfahren zur dreidimensionalen Strukturierung von Thermoplasten

Das Heißprägen ist ein schnelles, kostengünstiges und einfaches Verfahren, welches allerdings sehr begrenzt ist in der Möglichkeit, dreidimensionale Strukturen zu realisieren. [29] Alternativ hierzu ist das Laser Direkt Strukturieren (LDS) möglich, ein von LPKF entwickeltes Verfahren, welches einen speziellen Wirkkomplex im Kunststoff benötigt. Dieser wird durch den schreibenden Laser aktiviert und im anschließenden Metallisierungsbad werden die so erzeugten Leiterzüge selektiv metallisiert. Vorteil dieses sehr flexiblen Verfahrens ist die Einzelerienproduktion, da jedes Teil individuelle Strukturen erhalten kann.

Ebenfalls mittels Laser arbeitet das Laserablationsverfahren, allerdings wird hier zuerst vollflächig Metall aufgebracht, welches dann entweder direkt durch den Laser abgetragen wird oder bei dem der Laser eine metallene Schutzschicht abträgt, welche im dann folgenden Ätzbad ähnlich einem Photolack wirkt. Direkt mit Fotolack arbeitet das Maskenverfahren, bei dem ein über dem vollflächig aufgetragenen Kupfer gelegter Lack mit einer 3D-Maske belichtet wird. Auch hier folgt ein Ätzen zum Abtrag des überflüssigen Kupfers.

Je nach Komplexität und Feinheit der Strukturen werden die Verfahren eingesetzt. [44] Aufgrund der geringeren Materialbelastung durch Wegfall des Ätzprozesses und des geringeren Materialverbrauchs sind Additivverfahren vorzuziehen.

7.1 Additive Laserstrukturierung für Fine-Pitch-Anwendungen

Das LDS-Verfahren (Laser Direkt Strukturierung) der Firma LPKF verwendet einen speziellen anorganischen Metallkomplex, welcher in geringen Mengen dem Kunststoff beim Compoundieren beigemischt wird und thermisch ausreichend beständig ist, sodass er im Spritzguss nicht aktiviert oder zersetzt wird. Die anorganischen Metallverbindungen werden durch Metalle der d- und f-Gruppe des Periodensystems gebildet. Erst mittels Bestrahlung durch einen schreibenden Laser (infraroter gütegeschalteter Nd:YAG-Laser mit 1064nm Wellenlänge) wird der passivierte Kern dieses Komplexes aufgespalten, sodass atomares Kupfer als Keim für die chemische Beschichtung freigelegt wird. Dieser Keim ist durch seine Integration in das Gefüge stabil mit der Oberfläche verbunden und liefert dadurch eine gewisse Grundhaftfestigkeit der Metallisierung. In Bild 121 ist das Verfahren prinzipiell dargestellt. [46]

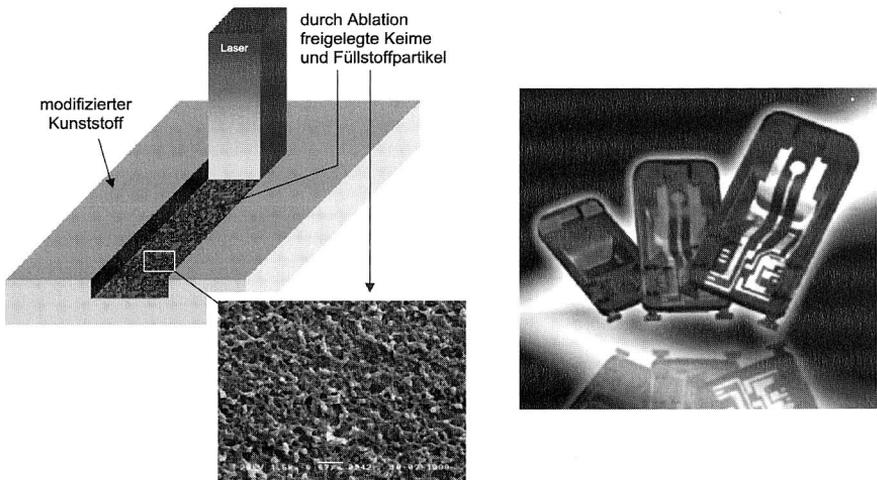


Bild 121: *Prinzipdarstellung des LDS-Verfahrens und Teile aus der Prozesskette spritzgegossen, strukturiert, metallisiert (rechts) [46][179]*

Durch das sequentielle Abfahren des Layouts können so sehr komplexe und dreidimensionale Strukturen auf MID-Substrate geschrieben werden. Hier sind die Grenzen durch die Laseranlagentechnik vorgegeben, welche alle Punkte mit dem Laser fokussieren und belichten können muss, was besonders bei 3D-Teilen eine Herausforderung darstellt. Außerdem spielt die Belichtungsdauer als Kostenfaktor eine wichtige Rolle, da ein zu komplexes Layout sehr lange zum Schreiben benötigt.

Für eine genauere Untersuchung der technologischen Grenzen dieses Verfahrens werden Werkstoffe aus den Kategorien „lötbar bei niedrigen Temperaturen“ (T_{\max} ca. 180°C), „lötbar bei Standard-Temperaturen“ (T_{\max} ca. 210°C) und „lötbar bei hohen Temperaturen“ (T_{\max} ca. 250°C) ausgewählt (Tabelle 22). In Tabelle 23 sind die Temperaturkoeffizienten $R=f(T)$ der einzelnen Materialien dargestellt. Diese geben die prozentuale Erhöhung des Leiterzugwiderstands pro Grad Kelvin an und werden mittels Online-Prüfverfahren im langsamen Temperaturwechsel ermittelt.

	PBT	PA6/6T	LCP
Material	25 Gew.-% mineralische Füllstoffe T-Range: 23...55°C	30 Gew.-% Glasfaser, T-Range 23...80°C	40 Gew.-% mineralische Füllstoffe T-Range: 20...80°C
CTE längs Spritzrichtung	$60 \cdot 10^{-6}$ 1/K	$60 \cdot 10^{-6}$ 1/K	$23 \cdot 10^{-6}$ 1/K
CTE quer Spritzrichtung	$90 \cdot 10^{-6}$ 1/K	$80 \cdot 10^{-6}$ 1/K	$52 \cdot 10^{-6}$ 1/K
Wärmeformbeständigkeit	115°C	100°C	220°C

Tabelle 22: Materialdaten PBT, PA6/6T und LCP für das LDS-Verfahren (Herstellangaben)

- PA6/6T (teilaromatisches Polyamid) bietet eine hohe Wärmeformbeständigkeit bei guten mechanischen Eigenschaften. Basierend auf diesem Basismaterial sind in die Untersuchungen ungefüllte PA-Varianten eingegangen, mit mineralischen Füllstoffen versehene Polyamide sowie diverse Varianten mit Glaskugeln und Glasfasern. Als optimale Kombination aus Verarbeitbarkeit, Haftfestigkeit der Metallisierung und Anwendungstauglichkeit für den Lötprozess hat sich das PA6/6T mit 30% Glasfasern erwiesen, welches hauptsächlich für die Versuche verwendet wurde. Hiermit sind bei angepasstem Lötverfahren und Temperaturprofil auch hochschmelzende Lote einsetzbar.
- PBT (Polybutylenterephthalat) hat eine geringere thermische Belastbarkeit und eignet sich daher nur bedingt für SnAg(Cu)-Lote. Der Einsatz mit niedrigschmelzenden Zinn-Wismuth-Loten (T_{schmelz} , SnBi = 138°C) ist problemlos möglich, SnPb-Lote (T_{schmelz} , SnPb ca. 183°C) können mit entsprechend angepasster Löttechnik verarbeitet werden. PBT bietet gute elektrische Eigenschaften sowie gute Verarbeitungseigenschaften.
- Vernetzbares PBT (Polybutylenterephthalat) kann durch die mittels Gammastrahlung erfolgte teilweise Vernetzung kurzfristig etwas höheren Löttemperaturen ausgesetzt werden. Dabei verhält sich der Werkstoff während des Spritzgießens wie ein Standard-PBT.
- LCP (Liquid Crystal Polymer) bietet wie alle LCP-Varianten exzellente Wärmeformbeständigkeit und ein hohes Fließvermögen durch seine niedrige Schmelzviskosität.

Kunststoff	Beschichtung	Widerstandsänderung
Strahlenvernetztes PBT	Cu/OSP	0,353% pro K
PA6/6T	Cu/Ni/Au	0,334% pro K
PA6/6T	Cu/OSP	0,297% pro K
LCP	Cu/Ni/Au	0,274% pro K

Tabelle 23: Temperaturkoeffizient $R=f(T)$ der untersuchten Materialien

Um die verschiedenen Aspekte an einem einzigen Testschaltungsträger möglichst umfassend darstellen zu können, wird ein universelles Test-Layout verwendet. Dieses sieht sowohl Einbauplätze für verschiedene Bauelementgruppen (einfache zweipolige Widerstände unterschiedlicher Größe, hochpolige Chips mit außenliegenden Anschlüssen mit Rastermaß 0,5mm bis hin zu CSPs mit feinen Anschlussraster 0,65mm) sowie Benetzungstests und Metallisierungstests vor und ermöglicht die Betrachtung von Maßhaltigkeitsaspekten im Verarbeitungsprozess, Bild 122.

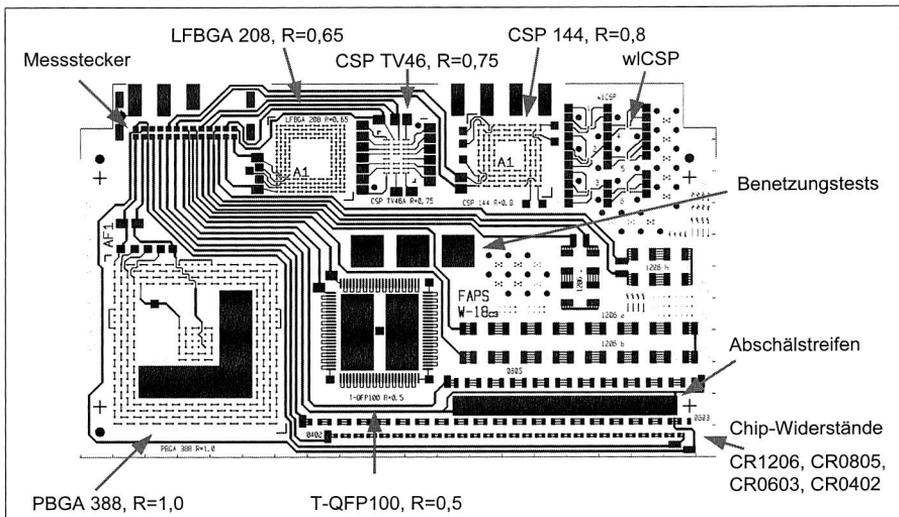


Bild 122: Probelayout (100x60mm², 1,6mm Dicke) mit Feinststrukturen und unterschiedlichen Testgeometrien

7.1.1 Strukturierung der Schaltungsträger

Die verwendeten Schreibstrategien zur Erzeugung der Leiterzüge haben großen Einfluss auf die Qualität der Strukturen, siehe Bild 123. Sowohl der Umstieg von zeilenweisem Schreiben der Strukturen, ähnlich wie bei einem Laserdrucker oder dem Fernseher, auf ein vektorbasiertes System, bei dem die Leiterzüge entlang ihrer Längsrichtung wie mit einem Zeichenstift geschrieben werden, wie auch die Optimierung der Füllrouti-

nen für breitere Strukturen wie Pads führt letztlich zu sehr guten Ergebnissen. Da beim Laserstrukturieren immer ein leichter Abtrag des Thermoplasts stattfindet und dieser eine Störquelle für Fremdmetallisierung im chemischen Bad darstellt (mittlere Strukturen im Bild), wird eine Hochdruckwasserstrahlreinigung nach dem Lasern angewandt, wodurch es zu keiner unerwünschten Metallisierung mehr kommt, wie im Bild ganz rechts zu erkennen ist.

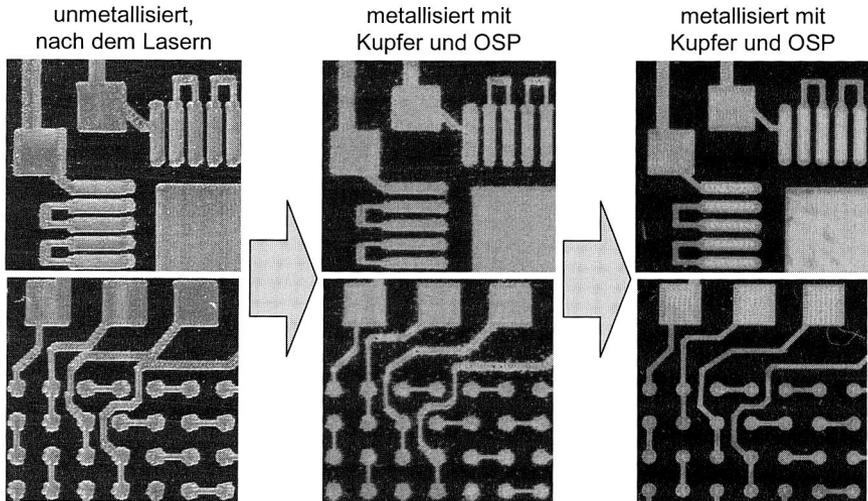


Bild 123: Optimierung der Schreibqualität und Strukturfeinheit von links nach rechts (links anfängliche, grobe Strukturen; rechts sehr feine, detaillierte Strukturierung); Pitch des Area-Array-PBGA ist 1,0mm

Das LDS-Verfahren arbeitet mit einem Laser, welcher mit seiner eingebrachten Energie die im Compound befindlichen metallorganischen Komplexe aktiviert und gleichzeitig einen gewissen Teil der Kunststoffoberfläche abträgt. Dadurch entsteht eine Tiefenstruktur, welche abhängig vom verwendeten Schreibmuster des Lasers mehr oder weniger rau ist. Diese Laserstrukturierung geht einher mit einer Ablation des Kunststoffes und einem lokalen Aufschmelzen. Dadurch ist die Oberfläche in den laserstrukturierten Gebieten stark zerklüftet. In dem mittels Kohärenzradar aufgenommenen Bild 124 sind die Höhenunterschiede im Bereich von bis zu 50µm zwischen Substratoberfläche und tiefster Leiterbahnstruktur zu erkennen. Dies bewirkt natürlich, dass das Lot oder der Leitkleber eine wesentlich größere Oberfläche zu benetzen hat als bei glatten Kupferleiterbahnen. Da bleifreie Lote wie SnBi und SnAgCu eine geringere Benetzung als SnPb-Lote zeigen (auch aufgrund höherer Oberflächenspannung), kann dies teilweise zu geringeren mechanischen Festigkeiten oder allgemein zu einer nicht vollständigen Benetzung der Pads führen, verglichen mit anders hergestellten MID-Strukturen.

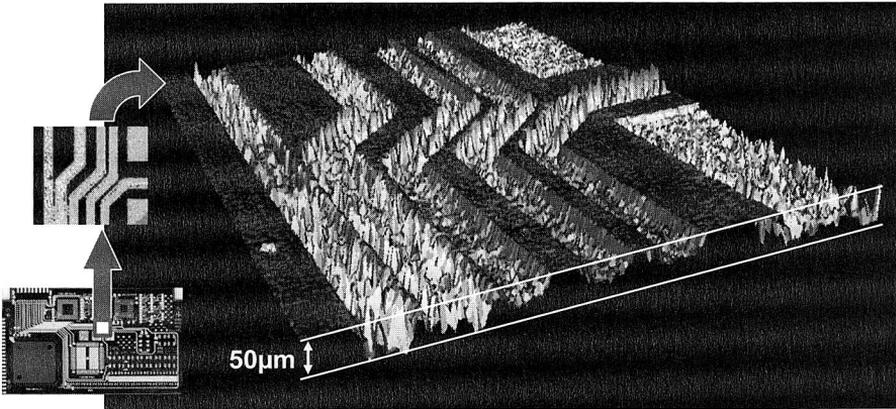


Bild 124: Ausschnitt einer dreidimensional vermessenen PA6/6T-Platine mit deutlich sichtbaren Laserspuren

Durch Verbesserungen in der Laserparametrierung und der Schreibstrategie können die Rauigkeiten und Tiefenstrukturen deutlich reduziert werden. Allerdings offenbart sich eine Abhängigkeit vom verwendeten Material. Eine LCP-Probe zeigt dabei einen Höhenunterschied von etwa $20\mu\text{m}$, bei PBT sind in etwa $7\mu\text{m}$ zwischen Leiterbahnebene und Oberfläche zu erkennen. Durch ein Aufquellen des LCP beim Laserschreibprozess sind die Leiterzüge bei diesem Material jedoch sogar erhaben, trotz eines gewissen Abtrags während des Schreibprozesses. (Bild 125)

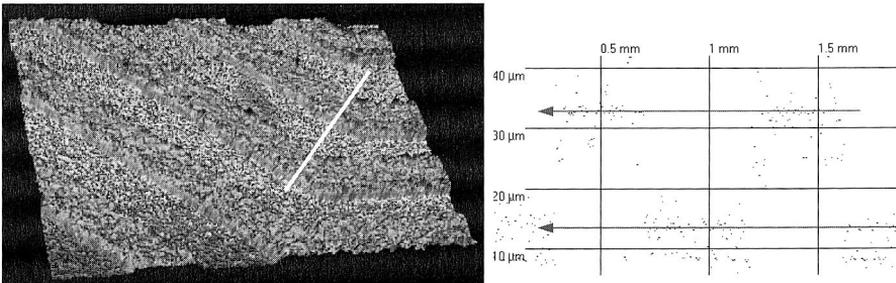


Bild 125: LCP-Probe mit Cu/Ni/Au-Metallisierung, wobei hier – anders als bei den übrigen Materialien – die Leiterzüge höher liegen als die Oberfläche

Durch die aufgeraute Oberflächenstruktur ergeben sich Schwierigkeiten, eine exakte Bestimmung der Metallschichtdicke und der realen Leiterzuglängen durchzuführen, siehe Bild 126. Deutlich sichtbar schwankt die Schichtdicke lokal. Deshalb sind die Leiterzugwiderstände höher, als sich diese aus den spezifischen Widerständen und den geometrischen Daten ergeben würden. Durch diese Schwankungen können bei sehr dünnen Schichten lokale Ausfälle durch Leiterzugrisse oder hohe Schwankungen der Widerstandswerte bei thermischen Belastungen entstehen.

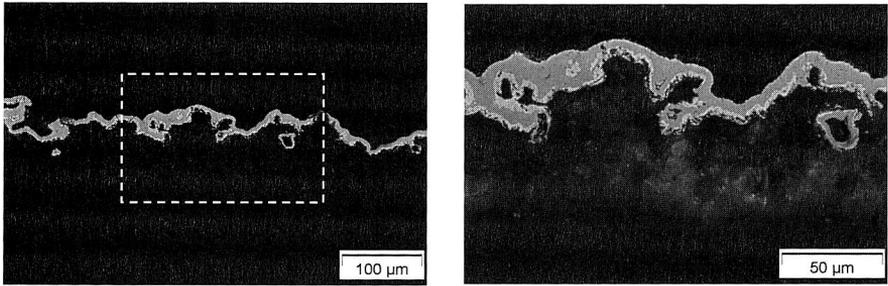


Bild 126: Glasfaserverstärktes PA6/6T mit Cu/Ni/Au-Metallisierung im Querschliff [75]

Eine wirksame Abhilfe, um die Anforderungen an die Leitfähigkeiten der Leiterzüge zu erfüllen, ist die Vergrößerung der Schichtdicken von Cu und Ni auf jeweils mindestens $6\mu\text{m}$. Voraussetzung dafür ist, dass es bei der längeren Verweildauer in den chemischen Bädern keine Überwachsungen zwischen den Leiterzügen gibt, was auch entsprechend bei der Layoutentwicklung zu berücksichtigen ist.

7.1.2 Geometrisches Verhalten bei Herstellung und Verarbeitung

Die Kunststoffe sind in den verschiedenen Prozessschritten unterschiedlichen thermischen Belastungen ausgesetzt. Bei der Metallisierung sind die Temperaturen geringer als beim Lötten. Beim Aushärten von Leitkleber sind keine Probleme hinsichtlich der geometrischen Ausdehnung durch die Wärmebelastung aufgetreten, allerdings führen die im Lötprozess vorherrschenden Temperaturen teilweise zu deutlichen Verformungen, sodass die Platinen eine starke Verwölbung aufweisen bzw. wegen der Glasfaserorientierung anisotrop schrumpfen. Dabei ist der Unterschied im Schrumpf zwischen Fließrichtung und der Normalen je nach Material und Verarbeitungsparameter bis zu Faktor 20.

Ein Vergleich der Verwindung vor und nach dem Lötten mit einer Konvektionsanlage (Sattelprofil mit T_{max} ca. 246°C) zeigt bei PA6/6T eine moderate Steigerung der Durchbiegung von $0,14\text{mm}$ nach $0,18\text{mm}$. PBT hingegen verändert sich von anfangs $0,06\text{mm}$ auf $0,46\text{mm}$ stärker, wobei eine deutliche dreidimensionale Krümmung der Platte zu erkennen ist (s. Bild 127 rechts unten). LCP liegt mit einer Verwindung vor und nach dem Lötten von $0,11\text{mm}$ und $0,19\text{mm}$ zwar in diesem Beispiel über PA, ist insgesamt jedoch deutlich formstabiler als die anderen Materialien.

Bei allen größeren Area-Array-Bauformen wie beispielsweise dem LFBGA 208, welche durch ihre Größe einen hohen thermischen Stress erleiden, andererseits aber auch annähernd flächig durch die Lotbumps mit dem Substrat verbunden sind, reißen die Pads vollflächig vom Substrat ab (Bild 128). Erkennbar sind Reste der herausgerissenen Pads am LFBGA (rechts), ebenso Glasfasern des Matrixpolymers.

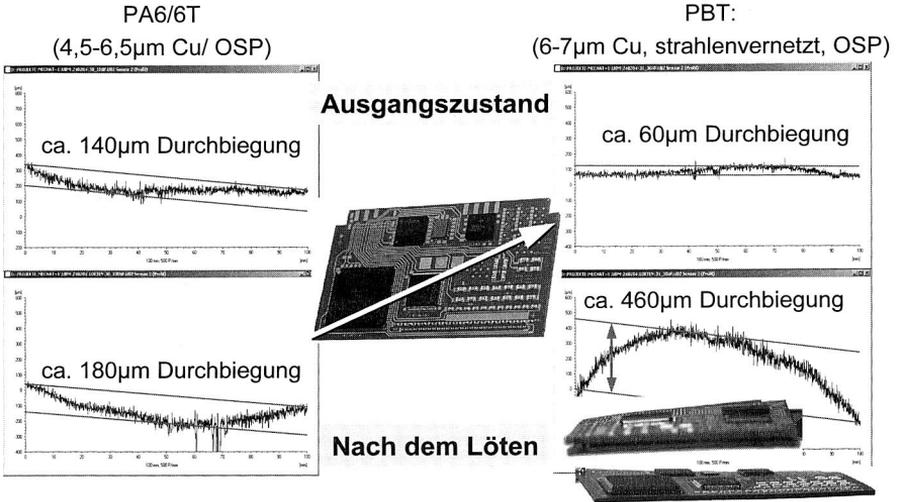


Bild 127: Die unterschiedliche thermische Belastbarkeit von PA6/6T und PBT zeigt sich unter anderem in der Verwindung der Proben nach dem Lötén

Es bleibt festzustellen, dass aufgrund der thermischen Verformung gerade während des Löténs große BGA-Komponenten auf allen verwendeten Materialien mit SnPb oder SnAgCu nicht löstechnisch zu verarbeiten sind. Am kleineren Bauteil CSP144 zeigen sich diese Probleme zumindest mit PA6/6T und LCP nicht. Auch der QFP100 zeigt hier fehlerfreie Lötverbindungen.

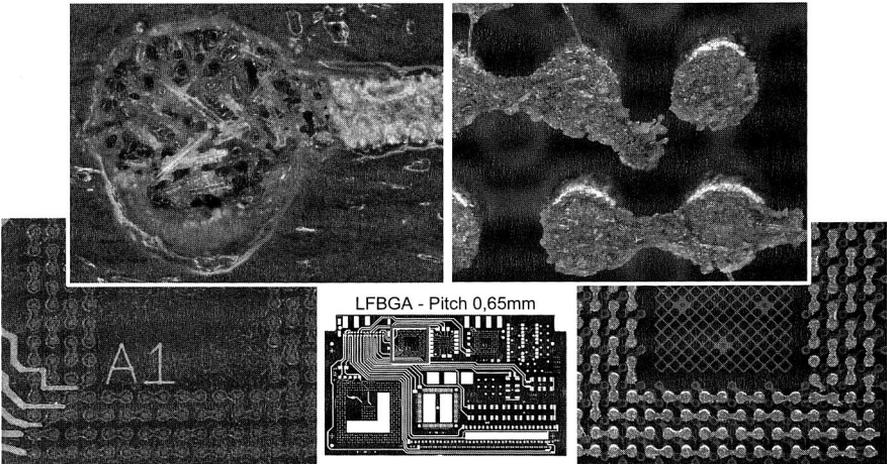


Bild 128: Abreißen der Pads (links) auf PBT durch Verwölbung im Lötófen beim Lötén

Die Problematik der unterschiedlichen Ausdehnungskoeffizienten zwischen PBT und der Kupfermetallisierung ist in Bild 129 anhand von zwei Proben gezeigt, welche 1000 Zyklen im Temperaturschockschrank bei -40°C und $+125^{\circ}\text{C}$ gelagert wurden (jeweils 15min Haltedauer, 10s Wechsel zwischen den beiden Temperaturkammern). Die Bereiche in der Mitte und rechts sind deutlich mit Rissen durchzogen, was natürlich durch die rechteckige große Fläche der Metallisierungsschicht verstärkt wird. Bei Leiterzügen ist dieser Schädigungsmechanismus vor allem entlang des Leiterzugs ausgeprägt.

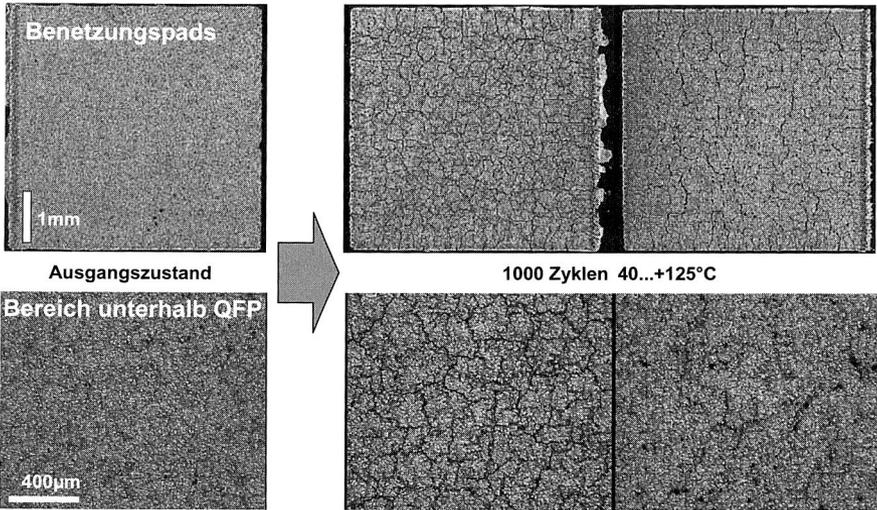


Bild 129: PBT mit deutlicher Rissbildung innerhalb der Metallschicht Cu/Ni/Au nach 1000 Zyklen Temperaturschocktest

7.1.3 Metallisierungshaftung und Scherfestigkeit der Bauelemente

Einen guten Hinweis auf die Lötstellenqualität liefert das Ergebnis der Scherkraftmessung an zweipoligen Bauelementen (Bild 130). Da es sich um gefüllte Werkstoffe handelt, spielt die Orientierung der Bauelemente zur Anspritzrichtung eine Rolle, weswegen auch bei den CR1206 zusätzlich nach horizontalen und vertikalen Werten unterschieden wird. Im Ausgangszustand sollten die Werte im Optimalfall im Rahmen von Vergleichswerten von FR4 liegen, welche im Diagramm als kleine Querbalken hinterlegt sind.

Das thermisch weniger stabile PBT erreicht weniger als die Hälfte der Scherkräfte des PA6/6T, welches annähernd an die FR4-Referenzwerte erreicht. Ebenfalls erkennbar ist, dass die Metallisierungsvariante Cu/OSP und Cu/Ni/Au vergleichbare Ergebnisse liefern. Im Ausgangszustand sind noch keine deutlichen Unterschiede zwischen der Scherfestigkeit der horizontalen und vertikalen Bauelemente zu erkennen. Alle Diagramme sind zur besseren Vergleichbarkeit mit gleicher Skalierung formatiert (Bild 131 und Bild 132).

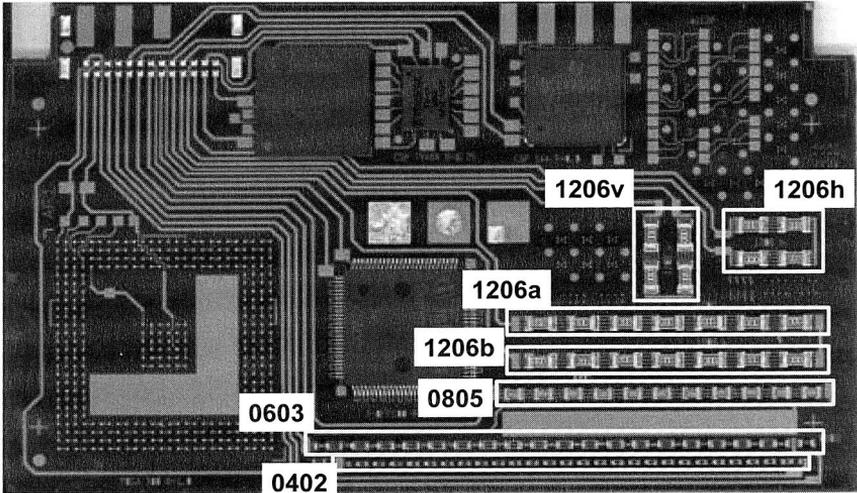


Bild 130: Bezeichnung der gescherten Widerstände nach Orientierung und Bauformgröße

Thermoplaste weisen wesentlich deutlicher als das duroplastische FR4, welches mit einem Glasfasergewebe stabilisiert ist, eine starke Abhängigkeit der Matrixfestigkeit von der Temperatur auf. Daher ändert sich auch die Scherfestigkeit entsprechend, siehe Bild 133. Deutlich sichtbar ist der starke Abfall der Belastbarkeit der Lötstelle. Bei 100K über Raumtemperatur hat die Verbindung nur noch ca. 30% bis 40% der ursprünglichen Belastbarkeit. Dabei ist der Hauptversagensmechanismus der Verlust der Metallisierungshaftung zum Substrat, also unabhängig vom Lot. Bei auf FR4-Substrat durchgeführten Kontrollversuchen zeigt sich ein Abfall auf 50% relative Scherfestigkeit bei etwa 25K bis 50K höheren Temperaturen als bei LCP.

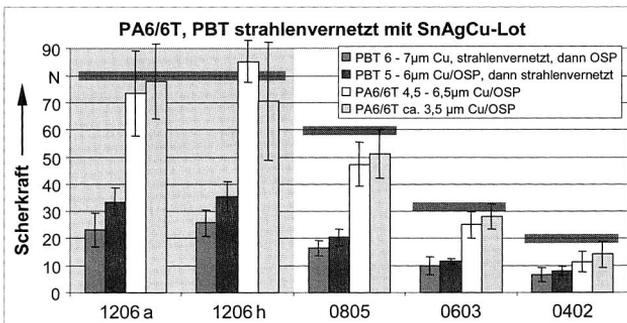


Bild 131: Scherkräfte verschiedener zweipoliger Bauelemente für PA6/6T und PBT, gelötet mit SnAgCu-Lot. Auf FR4 erzielte Referenzwerte sind als Querbalcken hinter die Grafik gelegt

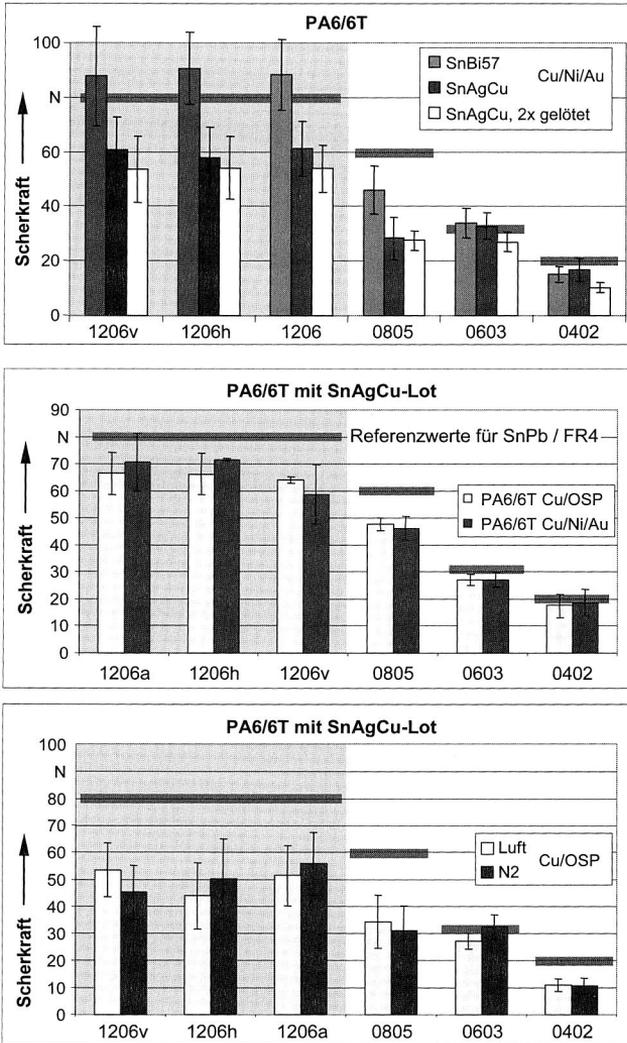


Bild 132: Scherkräfte verschiedener zweipoliger Bauelemente für PA6/6T, gelötet mit SnAgCu- und SnBi-Lot. Auf FR4 erzielte Referenzwerte sind als Querbalcken hinter die Grafik gelegt

Stichprobenartige Versuche zu Leitkleben auf Ni/Au-Oberflächen und PA6/6T ergeben durchschnittliche Scherkräfte von etwa 8N, was im Vergleich zu ca. 70N beim Lötten bei gleichem Material und Bauelement sehr gering ist. Klebeversuche auf FR4 mit dem gleichen Leitkleber zeigen Werte zwischen 80N bis 120N. Eines der Hauptprobleme ist die

schlechte Haftung zwischen PA und Kleber, wobei besonders die sehr raue und damit große Oberfläche der Laserstrukturierung eine Rolle spielt. Da der Kleber nicht die gesamte Oberfläche benetzt, ergibt sich eine relativ geringe Kontaktfläche zur Metallisierung, wodurch die Haftkraft vermindert wird. Durch eine verbesserte Benetzung, entweder durch Veränderung der Kleberzusammensetzung oder durch erweiterte Vorbehandlung der Oberfläche lassen sich wahrscheinlich die Benetzung und somit die erzielbare Scherkraft steigern.

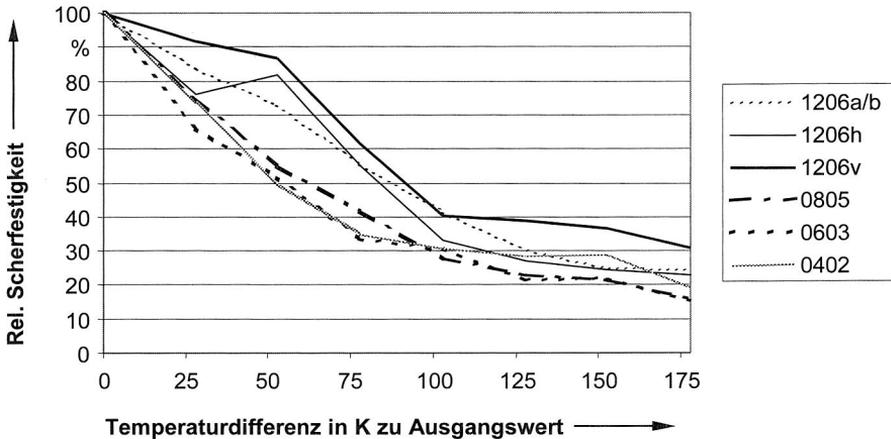


Bild 133: Relative Scherfestigkeit von LCP mit SnAgCu-Lot zu Messergebnissen bei Raumtemperatur (20°C)

7.1.4 Metallographische Untersuchungen

In allen durchgeführten Schliffen zeigt sich deutlich, dass bei Fehlen von Diffusions-sperrschichten wie Nickel die sehr geringe Kupfer-Stärke ein Problem darstellen kann, da bereits direkt nach dem Lötten eine starke intermetallische Phase ausgeprägt ist, Bild 134. Nach 125 Zyklen im Temperaturschockschrank ist diese auf mehr als die Hälfte der gesamten Metallisierungsdicke angewachsen. Nach insgesamt 500 Zyklen sind in den Schliffen nur mehr einzelne Bereiche zu erkennen, in welchen noch ursprüngliches Kupfer zu finden sind. Die intermetallischen Phasen sind in weiten Teilen bereits auf das Basismaterial heruntergewachsen, was die Haftfestigkeit und die mechanische wie elektrische Zuverlässigkeit der Lötstellen beeinträchtigen kann. Sehr gut sichtbar ist bei allen Aufnahmen die mechanische Verklammerung der Metallisierung. Im rechten unteren Bild ist ein Riss zu sehen, welcher direkt durch den Meniskus geht. Hervorgerufen ist dieses Versagen durch den starken mechanischen Stress, den die Lötstellen in den Temperaturwechseln durch das unterschiedliche Ausdehnen von Chipwiderstand und Substrat erleiden.

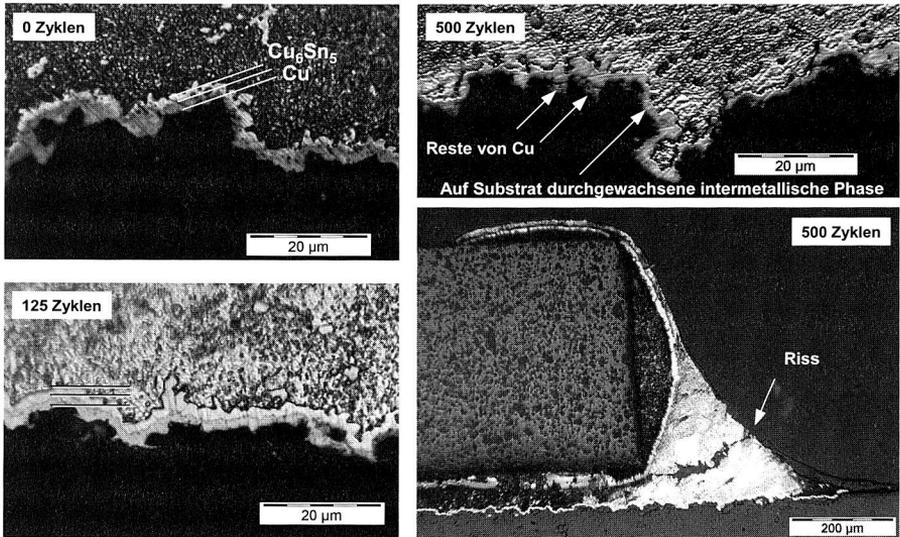


Bild 134: Deutliches Schichtwachstum nach Temperaturschocktests und Riss durch die Lötstelle bei PA6/6T mit 3,5µm Cu-Dicke und OSP

7.1.5 Zuverlässigkeitsuntersuchungen

Am Beispiel PA6/6T zeigt Bild 135, welchen Einfluss die Bauelementgröße auf die Zuverlässigkeit der Schaltungen ausübt. Für Cu/Ni/Au und Cu/OSP-Oberflächenmetallisierung ergeben sich nach 125 Zyklen im Temperaturschockschrank eine nur geringe Abnahme bei kleinen Bauelementen (CR0805 bis CR0402). Bei den CR1206-Bauformen ergibt sich ein Abfall von ca. 25% der Scherfestigkeit, da hier die thermische Fehlanpassung von Bauelement und Substrat nicht mehr durch die Elastizität von Lot und Thermoplast aufgefangen werden kann. Auch zeigt sich die Tendenz, dass die 1206v quer zur Glasfaserorientierung geringere Scherkräfte haben als die in Faserrichtung liegenden 1206h. Cu/OSP-metallisierte Proben erzielen vor allem bei größeren Bauformen insgesamt höhere Scherkräfte.

Das LCP mit einer Cu/Ni/Au-Metallisierung zeigt im Temperaturwechsel ein anderes Bild. Zwar sind auch hier die Ergebnisse für die 1206v schlechter als die 1206h, insgesamt kommt es aber eher zu einem Anstieg der gemessenen Scherkräfte als zu einem Abfall. Dies könnte auf Nachvernetzungseffekte im Substrat zurückzuführen sein. Alle Ergebnisse liegen nach 500 Zyklen noch auf sehr gutem Niveau, siehe Bild 136.

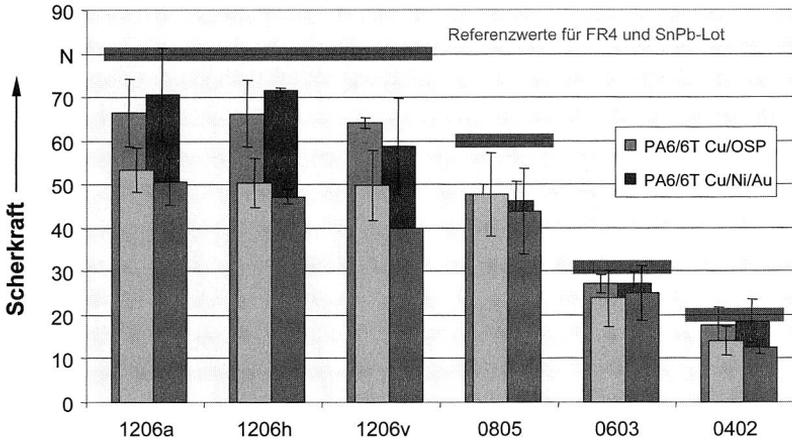


Bild 135: Deutlicher Abfall der Scherfestigkeit bei PA6/6T im Vergleich von 0 Zyklen (hintere Balken) zu 125 Zyklen (vordere Balken) bei $-40^{\circ}\text{C} / +125^{\circ}\text{C}$

Die Durchgangswiderstände der Widerstandsketten, umgerechnet auf Widerstand pro Chip, sind in Bild 137 vor und nach einer beschleunigten Alterung dargestellt. Im Ausgangszustand haben Cu/OSP-Platinen teilweise einen etwas geringeren Widerstand als Cu/Ni/Au-Platinen (1206ab, v, h). Nach 250 Zyklen bei $-40^{\circ}\text{C} / +125^{\circ}\text{C}$ ist die Steigerung des Widerstands für Cu/OSP überproportional größer als bei Cu/Ni/Au, es kommt in Einzelfällen zu einer Verhundertfachung des Ausgangswertes (1206v), wobei diese Chips durch die orthogonale Lage zu den Glasfasern eine wesentlich stärkere Belastung erfahren als in Faserrichtung gelegene Chips.

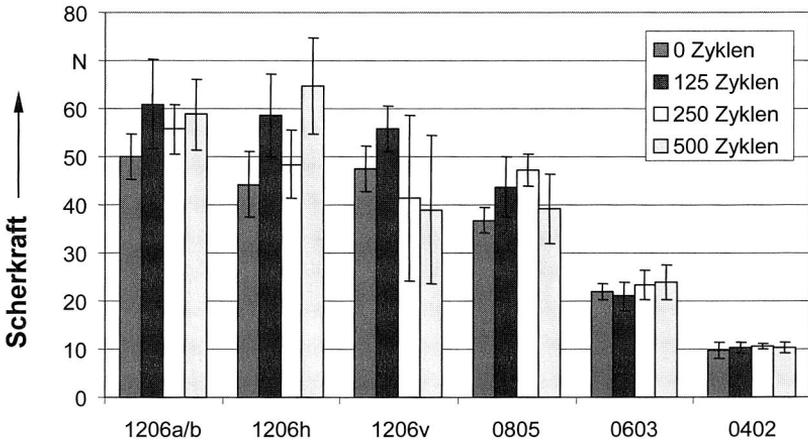


Bild 136: Teilweiser Anstieg der Scherkräfte bei LCP nach 500 Zyklen ($-40^{\circ}\text{C} / +125^{\circ}\text{C}$)

Die hohe thermische Ausdehnung von PBT lässt nach bereits 250 Temperaturschocktests sämtliche Widerstandsreihen hochohmig werden, selbst der blanke Kupferstreifen ist nicht mehr durchgängig leitend. PA6/6T zeigt eine Erhöhung um etwa Faktor 4 bis 20. (Bild 138)

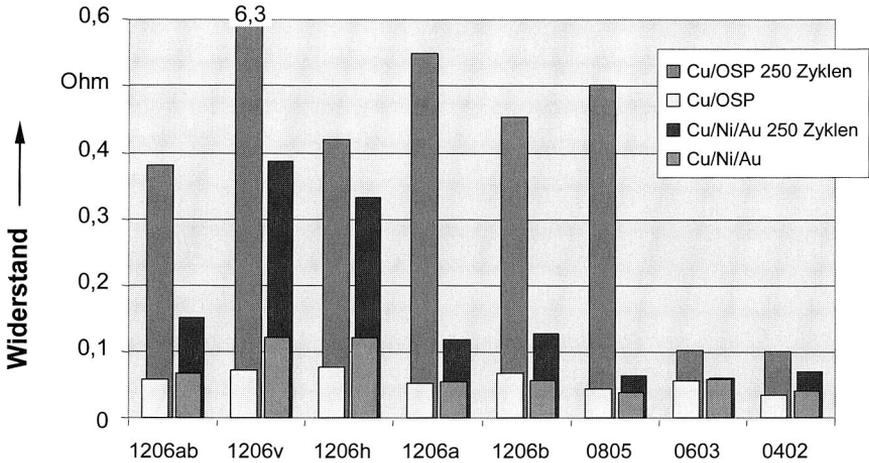


Bild 137: Vergleich der elektrischen Widerstände von Platinen mit Cu/OSP und Cu/Ni/Au nach 0 Temperaturschocktests und 250 Zyklen

Bei LCP sind die Ergebnisse für Leiterzüge und Widerstandsketten sehr gut, es kann nach 500 Zyklen nur ein minimaler Anstieg beobachtet werden (Bild 139). Ausnahmen bilden dabei die 1206v, welche am Ende einen 20-fach erhöhten Widerstand aufweisen, und die Bauform CSP TV 46A, welcher nach einem Anstieg des Widerstands bei 250 Zyklen ausfällt. Allerdings erreicht diese Bauform auf allen anderen Materialien überhaupt keine Kontaktierung.

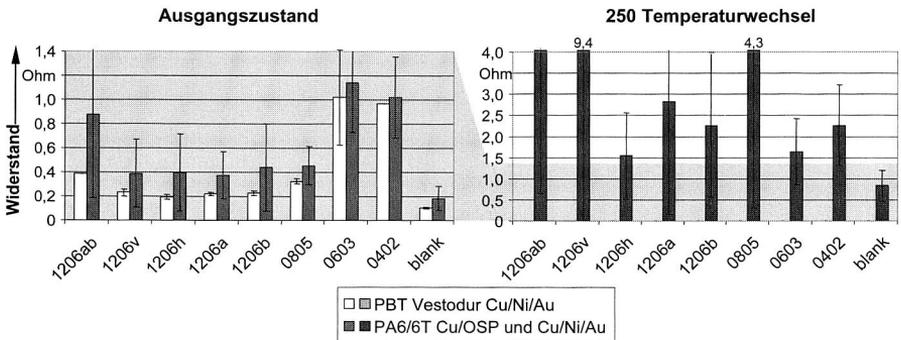


Bild 138: Vergleich der elektrischen Widerstände zwischen PBT und PA6/6T umgerechnet auf einzelne Bauelemente

Die Untersuchungen ergeben, dass bezogen auf die thermozyklische Stabilität die Grenzfläche zwischen Substratmaterial und Metallisierung den wesentlichen Schwachpunkt im Aufbau darstellt. Weiterführende Arbeiten müssen deshalb die Verbesserung der Haftfestigkeit der Metallisierung im Fokus haben.

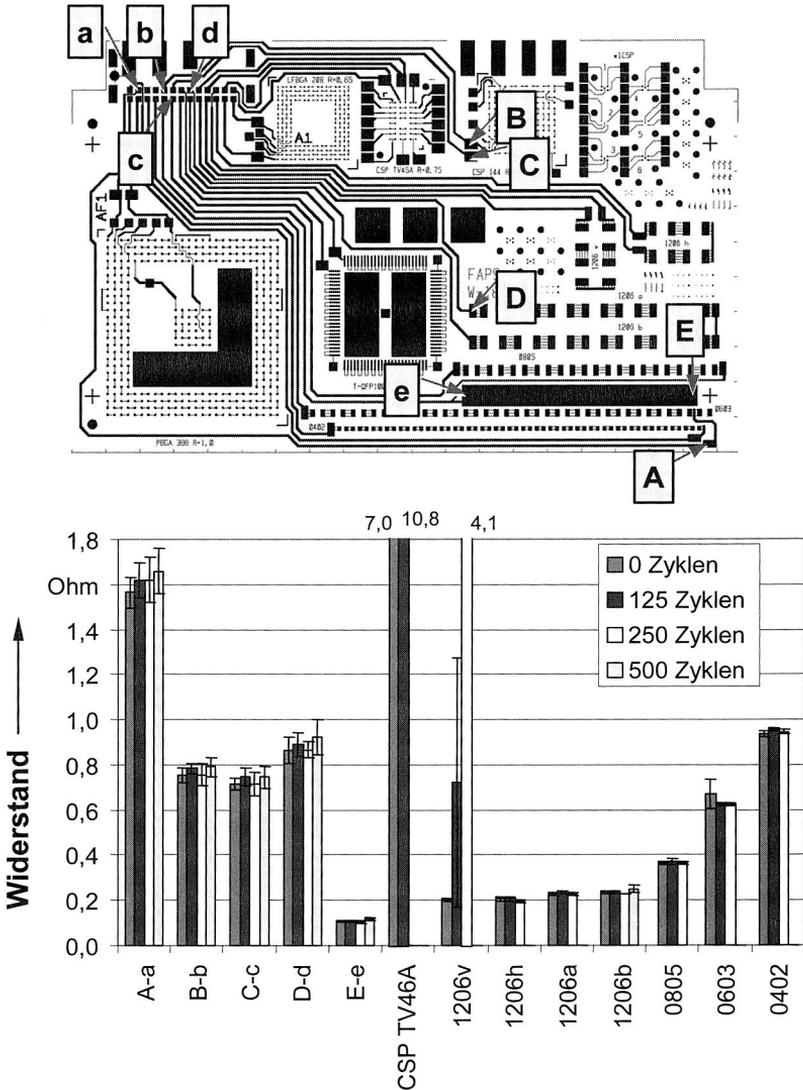


Bild 139: Elektrischer Widerstand von LCP nach Temperaturschocktest (-40°C / +125°C)

7.1.6 Zusammenfassende Bewertung

Die mittels LDS erzielbare Strukturfeinheit und Qualität ist gut, Leiterzüge im Bereich von 100µm Breite sind realisierbar. Allerdings besitzt die Reproduzierbarkeit der Strukturierungsqualität, Haftfestigkeit und Oberflächengüte zwischen den einzelnen Materialchargen noch Optimierungspotential.

Das eingesetzte Material PBT ist ausschließlich für Leitkleben bzw. niedrig schmelzende Lote geeignet, da es ansonsten zu starker Verformung der Proben bis hin zur Blasenbildung kommt. Bei PBT zeigt sich eine relativ schlechte Langzeitzuverlässigkeit hinsichtlich der elektrischen Widerstände und Scherfestigkeit der zweipoligen Bauelemente. PA6/6T mit 30% Glasfasern kann mit SnPb-Loten und unter Einschränkungen auch mit SnAgCu-Legierungen verarbeitet werden, da es eine höhere Temperaturstabilität besitzt. Das Verhalten im Alterungstest ist deutlich besser als bei PBT. LCP als Basismaterial besitzt aufgrund der intrinsisch höheren Temperaturstabilität des Polymers eine wesentlich bessere Lötbeständigkeit und kann im Reflowofen problemlos auch mit höherschmelzendem SnAgCu-Lot verarbeitet werden, ohne thermische Schäden oder eine übermäßige Größenänderung aufzuweisen.

Die erreichten Scherfestigkeiten der Lötstellen, welche eine Aussage hinsichtlich der Lötstellenzuverlässigkeit ermöglichen, liegen im Bereich von anderen Basismaterialien, beispielsweise FR4, und sind im Ausgangszustand großteils als gut bis ausreichend zu bezeichnen. Vor allem bei größeren Bauelementen wie CR1206 findet das Versagen der Lötstelle durch Ablösen der Metallisierung vom Substrat statt, teilweise auch durch einen Mischbruch. Ansonsten sind Mischbrüche mit Versagen des Lots und der Kontaktfläche zwischen Bauteilmetallisierung und Lot ebenfalls zu finden. Dementsprechend ist die Hauptausfallursache nach einer beschleunigten Alterung – Padlifting – auf den schnellen, zyklenabhängigen Abfall der Metallisierungshaftfestigkeit zurückzuführen.

Aufgrund der Orientierung der Glasfasern durch den Spritzgussprozess ergeben sich bei der Größenänderung im Lötprozess sowie bei der Zuverlässigkeit der Lötstellen richtungsabhängige Werte: Entlang der Faserrichtung ist die Ausdehnung geringer, wodurch im Temperaturschocktest die mechanische Belastung der Lötstellen geringer ausfällt und diese somit eine höhere Restscherfestigkeit aufweisen. Großflächige Bauelemente wie BGAs eignen sich aufgrund der thermischen Ausdehnung des Substrats nicht für die Verarbeitung auf diesen Thermoplasten. Große zweipolige Widerstände (CR1206) verlieren bereits nach wenigen thermischen Zyklen überproportional an Scherfestigkeit, während kleinere Bauelemente (z.B. CR0402) eine mäßige, kontinuierliche Abnahme der Lötstellenfestigkeit aufweisen. Daher kann die Empfehlung ausgesprochen werden, möglichst Bauelemente mit geringer Größe zu verwenden, um die Zuverlässigkeit und Lebensdauer zu erhöhen.

Leitkleben als Kontaktierungsvariante ist auf allen Substraten mit Kupfer-Nickel-Gold-Oberfläche möglich, allerdings sind die erzielbaren Werte mit weit unter 20N deutlich geringer als bei glatteren Oberflächen (wie beispielsweise FR4). Dies könnte unter an-

derem auf die Oberflächenspannung des Klebers, der schlechteren Benetzung der rauen Oberfläche und der somit geringeren mechanischen Verklammerung zurückgeführt werden. Der Einsatz von optimierten bzw. angepassten Klebern kann hier zu einer Verbesserung beitragen.

Die Zuverlässigkeitsuntersuchungen ergeben, dass die getesteten PBT- und PA6/6T-Materialien noch keine ausreichende Zuverlässigkeit aufweisen und zu relativ frühen Ausfällen neigen. Durch eine Erhöhung der Kupferschichtdicke könnte hier eine Verbesserung erreicht werden. LCP zeigt auch nach 500 Temperaturwechseln sehr konstante Scherkräfte und elektrische Werte für zweipolige Bauelemente. Allerdings spielt die Orientierung zur Faser eine entscheidende Rolle. Insgesamt erscheint das LCP als aussichtsreichster LDS-Kunststoff für den Einsatz mit bleifreien Loten.

7.2 Alternatives Verfahren zur Herstellung von Fine-Pitch-Strukturen

Die für Kunststoffe verfügbaren Strukturierungsverfahren haben verschiedene Vor- und Nachteile und werden entsprechend dem konkreten Anwendungsfall ausgewählt. Werden besondere Anforderungen an das Material und die Strukturfeinheit gestellt, schließt das einige Verfahren aus, da die Strukturen zu grob abgebildet werden, oder beispielsweise spezielle Füllstoffe zur Erzeugung der Leiterbahnen benötigen wie beim LDS-Verfahren.

Hier wird ein im BMBF-geförderten Projekt „Transformat“ neuentwickeltes Verfahren vorgestellt, welches die gerade benannten Nachteile vermeidet und folgende Vorteile bietet:

- Realisierbarkeit feinsten Strukturen kleiner 10µm Linienbreite
- Einsatz transparenter Materialien für die Integration optischer Funktionen
- Flexibles Verfahren durch Einsatz von Laser zur Strukturierung
- Additiver Schichtaufbau
- Unverstärkte Bereiche sind schichtfrei und ohne Aufrauung

Eine Übersicht der Vor- und Nachteile im Vergleich zu anderen Verfahren ist in Tabelle 24 aufgelistet. Grundlage für das neue Verfahren bildet das PVD-Beschichten beliebiger Kunststoffe oder anderer Substrate. Die Substratabhängigkeit ist dabei geringer als beispielsweise beim LDS-Verfahren. Um den Vorteil der Transparenz zu nutzen, bieten sich hier Substratmaterialien wie Glas, PEI oder PC an, welche zum Teil auch für das Lötten mit höherschmelzenden bleifreien Loten geeignet sind.

Eigenschaft / Prozess	Heißprägen	Folien hinterspritzen	Zweikomponen- tensspritzguss	Flamm- spritzen	Maskenbelich- tungsverfahren	Laser- belichtung	Laser- ablation	LDS	Transformat- Verfahren
Gestaltungsfreiheit	–	– bis o	+	o	o	o	o	o	o
Flexibilität bzgl. Layoutänderungen	o	o	–	+	o	+	+	+	+
Investitionskosten	+	o	–	o	o	o	o	o	o
Eignung für dekorative Oberflächen	+	+	o	–	o	+	o	–	+
Effizienz des Herstellungsprozesses	+	+	+	+	–	–	–	o	o
Flexibilität beim Schichtaufbau	o	o	+	–	+	+	+	+	+
Min. Strukturbreite	120µm	100µm	250µm	1mm	125µm	30µm	80µm	80µm	<10µm
Transparente Substrate	o	–	–	o	+	+	o	–	+

+ gut geeignet; o bedingt geeignet; – nicht geeignet

Tabelle 24: Technischer Vergleich der MID-Herstellungsverfahren

7.2.1 Prinzip der Strukturierung

Basisschicht für die selektive Strukturierung ist Indium-Zinn-Oxid (Indium Tin Oxide, ITO). ITO wird beispielsweise in LCD-Bildschirmen, Solarzellen und Energiesparfernse-tern serienmäßig eingesetzt und besitzt eine hohe optische Transparenz (80% – 90%), gute elektrische Leitfähigkeit (ρ ca. $10^2 \mu\Omega\text{cm}$). Black-ITO hat eine Transparenz kleiner 14%, einen hohen Widerstand (ρ ca. $10^{10} \mu\Omega\text{cm}$), einen gegenüber ITO etwa um 25% geringeren Sauerstoffanteil und ist durch Wärmebehandlung in „normales“ ITO umwandelbar.

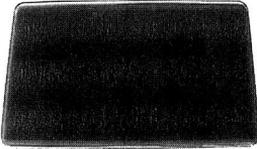


Bild 140: Erzeugung von Leiterzügen durch Phasenumwandlung von Black-ITO in ITO (links), Auflösungstest auf Glas (rechts)

Durch unterschiedliche Zugabe von Sauerstoff während des Aufdampfens der ITO-Schicht kann die Schicht leitend/transparent und nichtleitend/opak eingestellt werden. Das Konzept des Verfahrens sieht vor, nichtleitendes Black-ITO auf einem Substrat durch selektives Laserbestrahlen und die dadurch lokal induzierte Wärme in seiner Phase zu leitendem und transparentem ITO umzuwandeln (Bild 140). Vorteilhaft dabei ist die geringe Transformationstemperatur und die Volumenkonstanz der beiden Phasen, was nur geringe thermische Spannungen in den ITO-Schichten hervorruft.

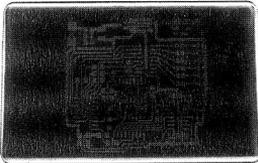
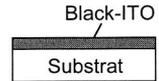
Der durch das Lasertransformieren erzeugbare Leitfähigkeitsunterschied ist zu gering, um elektrische Schaltungen aufzubauen, da nicht die Eigenschaften einer direkt aufgedampften ITO-Schicht erreicht werden. Nachdem die beiden Phasen unterschiedlich schnell in Salzsäure (HCl) aufgelöst werden, kann durch Ätzen die Black-ITO-Schicht

entfernt werden. Nach dem anschließenden Palladiumchlorid-Bad wird das ITO außenstromlos mit Kupfer beschichtet.



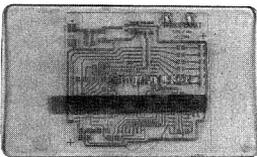
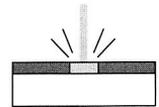
Aufdampfen der Black-ITO-Beschichtung

Elektronenstrahlverdampfen
 Rate: 2 – 3Å/s
 Substr.temp.: <math>< 50^{\circ}\text{C}</math>
 Schichtdicke: 300 – 500nm



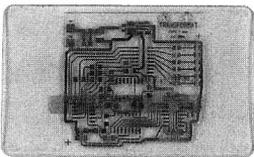
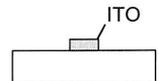
Lasertransformation

Laser: Argon-Ionen 514,5nm
 Leistung: 250 – 500mW
 Scanngeschw.: 300 – 500mm/s
 Strahldurchm.: 20 – 60µm



Selektives Ätzen mit HCl

Säure: 0,5% HCl
 Dauer: 1,5 – 2min



Palladiumbekeimung und Kupferverstärkung

Palladiumchlorid: 20s
 Chem. Cu-Bad: 10 – 20min
 Ni/Au-Oberflächenveredelung
 Max. Gesamtschichtdicke: <math>< 1\mu\text{m}</math>

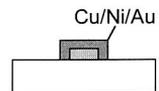


Bild 141: Prozessschritte bei der Strukturierung von Leiterzügen

Ein weiterer Aufbau mit Nickel und Gold-Finish ist bis zu einer maximalen Schichtstärke von etwa 1µm möglich. Stärkere Schichten neigen zum Abplatzen durch innere Spannungen der Metalle. Je nach Substratmaterial lassen sich auf Glas Strukturen kleiner 20µm und auf PEI 60 – 120µm stabil realisieren, feinere Strukturen sind durch Optimierung der Laserparameter möglich. (Bild 140 rechts, Bild 141)

7.2.2 Realisierung in 2D-Strukturen

Auf PC und PEI ist eine Blinkerschaltung im Lötverfahren und mittels Leitkleber realisiert. Beim Löten der dünnen Leiterzüge tritt ein Ablegieren auf, das bei reinen Kupferleiterzügen die komplette Schicht auflöst und zum Abfall der Bauelemente führt. Dieser Effekt kann durch die Verwendung von Nickel/Gold als Sperrschichtsystem verringert, aufgrund der zu geringen maximalen Schichtstärke jedoch nicht gänzlich vermieden

werden. Daher ist als Verbindungsprozess das Leitkleben als zuverlässiges Verfahren zu wählen. Die zur Aushärtung notwendige thermische Belastung der Substrate liegt je nach verwendetem Kleber im Bereich von ca. 6min bei etwa 130°C, wodurch auch kostengünstige Materialien wie PC verarbeitet werden können.

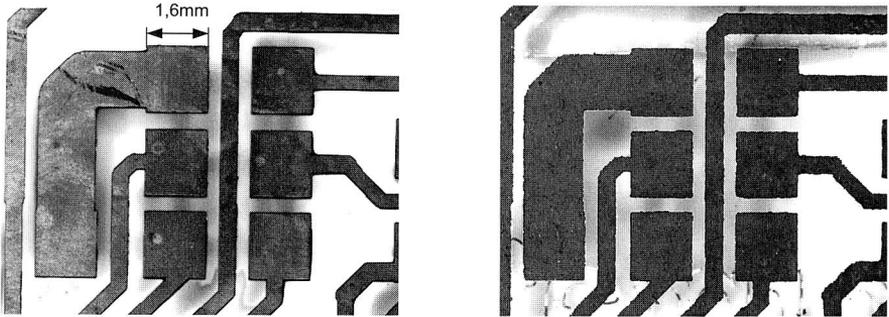


Bild 142: Saubere Strukturen und geschlossene Metallisierung auf PEI (links) und PC

Die Strukturierung ist nach Optimierung der Bedampfungs- und Laserparameter und entsprechend eingestellten Beschichtungsbädern sauber und stabil (Bild 142). Zur Bewertung der elektrischen Leitfähigkeit werden zwei Leiterzüge des Demonstratorlayouts ohne Bauelemente und zwei Leiterzüge mit 0-Ohm-Widerständen als Brücken herangezogen. Die Eignung der Materialien als Leiter kann entweder anhand des spezifischen Widerstands oder der spezifischen Leitfähigkeit angegeben werden (Bild 143).

$$\text{Spezifische Leitfähigkeit } \kappa \left[\frac{\text{m}}{\Omega \text{ mm}^2} \right]$$

$$\text{Spezifischer Widerstand } \rho = \frac{1}{\text{Spez. Leitfähigkeit } \kappa}$$

	Kupfer	Nickel	Gold
Spezifische Leitfähigkeit [m/Ohm mm ²]	58	14,3	45,2
Spezifischer Widerstand [Ohm mm ² /m]	0,017	0,070	0,022
Spezifischer Widerstand [µOhm cm]	1,72	6,99	2,21

(bei Raumtemperatur)

Bild 143: Definition der spezifischen Leitfähigkeit bzw. des spezifischen Widerstandes und Werte zu den verwendeten Metallschichten

Zur Bewertung der Leitfähigkeit der Schichten werden die spezifischen Leitfähigkeiten der einzelnen Metallsysteme Kupfer, Nickel und Gold entsprechend ihrer Schichtdicken zusammengerechnet und in den spezifischen Widerstand geteilt durch die Gesamtschichtdicke umgerechnet. Bild 144 zeigt die tatsächlich gemessenen Leiterzugwiderstände über die errechneten Werte aufgetragen. Trotz der sehr vereinfachten Annahme der idealen Addierbarkeit der Leitfähigkeit einzelner Metallschichten ist eine Korrelation zwischen den beiden Werten erkennbar, die Schichtstärken beeinflussen somit direkt die elektrischen Eigenschaften.

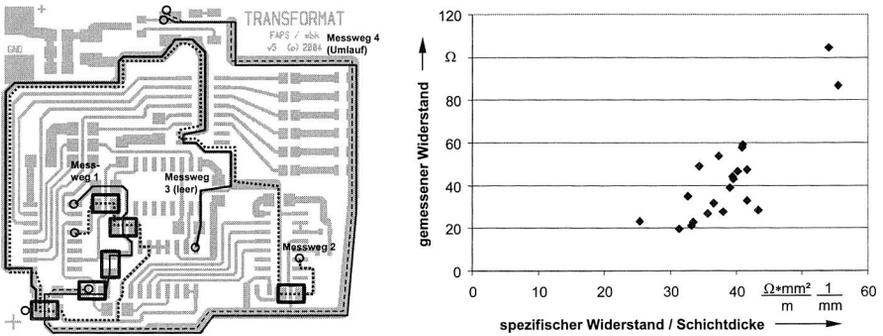


Bild 144: Messleiterzüge mit Widerständen (links) und der gemessene Leiterzugwiderstand aufgetragen über spezifischen Widerstand geteilt durch Schichtdicke (rechts)

Durch die Messung der Widerstände vor und nach der thermischen Behandlung beim Kleben wird deutlich, dass der Leiterzugwiderstand konstant bleibt oder sogar abnimmt (Bild 145). Dabei spielt die Schichtdicke der Metallisierung keine erkennbare Rolle.

Die Schichthftung der Strukturen kann anhand von Scherversuchen beurteilt werden, die sowohl die Haftung der Kupfermetallisierung auf dem Substrat wie auch die Verbindungsmedienqualität an sich einbeziehen. Hier zeigt sich, dass leitgeklebte Aufbauten mit CR1206 Bauelementen zwischen 25N und 95N Scherfestigkeit erreichen, was im Vergleich zu Referenzproben auf FR4 mit knapp 80N relativ gut ist, wobei die Ergebnisse relativ stark streuen. Dabei findet das Versagen zum Großteil in der Kontaktzone zwischen Metallisierung und Substrat statt, das Pad wird mitsamt Kleber abgeschert.

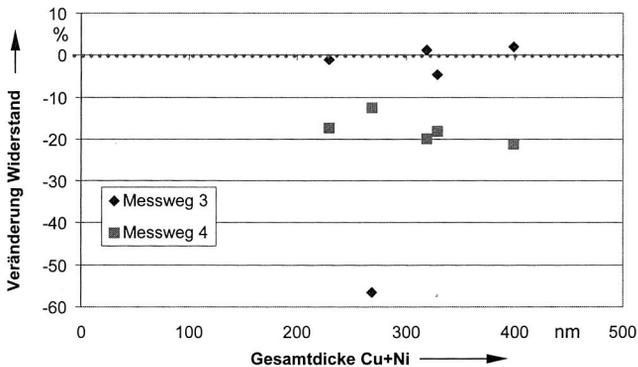


Bild 145: Veränderung der Leiterzugwiderstände durch Aushärten des Klebers

In Bild 146 sind neben mit Leitkleben erreichten Scherkräfte auch die beim Lötten erzielte Ergebnisse eingezeichnet, welche mit Werten unter 10N als nicht ausreichend für stabile Aufbauten zu bewerten sind. Ein Einfluss der Schichtdicke auf die Scherkräfte ist

nicht zu erkennen. Somit ist wegen der besseren elektrischen Eigenschaften möglichst die maximale Schichtstärke von ca. 1µm anzustreben. Das Versagen der Schichten erfolgt fast immer in der Grenzfläche Substrat zu Metallisierung.

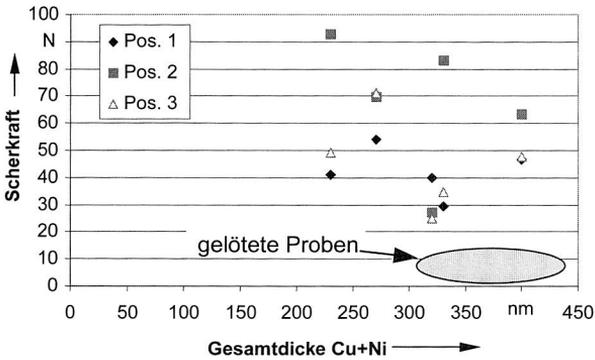


Bild 146: Scherkräfte der leitgeklebten (einzelne Marken) und der gelöteten (Oval) Widerstände, aufgetragen über die Schichtstärke. Versagen bei der Metallisierungshaftung (rechts)

7.2.3 Strukturierung von dreidimensionalen Substraten

Zur Erprobung der 3D-Fähigkeit des Verfahrens wird folgend dargestellter Demonstrator im Leitklebverfahren aufgebaut (Bild 147). Es handelt sich dabei um ein 2,5 x 3,5mm² großes Bedienteil einer Sensoreinheit mit zwei Tastern und LED-Anzeigen. Die LEDs nutzen als „Face-Down“-Variante die Transparenz des Grundkörpers und strahlen durch diesen hindurch.

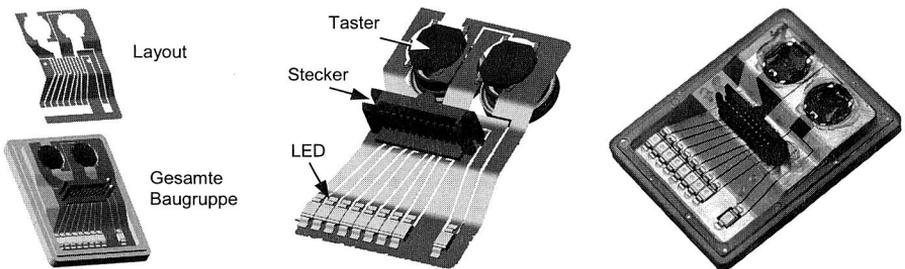


Bild 147: 3D-MID mit Leiterzug und komplettem Aufbau (links), als CAD-Modell mit zu bestückenden Bauelementen (Mitte) und als reale Baugruppe (rechts)

Die dabei notwendigen Prozessschritte sind in Bild 148 gezeigt. Nach der Herstellung des Spritzgussteils (links), bei dem die Oberflächen sehr glatt sein müssen, werden etwa 300nm ITO aufgedampft, anschließend folgt die 3D-Laserstrukturierung. Nach der Metallisierung mit Kupfer und Nickel/Gold-Finish erfolgt die Bestückung. Die mit Cu/Ni/Au-Metallisierung erreichte Schichtdicke liegt im Mittel bei 1µm und zeigt gute

Leiterzugwiderstände. Wichtig ist dabei eine geschlossene Metallschicht, was von der Laserstrichdichte bei der zeilenweisen Rasterung des Layouts (ähnlich dem Prinzip des Laserdruckers) abhängt. Eine feine Rasterung erlaubt sehr gute Oberflächen, erfordert andererseits aber auch eine längere Prozessdauer.

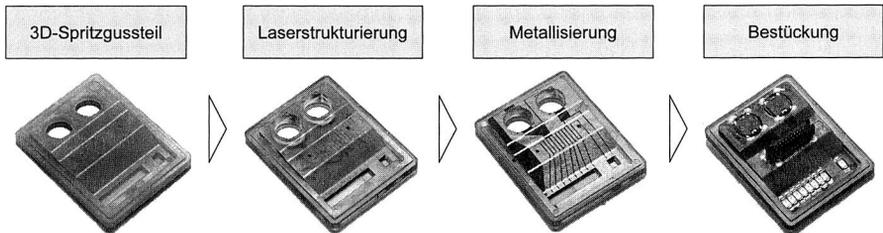


Bild 148: Realisierte Herstellungsprozesskette des 3D-MID-Demonstrators in Leitklebtechnik

7.2.4 Zusammenfassende Bewertung

Die Realisierbarkeit des Transformat-Verfahrens ist sowohl an 2D- wie auch an 3D-Proben erfolgreich dargestellt. Auf Glassubstraten kann dabei eine nochmals bessere Strukturierungsfeinheit und -qualität erzielt werden. Das Verfahren ist durch die große Auswahl an möglichen Substraten und die flexible Laserbelichtung besonders für den Prototypenbau geeignet, wo etwa verschiedene Materialien und Schaltungsvarianten getestet werden sollen. Der Prozess erfordert noch weitere Untersuchungen hinsichtlich des Langzeitverhaltens der aufgebauten Systeme, außerdem ist eine Erhöhung der realisierbaren Metallschichtdicken wünschenswert, um auf den Schichten auch Löten zu können. Das Leitkleben erlaubt eine gute Kontaktierung der Leiterzüge.

8 Zusammenfassung

Die Integration elektronischer Schaltungen in unsere Umwelt und die Produkte des täglichen Gebrauchs wächst ständig. Damit steigen auch die Anforderungen an Funktionsintegration und Reduzierung der Baugröße. Die Aufbau- und Verbindungstechnik ist die entscheidende Größe, welche durch die eingesetzten Technologien, Verfahren und Materialien den Platzbedarf und die Zuverlässigkeit einer Schaltung ebenso beeinflusst wie die dabei entstehenden Kosten und Umwelteigenschaften.

Vor allem im Bereich der Industrieelektronik und Medizintechnik kommt es zudem auf stabile und äußerst zuverlässige Lösungen an. Traditionell fand dabei hauptsächlich das Löten mit Zinn-Blei-Löten Verwendung, welches durch die jahrzehntelange Erfahrung in der Elektronik sehr gut beherrscht und erforscht ist. Bedingt durch den gesetzlich vorgeschriebenen Umstieg auf bleifreie Lote gilt es nun, bestehende Lösungen möglichst kostenneutral bei gleicher Zuverlässigkeit mit neuen Legierungen zu ersetzen. Hier bietet diese Arbeit einen Beitrag, um die besonderen Herausforderungen, welche eine solche Umstellung mit sich bringt, von verschiedenen Blickwinkeln aus zu betrachten.

Die innerhalb dieser Arbeit veröffentlichten Forschungsergebnisse entstanden in verschiedenen Forschungsprojekten, welche sich mit neuen Materialien für Substraten und Verbindungsmedien sowie mit innovativen Prozessen zur Strukturierung und Verarbeitung beschäftigen. Besonderer Wert wurde dabei auf die Vergleichbarkeit zu bestehenden Prozessen und den Einsatz von bleihaltigem Standard-Lot gelegt, um anhand dieser Referenz die relativen Eigenschaften der neuen Materialien beschreiben zu können. Die in verschiedenen Veröffentlichungen bereits grundsätzlich herausgearbeiteten Eigenschaften bleifreier Lote sowie die wichtigsten Aspekte alternativer Verbindungstechniken für feinste Strukturen wie Löten und Leitleben werden dabei grundsätzlich beschrieben und die Besonderheiten herausgestellt.

Der Einfluss erhöhter Verarbeitungstemperaturen, welche aufgrund des Einsatzes von SnAgCu-Löten notwendig werden, sowie die Verwendung von Substratmaterialien mit gegenüber FR4 erhöhter Glasübergangstemperatur wurden anhand von Analysen der Scherkräfte von zweipoligen Bauelementen für unterschiedliche Belastungsfälle und nach künstlicher Alterung untersucht. Dabei zeigt sich, dass die Verarbeitungstemperatur keinen großen Einfluss auf die Langzeiteigenschaften hat. Standard-FR4 verhält sich dabei ähnlich den untersuchten Hoch-T_g-Materialien, welche jedoch wesentlich teurer sind und sich vor allem durch ihr begrenztes Ausdehnungsverhalten in z-Richtung für Multilayer-Schaltungen empfehlen. Die SnAgCu-Lote zeigen bei gleicher homologer Temperatur vergleichbare Scherkräfte wie SnPb-Lote.

Die Verarbeitung bleifreier Lotpasten im Schablonendruck zeigt gegenüber bleihaltigen Pasten keine Unterschiede, lediglich ein etwas höherer Flussmittelanteil verändert die Verarbeitungseigenschaften minimal. Hier sind keine Probleme beim Umstieg zu erwarten. Die Druckbarkeit feinsten Strukturen mit Lotpaste des Typs 6 ist für verschiedene Schablonenöffnungsformen untersucht worden. Die Anschlussmetallisierung spielt da-

bei keine Rolle, wichtig für ein gutes Druckbild ist die Beachtung von Mindestgrößen für die Schablonenöffnungen. Die Form der Öffnung spielt ab einer gewissen Größe nur eine geringe Rolle. Bedeutsam ist die Anschlussmetallisierung für die Benetzungseigenschaften bei bleifreien Loten. Ni/Au-Oberflächen benetzen am besten, wohingegen chemisch Zinn und OSP-Pads bei bleifreien Loten relativ schlecht abschneiden. Hier zeigen sich deutliche Unterschiede zu SnPb-Lot. Das Langzeitverhalten von zweipoligen Bauelementen unterscheidet sich jedoch nur geringfügig zwischen den verschiedenen Oberflächen, ist jedoch für SnAgCu-Legierungen besser als für SnPb-Lote.

Bei besonderen Anforderungen empfehlen sich flexible Schaltungsträger als Alternative zu starren Systemen, wenn es auf Wärmeabfuhr, Ausnutzung von Bauraum und Beweglichkeit von Teilen der Schaltung ankommt. Daher wurden verschiedene Materialien auf die Eignung für den Einsatz mit höherschmelzenden bleifreien Loten im Reflow-Lötverfahren untersucht. Wichtig ist bei der Verarbeitung vor allem eine sorgfältige Fixierung der Substrate, um ein ebenes Aufliegen während der einzelnen Prozessschritte gewährleisten zu können. Durch Temperaturschock wurden die verschiedenen Folien künstlich gealtert und die Scherfestigkeit von zweipoligen Bauelementen bewertet. Eine Kostenbetrachtung für verschiedene Substrate sowie ein im Rolle-zu-Rolle-Verfahren hergestelltes Flip-Chip-Foliensubstrat gibt einen groben Anhaltspunkt für die zu erwartenden Kosten bei der Verwendung von flexiblen Materialien.

Durch die Notwendigkeit der Miniaturisierung finden vermehrt Flip-Chips und Chip Scale Packages Einsatz. Deren verdeckte, feine Strukturen erschweren die Überprüfung der erzeugten Lötstellen. Mittels Variation der Geometrie von Anschlusspads konnte eine Möglichkeit gezeigt werden, die verdeckten Anschlussstrukturen auch bei Flip-Chips sicher per Röntgentechnik zu inspizieren. Die immer feiner werdenden Strukturen stellen Schablonendruck und Lötprozess vor große Herausforderungen. Hier bietet sich das anisotrope Leitleben als interessante Alternative auf starren und flexiblen Substraten an. In umfangreichen Untersuchungen haben sich leitgeklebte Flip-Chips zum Teil als zuverlässiger erwiesen als mittels Lötten verarbeitete Chips.

Die Strukturierung von thermoplastischen Materialien ist besonders für feinste Leiterzüge und dreidimensionale Substrate anspruchsvoll. Hierzu wurden verschiedene Ansätze von zwei neuen Verfahren bewertet. Das additive Laserstrukturieren zeigt besonders für LCP eine sehr interessante Technik auf, welche für das Löten mit bleifreien Loten geeignet ist. Ein anderes Verfahren ermöglicht auf verschiedenen Materialien das Feinststrukturieren mittels Laser, wobei vor allem optische Anwendungen im Vordergrund stehen. Aufgrund der beschränkten erzielbaren Metallisierungsdicke lässt sich dieses Verfahren nur mit Leitleben zum Aufbau elektronischer Schaltungen nutzen.

Im Rahmen dieser Arbeit konnte für verschiedene Materialien und Prozesse gezeigt werden, dass sie für die Verwendung bei feinsten Strukturen und mit bleifreien Loten geeignet sind. Durch den durchgängigen Bezug auf Referenzmaterialien lässt sich somit schnell ein Eindruck gewinnen, welche Unterschiede zu traditionellen Verfahren bestehen und welche Besonderheiten bei der Umstellung auf bleifreie Prozesse zu beachten sind.

9 Abkürzungsverzeichnis

ACA	Anisotropic Conductive Adhesive (anisotroper Leitkleber)
ACF	Anisotropic Conductive Film
AVT	Aufbau- und Verbindungstechnik
BGA	Ball Grid Array
CC	Chip Capacitor
COG	Chip-on-Glas
CPU	Central Processing Unit
CR	Chip Resistor
CSP	Chip Scale Package; weitere Bezeichnung μ BGA
CTE	Coefficient of Thermal Expansion
DCA	Direct Chip Attach
DSC	Differential Scanning Calorimetry
ENIG	Electroless Nickel Gold, auch Ni/Au bezeichnet
FC	Flip-Chip <i>oder</i> Forced Convection Soldering (Konvektionslötén)
FFC	Flexible Flat Cable
FPC	Flexible Printed Circuits
FR4	Leiterplattenmaterial aus Glasfasergewebe und Epoxidharz
HASL (HAL)	Hot Air Solder Leveling
HDI	High Density Interconnect
HF	Hochfrequenz
ICA	Isotropic Conductive Adhesive (isotroper Leitkleber)
IDEALS	Improved Design Life and Environmentally Aware Manufacturing of Electronics Assemblies by Lead-Free Soldering, Lead-Free Soldering Report (1996 - 1999)
IMP	Intermetallische Phase
IMV	Intermetallische Verbindung
ITRS	International Technology Roadmap for Semiconductors
JEDEC	Solid State Technology Association (ehemals Joint Electron Device Engineering Council)
JEITA	Japan Electronics and Information Technology Industries Association

MEMS	Mirko-elektronisch-mechanische Systeme
MID	Mechatronic Integrated Device; (meist) spritzgegossener Schaltungsträger
MOEMS	Mikro-optisch-elektronisch-mechanische Systeme
NCA	Non-Conductive Adhesive (ungefüllter, nichtleitender Klebstoff)
iNEMI	International Electronics Manufacturing Initiative
NIST	National Institute for Standards and Technology
NSMD	Non-Solder Mask Defined
OSP	Organic Solderability Preservative
PBB	Polybromierte Biphenyle
PBDE	Polybromierte Diphenylether
ppm	Parts per Million
PVD	Physical Vapor Deposition
QFP	Quad Flat Pack
RoHS	Restriction of certain Hazardous Substances
SiP	System-in-Package
SMD	Surface Mounted Device <u>oder</u> Solder Mask Defined
SMT	Surface Mount Technology
SoC	System-on-Chip
SoP	System-on-Package
TAB	Tape Automated Bonding
T _G	Glasübergangstemperatur
TWT	Temperaturwechselltest
VHDI	Very High Density Interconnect
VP	Vapor Phase Soldering (Dampfphasenlöten)
WEEE	Waste Electrical and Electronic Equipment
WLAN	Wireless Local Area Network
ZVEI	Zentralverband Elektrotechnik- und Elektronikindustrie e.V.

10 Literaturverzeichnis

- [1] Altmann, O.: Entwicklung der Elektrik-/Elektronik-Kunststoffbauteile im Automobilbau. Tagungsunterlagen FAPS-TT-Fachseminar, Kunststoffe in der Elektronik, Erlangen, 13.02.2003
- [2] Aravamidhan, S.; Santos, D.: A Study of Solder Paste Release from Small Stencil Apertures of Different Geometries with Constant Volumes. 27th International electronics Manufacturing Technology Symposium (IEMT), IEEE, CPMT and SEMI, Semicon West 2002, San Jose, CA, USA, July 2002
- [3] Bachmann et al.: Das Technologiehandbuch – Die Welt der Surface Mount Technology aus der Praxis für die Praxis. Ausgabe 10/99, Siemens AG, München
- [4] Bartholomew, M.: An Engineers Handbook Of Encapsulation And Underfill Technology, Electrochemical Publications Ltd., Port Erin, 1999
- [5] Beelen-Hendrixx, C., Verguld, M.: Verification of flip-chip assembly on FR4 boards, Soldering & Surface Mount Technology, 10/3 1998, MCB University Press, 1998, S. 23 - 28
- [6] Beitinger, G.: Herstellungs- und Prüfverfahren für thermoplastische Schaltungsträger. Feldmann, K.; Geiger, M. (Hrsg.), Dissertation Univ. Erlangen-Nürnberg, Meisenbach Verlag, Bamberg 1999
- [7] Bell, H.: Reflowlötten. ISBN3-87480-202-7 Eugen G. Leuze Verlag, Bad Saulgau, 2005
- [8] Bell, H.: XY-Versatz und Selfalignment beim bleifreien Reflowlötten. Produktion von Leiterplatten und Systemen (PLUS) 1/2005, Eugen G. Leuze Verlag, S. 148 - 149
- [9] Bell, H.; Poech, M.; John, C.: Das Optimum herausfinden. Elektronik Produktion & Prüftechnik, Konradin Verlag, Leinfelden-Echterdingen, Heft Juni/Juli 2003, S. 24 - 27
- [10] Berek, H., et al.: Temporär flüssige Lötverbindungen für Anwendungen bis 250°C. Produktion von Leiterplatten und Systemen (PLUS) Heft 3/2005, Eugen G. Leuze Verlag, Seite 521 - 530
- [11] Biedorf, R.: Analytische Praxis in der Elektronikfertigung. ISBN 3-87480-211-6, Eugen G. Leuze Verlag, Saulgau, 2005
- [12] Biocca, P.: Global Update on Lead-free Solders, Proceedings Surface Mount International (SMTA), San Jose, CA, 1998, S. 705 - 709
- [13] Boiger, M.: Hochleistungssysteme für die Fertigung elektronischer Baugruppen auf der Basis flexibler Schaltungsträger. Feldmann, K.; Geiger, M. (Hrsg.), Dissertation Univ. Erlangen-Nürnberg, Meisenbach Verlag, Bamberg, 2005
- [14] Campus-Datenbank online, <http://www.campusplastics.com/>

- [15] Carol Handwerker, "NEMI Pb-free solder project", in Proceedings of SMTA International, Chicago, IL, 25. September 2003
- [16] Clech, J.-P.: Lead-Free and Mixed Assembly Solder Joint Reliability Trends. Proceedings IPC / SMTA Council APEX 2004 Conference, Anaheim, CA, 23. - 26. Februar 2004
- [17] Coleman, W. E.: Stencil Technology and Design Guidelines for Print Performance. In: Circuits Assembly, UP Media Group, 03/2001
- [18] Coombs, C. F.: Printed Circuits Handbook, 5th Edition, McGraw-Hill Handbooks, New York, 2001
- [19] Cottrill, M. C. W. et al.: Foresight Vehicle: Large Area Flexible Circuits for Automotive Applications Manufacturing Technology – A Review of Process Options. Society of Automotive Engineers (SAE) 2002 World Congress, Detroit, MI, USA, März 2002
- [20] Deusch, H.: Punktlöten legierter Grundwerkstoffe. Productronic – Fachzeitschrift für Elektronik-Fertigung, Hüthig GmbH & Co. KG, Heidelberg, Oktober 2001, S. 46 - 49
- [21] Diegner, B. et al.: Bleifreies Löten: Materialien, Komponenten, Prozesse. Technologische Bewertung des Umstellungsszenarios. ZVEI, Frankfurt a.M., September 1999
- [22] Diehm, R.: Kriterien und prozessrelevante Maßnahmen, die bei der Einführung der Bleifreitechnik zu berücksichtigen sind. GMM-Fachbericht 44: Elektronische Baugruppen - Aufbau- und Fertigungstechnik; ISBN 3-8007-2813-3, VDE Verlag Berlin Offenbach, Februar 2004, S. 157 - 166
- [23] Dingler, K.; Gröner, G.: Designänderungen in der Bleifrei-Technologie. Produktion von Leiterplatten und Systemen (PLUS) 7/2005, Eugen G. Leuze Verlag, S. 1156 - 1160
- [24] Djavadi, M.: Eigenschaften und Verarbeitungsregeln von Lotpasten (Teil 3). Elektronik Produktion & Prüftechnik, April/Mai 2003, Konradin Verlag, Leinfelden-Echterdingen, S. 24 - 29
- [25] Dr. Berger, C.: Entwicklung bleifreier Lotpasten – Chancen, Herausforderungen und Ziele für die Zukunft. Produktion von Leiterplatten und Systemen (PLUS) 3/2003, Eugen G. Leuze Verlag, S. 388 - 395
- [26] Dudek, R.: Abschlusspräsentation zum BMBF-Projekt „HiTAP“, Stuttgart, 27.03.2003
- [27] Ehrenstein, G. W.: Polymerwerkstoffe: Struktur – Eigenschaften – Anwendung. Carl Hanser Verlag, München, Wien, 1999
- [28] Eisenbarth, M.: Beitrag zur Optimierung der Aufbau- und Verbindungstechnik für mechatronische Baugruppen. Feldmann, K.; Geiger, M. (Hrsg.), Dissertation Univ. Erlangen-Nürnberg, Meisenbach Verlag, 2003
- [29] Eisenbarth, M.; Feldmann, K.; Wölflick, P.: Production Systems for Manufacturing Modules based on new Materials with Integrated Electronic Functions - Chal-

- lenges and Solutions Concepts. 1st International Seminar on Progress in Innovative Engineering (PRIME 2001), CIRP, ISBN 88-900559-0-1, Genoa, Italien, Juni 2001, S. 295 - 300
- [30] ElektroG: <http://www.bmu.de/files/pdfs/allgemein/application/pdf/elektrog.pdf>, heruntergeladen am 06.10.2005
- [31] Engbring, J.; Renner, G.: Optimized Design of Flat Wiring Systems. Society of Automotive Engineers (SAE) 2003 World Congress, Detroit, Michigan, USA, 03.03.2003
- [32] Esterlaken, E.: The Characterization of Printing Properties of Solder Paste. 3. Europäisches Elektroniktechnologie-Kolleg, Mallorca, 2000
- [33] Fa. EKRA Eduard Kraft GmbH: Schablonendruck von 0201: SMT bis in den Grenzbereich. Productronic – Fachzeitschrift für Elektronik-Fertigung, Hüthig Verlag, Heidelberg, 11/2001
- [34] Fa. PEK3 Electronic GmbH: Lotpasten für die SMD-Technik, Teil 2. <http://www.pek3.com/techinfo/lotpast2.pdf>, heruntergeladen am 01.05.2002
- [35] Feldmann, K.; Bigl, T.: Entwicklungstrends und Rationalisierungspotentiale mechatronischer Systemlösungen im Kfz. IIR Fachkonferenz: Mechatronik im Kfz, Funktionalitäten erhöhen und Kosten sparen, Mannheim, 13./14.05.2002
- [36] Feldmann, K.; Bigl, T.; Wölflick, P.: Improving MID-Potentials by Optimized Product Design and Stable Manufacturing Processes. Proceedings 5. International Congress Molded Interconnect Devices MID 2002, Meisenbach-Verlag, Erlangen, 2002, S. 1 - 14
- [37] Feldmann, K.; Boiger, M.; Krimi, S.; Zolleiß, B.: Optimization of SMD Assembly Systems Regarding Dynamical and Thermal Behavior, Proceedings of 2001 IE-EE International Symposium on Assembly and Task Planning (ISTAP 2001), Fukuoka, Japan
- [38] Feldmann, K.; Felbinger, C.; Reichenberger, M.; Wölflick, P.: Process Development and Quality Assurance of Flip-Chip for Optimized Process Results. Annals of the German Academic Society for Production Engineering WGP, Volume IX, Issue 1, ISBN 3-9805589-4-0, Berlin, 2002, S. 33 - 38
- [39] Feldmann, K.; Schüßler, F.; Wölflick, P.: MID and Foil – Technologies for Flexible Circuit Carriers. Tagungsband Proceedings 6th International Congress Molded Interconnect Devices MID 2004, S. 1-15, Meisenbach-Verlag, Erlangen, 2004
- [40] Feldmann, K.; Wölflick, P. et al.: Trends und Entwicklungen in der Fertigung mechatronischer Schaltungsträger. Produktion von Leiterplatten und Systemen (PLUS) 2/2003, Eugen G. Leuze-Verlag, S. 260 - 266
- [41] Feldmann, K.; Wölflick, P.: Benetzungsverhalten alternativer Oberflächen. Produktion von Leiterplatten und Systemen (PLUS) 9/2003, Eugen G. Leuze Verlag, S. 1365 - 1372

- [42] Feldmann, K.; Wölflick, P.: Einflüsse beim Drucken bleifreier Ultra-Fine-Pitch-Lotpaste auf alternativen Oberflächen. Produktion von Leiterplatten und Systemen (PLUS) 7/2003, Eugen G. Leuze-Verlag, S. 1060 - 1066
- [43] Feldmann, K.; Wölflick, P.; Boiger, M.: Verarbeitung von flexiblen Schaltungsträgern: Material und Prozesse. Produktion von Leiterplatten und Systemen (PLUS) 4/2005, Eugen G. Leuze-Verlag, S. 682 - 688
- [44] Feldmann, K.; Wölflick, P.; Boiger, M.; Seidel, C.: Gesicherte Prozessketten für flexible 3D-MID-Anwendungen/Secured Process Chains for flexible 3D-MID Applications. Tagungsband Proceedings 6th International Congress Molded Interconnect Devices MID 2004, Meisenbach-Verlag, Erlangen, 2004, S. 263 - 275
- [45] Firma Delo: www.delo.de, Datenblätter der Produkte DELO-ICABOND IC 182, DELO-ACABOND VE40457 und DELO-ACABOND VE12074
- [46] Forschungsvereinigung Räumliche elektronische Baugruppen (3-D MID) e.V. (Hrsg.): 3D-MID Technologie - Räumliche Elektronische Baugruppen: Herstellungsverfahren, Gebrauchsanforderungen, Materialkennwerte. ISBN 3-446-22720-2, Carl Hanser Verlag, München, 2003
- [47] Frear, D. R. et al.: The Mechanics of Solder Alloy Interconnects. Van Nostrand Reinhold, New York, 1994
- [48] Gehberger, E.: Lötversuche auf bleifreien Oberflächen. VTE 15 (2003), Heft 2, DVS-Verlag, S. 67 - 73
- [49] Gilleo, K.: Area Array Packaging Handbook. Manufacturing and Assembly. McGraw-Hill Handbooks, New York, 2002
- [50] Gilleo, K.: Handbook of Flexible Circuits. Van Nostrand Reinhold, New York, 1992
- [51] Glatschnig, M.: Flipchip-Montage: Kleben statt Lötten, Productronic – Fachzeitschrift für Elektronik-Fertigung, November 2003, Hüthig GmbH & Co. KG, Heidelberg, S.100 - 101
- [52] Grumm, H.: Ansprüche bleifreier Pasten an den Schablonendruckprozess. Tagungsunterlagen zur SMT Technologietagung „Bleifrei 2006“, Wertheim, 22. - 23. April 2004
- [53] Hanke, H.-J. (Hrsg.): Baugruppenttechnologie der Elektronik. Leiterplatten. Verlag Technik, Berlin, 1994
- [54] Hauck, T. et al.: Flip-Chip Montage auf wärmeleitfähigen flexiblen Verdrahtungsträgern zur Funktionsintegration in mechatronischen Systemen (FlexFC). Abschlussbericht 09/2004. Bayerische Forschungsstiftung AZ 507/02
- [55] Hause, J.: Zuverlässigkeit von hochkomplexen Elektroniksystemen im Automobil. 3. ZVEI Kompetenztreffen „Mikrosystemtechnik und Mikroelektronik im Automobil“, Kronberg, 21. Januar 2005
- [56] Hayden, T. F.: New Liquid Crystal Polymer (LCP) Flex Circuits to Meet Demanding Reliability and End-Use Applications Requirements. International Conference on Advanced Packaging and Systems (ICAPS), Reno, Nevada, März 2002

- [57] heise-news vom 09.02.2005, <http://www.heise.de/newsticker/meldung/56191>, heruntergeladen am 09.02.2005
- [58] Hendriksen, M. W.; Jackson, G. J.; Lu, H.: Experimental and computational modelling characterisation of fine particulate Pb-free solder paste volumes for flip chip assembly applications. 27th International electronics Manufacturing Technology Symposium (IEMT), IEEE, CPMT and SEMI, Semicon West 2002, San Jose, CA, USA, July 2002
- [59] Hennemann, O., Mieskes, H., Dorbath, B.: Entwicklung von neuen Klebtechnologien in der Elektronik, Heinrich Vogel Fachzeitschriften GmbH, München, 1991
- [60] Hereaus: Datenblatt für TF 38 – Low Residue No Clean Tack Flux, W.C. Hereaus GmbH & Co. KG, Hanau
- [61] <http://www.andus.de/Leiterplatten/Tabellen/leiterplattenmaterial.htm>, heruntergeladen am 08.06.2005
- [62] <http://www.heise.de/newsticker/meldung/58466>, heruntergeladen am 12.04.2005
- [63] <http://www.kester.com/de-DE/leadfree/alloys.aspx>, heruntergeladen am 09. August 2005
- [64] http://www.process-sciences.com/news_top/PWBfinish.html, heruntergeladen am 09.02.2005
- [65] <http://www.smtinfo.net/docs/Electronic%20Production/9.htm>, heruntergeladen am 09.02.2005
- [66] Huang, B.; Lee, N.-C.: Conquer Tombstoning in Lead-Free Soldering. Proceedings SMEMA Council APEX 2004, http://www.pb-free.com/pdf/ica_authored_papers/Conquer_Tombstoning.pdf, heruntergeladen am 06.10.2005
- [67] Ingwersen, J. et al.: Bleifreies Reflowlöten. Produktion von Leiterplatten und Systemen (PLUS) 7/2005, Eugen G. Leuze Verlag, S. 1222 - 1226
- [68] IPC-7525: Stencil Design Guidelines. IPC – Association Connecting Electronics Industries, Northbrook, IL, USA, 5/2000
- [69] Juul, P. et al: Survey on Lead Free Solder Systems. http://www.smtinfocus.com/PDF/Danish_lead_free_survey.pdf, 20.11.2002, heruntergeladen am 05.10.2005
- [70] Kallmayer, C. et al.: System Integration Technologies for Smart Textiles. mst news 2/05, VDI/VDE-Innovation+Technik GmbH, Teltow, Seite 42 - 43
- [71] Keller, G.: BGA, CSP, FlipChip und COB – Ein Vergleich mit Hinweisen zur Implementierung, Vortragsband – Konferenz Elektronik-Design '99 & Baugruppen-Fertigung '99, Fachverband Elektronik-Design (FED), 1999, S. 41 - 49
- [72] Kempe, W.: Anforderungen an zukünftige Baugruppengenerationen – aus Sicht der Automobilelektronik. Tagungsunterlagen zu ERSA Technologieforum 2000, Wertheim, 25./26.10.2000
- [73] Kivilahti, J., Savolainen, P.: Anisotropic Adhesives for Flip-Chip Bonding, Journal of Electronics Manufacturing, Vol. 5, No. 4, 1995, S. 245 - 253

- [74] Klein Wassink, R. J.: Weichlöten in der Elektronik. ISBN 3-874800-025-3, Eugen G. Leuze Verlag, Bad Saulgau, 1984
- [75] Kleinert, R., u.a.: Abschlussbericht zum BMBF-Verbundvorhaben „Ganzheitliche Materialkonzepte und Systemlösungen für Mechatronic-Anwendungen“, Berlin, Erlangen, Februar 2005
- [76] Klein-Wassink, R.J.: Weichlöten in der Elektronik (2. Auflage). Eugen G. Leuze Verlag, Saulgau, 1991
- [77] Kober, H.: Flexible Leiterplatten – vielseitige Lösungswege für das Packaging innovativer Produkte. Produktion von Leiterplatten und Systemen (PLUS) 3/2004, Eugen G. Leuze Verlag, S. 362 - 366
- [78] Kober, H.: Sind flexible Leiterplatten die Substrattechnologie von Morgen? DVS/GMM-Tagung, Fellbach, 4./5. Februar 2004
- [79] Kober, H.: Wie werden flexible Leiterplatten anwendungs- und fertigungsgerecht konstruiert? Konferenzband der 11. FED-Konferenz „Elektronik-Design – Leiterplatten – Baugruppen 2003“, Ludwigsburg, 18. - 20. September 2003, S. 69 - 73
- [80] Krapp, M. et al: Zukünftige Anforderungen an Leiterplatten, Bauelemente und die Aufbau- und Verbindungstechnik für die Automobilelektronik. Produktion von Leiterplatten und Systemen (PLUS) 11/2003, Eugen G. Leuze-Verlag, S. 1781 - 1787
- [81] Krimi, S.: Analyse und Optimierung von Montagesystemen in der Elektronikproduktion. Feldmann, K.; Geiger, M. (Hrsg.), Dissertation Univ. Erlangen-Nürnberg, Meisenbach Verlag, Bamberg, 2001
- [82] Landau, U.: Herstellung von laserstrukturierten flexiblen Leiterplatten für neue Anwendungen. FAPS-TT-Fachseminar zur Elektronikproduktion, Aktuelle Entwicklungen zur Aufbau und Verbindungstechnik, Nürnberg, 7. Dezember 2004
- [83] Landeck, H. et al: Abschlussbericht Projektphase 2 zum Verbundprojekt der Deutsche Bundesstiftung Umwelt zur Entwicklung, Optimierung und Qualifizierung einer Technologie auf Basis Polysiloxanfolie zur kostengünstigen und umweltverträglichen Gestaltung elektronischer Baugruppen, Aktenzeichen 14540/02, Eschenbach Juli 2004
- [84] Lau, J. H. (Editor): Ball Grid Array Technology. McGraw-Hill, New York, 1995
- [85] Lau, J. H.: Solder Joint Reliability – Theory and Applications. Van Nostrand Reinhold, New York, 1991
- [86] Lea, C.: A Scientific Guide to Surface Mount Technology. Electrochemical Publications Ltd., Ayr, Scotland, 1988
- [87] Lee, N.-C. et al: A Drop-In Lead-Free Solder Replacement, Proceedings: NEPCON West Conference, Anaheim, CA, 28. Februar - 2. März 1995
- [88] Lee, N.-C.: Lead - Free Chip-Scale Soldering of Packages. Chip Scale Review, March/April 2000, S. 42

- [89] Lee, N.-C.: Reflow-Soldering Processes and Troubleshooting: SMT, BGA, CSP and Flip Chip Technologies. Newnes, Woburn, MA, 2002. ISBN 0-7506-7218-8
- [90] Leibinger, F., Möst, R., Saller, R., Schramm, W., Walther, C., Wilde, A.: BOND IT – Nachschlagewerk zur Klebetechnik, Delo Industrieklebstoffe, 2002
- [91] Lewis, B.: Increased Yield and Reliability of the Flip-Chip Process, Surface Mount Technology, November 1999, PennWell, S. 64 - 68
- [92] Lexin, J.: Comparison of Flexible Printed Circuitry and Traditional Cabling, inter-Connection Technology, Dezember 1992, www.flexctech.com/compare.htm
- [93] Liu, J.: ACA bonding technology for low cost electronics packaging applications – current status and remaining challenges. Soldering & Surface Mount Technology 13/3 [2001], ISSN 0954-0911, S. 39 - 57
- [94] Liu, J.: Conductive Adhesives for Electronics Packaging, Electromechanical Publications Ltd, Isle of Man, British Isles, 1999
- [95] Loibl, D.: Grundlagen zur technischen Prüfung der Weiterverarbeitungseinheiten in Endlosrotationen. Bundesverband Druck e.V. und Deutsche Forschungsgesellschaft für Druck- und Reproduktionstechnik e.V., 1991
- [96] Määttänen, J., Palm, P., Perttula, P.: Using Anisotropically Conductive Adhesive as Alternative for Soldering in Volume Production. ICEP International Conference on Electronics Packaging, Tokyo, Japan, 2003
- [97] Meier, D.J.; Schmidt, S.H.: PCB Laser Technology for Rigid and Flex HDI – Via Formation, Structuring, Routing. www.lpkf.com/others/1/42.PDF, heruntergeladen am 31.03.2005
- [98] Meiwald, W.: Lötfehler. ISBN 3-87480-167-5, Eugen G. Leuze Verlag, Bad Saulgau, 2001
- [99] Meusel, E.: Trends in der Aufbau- und Verbindungstechnik. Festvortrag zum 15-jährigen Jubiläum SMT & HYBRID. Dresden, 03.06.2005
- [100] Miric, A.: Einsatz von Zinn-Silber-Kupfer (SAC) - die wichtigste bleifreie Legierung in der Elektronik. FAPS-TT-Fachseminar zur Elektronikproduktion, Aktuelle Entwicklungen zur Aufbau und Verbindungstechnik, Nürnberg, 29. November 2005
- [101] Miric, A.: Lotlegierungen – bleifreie Alternativen. Tagungsunterlagen FAPS-TT-Seminar, Aktuelle Entwicklungen zur Aufbau- und Verbindungstechnik, Erlangen, 05.12.2001
- [102] N. N.: Abnahmekriterien für elektronische Baugruppen – Deutsche Übersetzung. IPC-A-610C, FED Berlin, 2001
- [103] N. N.: Flip-Chip-Technik für die Mikrosystemtechnik. ISBN 3-89750-079-5, VDI/VDE-Technologiezentrum Informationstechnik GmbH, Teltow, 1999
- [104] N. N.: Guidelines for Accelerated Reliability Testing for Surface Mount Solder Attachments. IPC-SM-758. Institute for Interconnection and Packaging Electronic Circuits, 1992

- [105] N. N.: IPC Round Robin Testing and Analysis of Lead Solder Pastes with Alloys of Tin, Silver and Copper – Final Report. IPC Solder Products Value Council
- [106] N. N.: Leiterplatten – Technologietransfer. Andus electronic, Berlin, 2001
- [107] N. N.: Leiterplatten Handbuch. Ausgabe 7.3. ILFA Feinstleitertechnik GmbH, 2002
- [108] N. N.: Produktionstechnik für eine Aufbau- und Verbindungstechnik für die Nanoelektronik. Fachverband Electronic Components and Systems im ZVEI – Zentralverband Elektrotechnik- und Elektroindustrie e.V., Frankfurt am Main, 2005
- [109] N. N.: Requirements for Soldered Electrical and Electronic Assemblies. ANSI/J-STD-001A. American National Standard Institute, 1995
- [110] N. N.: Solderability Tests for Component Leads, Terminations, Lugs, Terminals and Wires. ANSI/J-STD-002. American National Standard Institute, 1992
- [111] N. N.: Trends und Anwendungen bei flexiblen Schaltungen. Tageskolloquium der DBU. Produktion von Leiterplatten und Systemen (PLUS) 2/2005, Eugen G. Leuze Verlag, S. 229 - 231
- [112] N. N. IPC/JEDEC J-STD-020C: Moisture/Reflow Sensitivity Classification for Nonhermetic Solid State Surface Mount Devices. Juli 2004
- [113] N. N.: 14. Fachforum Produktion elektrischer Baugruppen (SMT), Regensburg, 23./24. April 2002, S. 104 - 125
- [114] N. N.: Application Note 7001. Guidelines for Using Fairchild's BGA Packages. März 2004, www.fairchildsemi.com/an/AN/AN-7001.pdf, heruntergeladen am 05.10.2005
- [115] N. N.: Automobilbranche fordert bei Bauelementen Fehlerraten unter 1ppm. Produktion von Leiterplatten und Systemen (PLUS) Heft 3/2005, Eugen G. Leuze-Verlag, Seite 535 - 537
- [116] N. N.: Autonomes Auto: Nur die Elektronik macht es möglich. Markt&Technik, Nr. 36/02.09.2005, S. 24
- [117] N. N.: Der erfolgreiche Prozess ist Weg – Grundlagen des modernen Sieb- und Schablonendruckes. Elektronik Produktion & Prüftechnik, Konradin Verlag, Leinfelden-Echterdingen, Heft 09/2000
- [118] N. N.: Flex circuits general Guide, http://www.flexiblecircuits.co.uk/Flex_Circuits_General_guide.htm, Heruntergeladen am 06.04.2005
- [119] N. N.: International Technology Roadmap for Semiconductors, 2003 Edition
- [120] N. N.: JEDEC No. 95-1 „Design requirements for outlines of solid state and related products“, section 5: „Fine pitch ball grid array (FBGA)“
- [121] N. N.: Kleberloses flexibles Basismaterial aus Straßfurt. Produktion von Leiterplatten und Systemen (PLUS) 6/2003, Eugen G. Leuze Verlag, S. 883 - 886
- [122] N. N.: LEAD-FREE SOLDER ALLOY USA PATENTS, http://www.pb-free.com/pdf/alloy_patents.pdf, heruntergeladen am 03.10.2005

- [123] N. N.: Seminar Flip Chip on Board: Bumping, Assembly und Zuverlässigkeit, Abschlusspräsentation der Projekte „Entwicklung eines ökonomischen entsorgungsgerechten Waferbumping (ÖKOBUMP)“ und „Aufbau, Montage und Applikationsuntersuchungen von High Temperature Advanced Packages am Beispiel Automobilelektronik (HiTAP)“. Stuttgart, 2003
- [124] N. N.: Starrflexible Multilayer sind die Königsklasse der Platinen. Markt&Technik, Nr. 5/25.01.2002, S. 20 - 21
- [125] Ning-Cheng, L.: Reflow Soldering Processes and Troubleshooting. ISBN 0-7506-7218-8, Butterworth-Heinemann Verlag, Woburn, 2002
- [126] Nolting, F., Fa. Systronic: Patchwork im Schablonendruck – Unterschiedlich hohe Lotdepots für Sonderbauteile mit einem Druck. Elektronik Produktion & Prüftechnik, Konradin Verlag, Leinfelden-Echterdingen, Heft 04/2001
- [127] Nowotnick, M.; Pape, U.: Bleifreie Lotpasten – der aktuelle Stand. Tagungsunterlagen zur SMT Technologietagung „Bleifrei 2006“, Wertheim, 22. - 23. April 2004
- [128] Nurmi, S. et al: The effect of solder paste composition on the reliability of SnAg-Cu joints. ISSN: 0026-2714, Microelectronics Reliability 44 (2004) S. 485 - 494
- [129] Orthmann, K.: Elektrische und mechanische Eigenschaften von Leitlebungen im Vergleich zu Lötungen bei der Leiterplattentechnik, Heinrich Vogel Fachzeitschriften GmbH, München, 1991
- [130] Orthmann, K.: Kleben in der Elektronik, Expert Verlag, Renningen-Malmsheim, 1995
- [131] Osterwald, S. et al: Feinste Leiterbahnen am laufenden Band. Elektronik 8/2005, WEKA Fachzeitschriften Verlag GmbH, S. 68
- [132] Parton, E. et al.: Bleifrei in die Gehäusezukunft. Productronic – Fachzeitschrift für Elektronik-Fertigung, Hüthig GmbH & Co. KG, Heidelberg, Ausgabe 12/2003
- [133] Pearson, T. E.; Dishongh, T. J.: Mother Board DFM rules and solutions for BGA Quality and Reliability. Intel Developer Forum Spring 2003, San Jose, 20. Februar 2003
- [134] Pigeon, K.: Causes and Cures in Solder Beading, SMT, SMT-Verlag, November 2001, S. 48 - 53
- [135] Prasad, R.P.: Surface Mount Technology. Principles and Practice. Van Nostrand Reinhold, New York, 1989
- [136] Rahn, A.: Bleifrei löten Band 2. ISBN 3-87480-212-4 Eugen G. Leuze Verlag, Bad Saulgau, 2005
- [137] Rahn, A.: Ist die Umstellung auf bleifreie Lote wirklich einfach (Teil 10): Lote, Flussmittel & Pasten. Elektronik Produktion & Prüftechnik, Konradin Verlag, Leinfelden-Echterdingen, Heft 12/2004

- [138] Reichenberger, M.: Eigenschaften und Einsatzmöglichkeiten alternativer Elektroniklote in der Oberflächenmontage (SMT). Feldmann, K.; Geiger, M. (Hrsg.), Dissertation Univ. Erlangen-Nürnberg, Meisenbach Verlag, Bamberg, 2001
- [139] Reichl, H.: Direktmontage: Handbuch über die Verarbeitung ungehäuster ICs. Springer Verlag, Berlin, 1998
- [140] Savolainen, P., Kivilahti, J.: A Solder Alloy Filled Z-Axis Conductive Epoxy Adhesive, *Journal of Adhesion*, Vol. 49, 1995, S.187 - 196
- [141] Schäfer, P.: Hinterspritzte Flex - eine neue innovative Technologie von Freudenberg Mektec Europa. Produktion von Leiterplatten und Systemen (PLUS) 9/2004, Eugen G. Leuze Verlag, S. 1446 - 1448
- [142] Scheel, W.: Baugruppenttechnologie der Elektronik: Montage. Verlag Technik GmbH, Berlin, 1997
- [143] Schilpp, A.; Kostelnik, J.: Flexible Leiterplatten für zuverlässige und frei räumlich gestaltbare Mikrosysteme. Produktion von Leiterplatten und Systemen (PLUS) 8/2005, Eugen G. Leuze Verlag, S. 1463 - 1468
- [144] Schmidt, R. et al: Neuartige Direktmetallisierung von Polymerfolien für die Additivtechnik. VTE 13 (2001), Heft 2, DVS-Verlag, S. 72 - 77
- [145] Schüßler, F., Wölflick, P.: Angepasste Lötprozesse für komplexe Baugruppen mit Fine-Pitch-Strukturen. Tagungsunterlagen FAPS-TT-Fachseminar zur Elektronikproduktion, Aktuelle Entwicklungen zur Aufbau und Verbindungstechnik, Nürnberg, 30.11.2004
- [146] Seidel, C.; Münstedt, H.; Friedrich, J.; Wölflick, P.: High Temperature Resistant Thermoplastic Polymer Films for 3D-electronic Applications – Production, Metallisation, Application. Tagungsband Proceedings 6th International Congress Molded Interconnect Devices MID 2004, Meisenbach-Verlag, Erlangen, 2004, S. 111 - 121
- [147] Shanguang, D.: Managing Lead-Free Compatibility. *Circuits Assembly*, UP Media Group, 11/2003, S. 30 - 33
- [148] Slyman, D.: Alles im Lot. FAPS-TT-Fachseminar zur Elektronikproduktion, Aktuelle Entwicklungen zur Aufbau und Verbindungstechnik, Nürnberg, 23. November 2004
- [149] SMEMA 5: Screen Printing Terms and Definitions. IPC SMEMA COUNCIL – Surface Mount Equipment Manufacturers Association, IL, USA, 11/2000
- [150] Steffen, H.: Oberflächenmetallisierungssysteme hotEL BMBF-Verbundprojekt "Innovative Produktionsprozesse für die Hochtemperatur-Elektronik". 12. Workshop Mikrotechnische Produktion, Dresden, 27./28.04.2004
- [151] Tummala, R. R.; Rymaszewski, E. J.: *Microelectronics Packaging Handbook*, Van Nostrand Reinhold, New York, 1989
- [152] Warwick, M.: Implementing lead-free solder consortium research. Proceedings SMTA International Conference San Jose, CA, 12. - 16. September 1999, S. 378 - 398

- [153] Webber, C.: Automotive Semiconductor Forecast 2002 – 2011, September 2004, <http://www.strategyanalytics.com/cgi-bin/greports.cgi?rid=022004090761>, heruntergeladen im Februar 2005
- [154] Weiß, C.; Münstedt, H.: Polyetheretherketon (PEEK) – ein neues Substratmaterial für flexible Schaltungsträger. GMM-Fachbericht 37: Elektronische Baugruppen - Aufbau- und Fertigungstechnik; ISBN 3-8007-2668-8, VDE Verlag Berlin Offenbach, Februar 2002, S. 77 - 82
- [155] Willuweit, J.: Lamine für die „grüne“ Leiterplatte. Seminarunterlagen, EIPC – Technologieseminar Karlsruhe, 23. Juli 2003
- [156] Winterer, J.: Infineon green product - Merkmale bleifreier Bauteile. Tagungsunterlagen zur SMT Technologietagung „Bleifrei 2006“, Wertheim, 22. - 23. April 2004
- [157] Wittke, K.; Scheel, W.; Kising, M.; Nowotnick, M.: Prüfung der Hochtemperatureigenschaften von ausgewählten Weichlötverbindungen. Hochschulkolloquium Weichlöten in Forschung Praxis 1996, DVS-Berichte Band 182, ISBN 3-87155-487-1, DVS-Verlag, Seite 64 - 74
- [158] Wölflick, P., Boiger, M.: Aufbau- und Verbindungstechnik für elektronische Baugruppen (MID, Folie). Tagungsunterlagen 4. Fachseminar Kunststoffe in der Elektronik, Erlangen, 19.02.2004
- [159] Wölflick, P.: Alternative Oberflächen und optimierte Verarbeitungsparameter für Feinststrukturen. Tagungsunterlagen FAPS-TT-Seminar, 2. Forum Innovative Elektronikproduktion, Aktuelle Entwicklungen zur Aufbau und Verbindungstechnik, Nürnberg, 04.12.2002
- [160] Wölflick, P.: C3 Stabile Reflow-Lötprozesse bei alternativen Schaltungsträgern und feineren Strukturen. Abschlusskolloquium zum Sonderforschungsbereich 356, Tennenlohe, 29.06.2004
- [161] Wölflick, P.: Herausforderungen und Systemlösungen beim Löten von MIDs und Folien. Tagungsunterlagen FAPS-TT Fachseminar zur Elektronikproduktion, MID und Folie – Innovative Produktgestaltung und Prozesse, Nürnberg, 25.11.2003
- [162] Wölflick, P.: Löten mit bleifreien Loten und Leitkleben feinsten Strukturen auf verschiedenen Foliensubstraten. Tagungsunterlagen FAPS-TT Fachseminar zur Elektronikproduktion, Folienschaltungen - Innovative Produktgestaltung und Prozesse, Nürnberg, 06.12.2005
- [163] Wölflick, P.: MID - Technologien und Potentiale. Seminarunterlagen Internationaler Workshop: Zentrum für Innovationskompetenz für Mikrosystemintegration (ZIK), Magdeburg, 03./04.06.2003
- [164] Wölflick, P.: Optimierte Verarbeitung ungehäuster Flip-Chips mit bleifreien Lotwerkstoffen. Tagungsunterlagen FAPS-TT-Seminar: Aktuelle Entwicklungen zur Aufbau- und Verbindungstechnik, Erlangen, 05.12.2001
- [165] Wölflick, P.: Thermische Belastung elektronischer Baugruppen bei alternativen Herstellungsprozessen. Tagungsunterlagen FAPS-TT Fachseminar zur Elektro-

- nikproduktion, Aktuelle Entwicklungen zur Aufbau- und Verbindungstechnik, Nürnberg, 04.12.2003
- [166] Wölflick, P.: Thermische Belastungen von elektronischen Baugruppen im Herstellungsprozess. Tagungsunterlagen FAPS-TT-Fachseminar, Kunststoffe in der Elektronik, Erlangen, 13.02.2003
- [167] Wölflick, P.: Vorschläge zur Verarbeitung von flexiblen Schaltungsträgern mit bleifreien Loten. Tagungsunterlagen FAPS-TT-Fachseminar zur Elektronikproduktion, Folienschaltungen – Innovative Produktgestaltung und Prozesse, Nürnberg, 07.12.2004
- [168] Wölflick, P.; Bigl, T.: Pin in Paste - Alternative Verbindungstechnologie zum Reflowlöten gemischt bestückter Baugruppen. Tutorialdokumentation SMT/HYBRID/PACKAGING, Nürnberg, 2003
- [169] Wölflick, P.; Eisenbarth, M.; Feldmann, K.: Mit intelligenten Padstrukturen zur zuverlässigen 2-D Röntgenprüfung für BGA und CSP. Tagungsunterlagen Viscom Technologie-Forum, Hannover, 27.02.2003
- [170] Wölflick, P.; Feldmann, K.: Aufbau einer bleifreien Low-Cost Flip-Chip Prozesskette. GMM-Fachbericht 37: Elektronische Baugruppen - Aufbau- und Fertigungstechnik; ISBN 3-8007-2668-8, VDE Verlag Berlin Offenbach, Februar 2002, S. 123 - 132
- [171] Wölflick, P.; Feldmann, K.: Bleifreies Löten von Folien. Tagungsband SMT Technologietagung „Bleifrei 2006“, SMT, Wertheim, 22./23.04.04
- [172] Wölflick, P.; Feldmann, K.: Lead-Free Low-Cost Flip-Chip Process Chain - Layout, Process, Reliability. Tagungsband 27th International Electronics Manufacturing Technology Symposium (IEMT), IEEE, CPMT and SEMI, Semicon West 2002, San Jose, CA, USA, Juli 2002
- [173] Wölflick, P.; Feldmann, K.: Processes and Production Systems for MID, Tagungsunterlagen - Beyond 3D MID Workshop, Tampere University of Technology, Vantaa/Finnland, 05.09.2003
- [174] Wölflick, P.; Feldmann, K.: Verarbeitung und Zuverlässigkeit von Fine Pitch Bauelementen mit bleifreien Loten. GMM-Fachbericht 44: Elektronische Baugruppen - Aufbau- und Fertigungstechnik; ISBN 3-8007-2813-3, VDE Verlag Berlin Offenbach, Februar 2004, S. 181 - 186
- [175] Woodrow, T. A.: Reliability and Leachate Testing of Lead-Free Solder Joints. Proceedings IPC Lead-Free Conference, San Jose, CA, May 2002
- [176] www.DYCONEX.com/download.PDF, heruntergeladen am 31.03.2005
- [177] www.fed.de/downloads/flex-richtlinien.pdf, heruntergeladen am 04.10.2005
- [178] www.goodfellow.com, heruntergeladen am 20.10.2005
- [179] www.lpkf.de, heruntergeladen am 24.11.2005
- [180] www.pactech.de, Stand Juli 2002
- [181] www.welco-materials.com, Stand 01.02.2005

[182] www.wikipedia.de, heruntergeladen am 20.10.2005

[183] ZVEI, 2/2005

Summary

The integration of electronic devices into our daily environment is growing continuously. In addition, the demand for more complex and smaller devices is also growing. The assembly and production of electronic devices defines the major part of the devices size, reliability, costs, and environmental effect.

High reliability and robust devices are an important demand, especially in the fields of industrial and medical solutions. Until now, mainly tin-lead alloys were used for their processability and reliability. Due to the turn to lead-free solders, initiated by legislative order, new materials have to be found and processed to fulfill the needs for reliable and cost-efficient products. This thesis considers the special challenges of this changeover from different viewing angles.

The findings have been gathered through various projects, including new substrates, joining materials, innovative processes for structuring and assembly, respectively. Tin-lead alloys are always used as a reference to the new materials. The basic characteristics of lead-free alloys together with the different assembly and interconnection technologies are described briefly.

The turn to SnAgCu alloys leads to higher process temperatures. The influence of different reflow temperatures on the reliability of chip resistors was tested. The need for better substrate materials, due to higher temperatures, was analyzed by means of three different materials. The results showed no serious differences between the substrate materials, and the soldering temperature had little or no influence on the reliability. At the same homologous temperature, SnAgCu and SnPb alloys showed quite similar shear forces.

The printing characteristics of lead-free alloys are similar to SnPb alloys, though there is little more flux used in the paste. Type 6 ultra fine pitch solder paste was tested for printability with different stencil openings. The metallization on the PCB had no effect on the printing results. In contrast, the stencil openings have to be designed carefully with respect to area ratio and aspect ratio. The metallization of the pads is important for the wetting of the liquid solder. Ni/Au showed the best wetting, whereas chemical tin and OSP perform quite poorly with SnAgCu alloy. Though the wetting on the pads differs, the long time behavior of chip resistors remained approximately the same for all metallizations. SnAgCu performed at least as good as SnPb or even better.

For special applications, flexible substrates offer great advantages over rigid FR4, such as thermal management, usage of space and connection to moving parts. Different flexible base materials were processed in a reflow oven with lead-free alloys. A good fixation during the process is essential. The shear forces of chip resistors after thermal shock cycles were used to compare the materials. Finally, a rough estimation of the costs for the materials and the processing was given.

Driven by miniaturization, more and more flip-chips and chip scale packages are used in electronic devices. Their hidden contacts make it difficult to inspect the solder joints. By

the variation of the pads geometry, it was possible to reliably evaluate these very fine pitch structures. As an alternative to soldering, anisotropic conductive adhesives were tested for flip-chip assembly on rigid and flexible substrate materials. They turned out to be even more reliable than soldered chips.

Very fine lines and three-dimensional structuring are challenges on thermoplastic materials. For this, two different structuring techniques were evaluated. The additive laser structuring showed very promising results on LCP even with lead-free solder. Another method allows ultra fine structuring with a laser on different materials and is specially suitable to be used with optical applications. As the metallization thickness is very thin, conductive adhesives must be used to build up electronic devices.

In this work, different materials and processes are shown and tested to work properly with fine pitch applications and lead-free solder alloys. By giving a reference to standard materials, it is quickly possible to see the differences to traditional processes and to evaluate which are the characteristics when turning to lead-free.

Lebenslauf

Peter Willy Wöflflick

geboren am 10.10.1972 in Nürnberg

ledig

- 09/79 – 08/83 Grundschule Bauernfeindstraße in Nürnberg
- 09/83 – 06/92 Neues Gymnasium Nürnberg
- Abschluss: Allgemeine Hochschulreife
- 09/92 – 10/93 Zivildienst in der Blindenanstalt Nürnberg
- 11/93 – 05/00 Studium des Maschinenbaus an der Friedrich-Alexander-Universität Erlangen-Nürnberg
- Abschluss: Dipl.-Ing. (Univ.)
- 05/00 – 05/06 Wissenschaftlicher Mitarbeiter am Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik an der Friedrich-Alexander-Universität Erlangen-Nürnberg
- Leiter: Prof. Dr.-Ing. K. Feldmann
- 11/04 – 05/06 Oberingenieur der Lehrstuhlgruppe „Elektronikproduktion“
- seit 07/06 Fachreferent für Aufbau- und Verbindungstechnik, Continental Automotive Systems, Nürnberg

Reihe Fertigungstechnik - Erlangen

www.mb.uni-erlangen.de/diss

Band 1 - 52
Carl Hanser Verlag, München

ab Band 53
Meisenbach Verlag, Bamberg
45,-- Euro

Band 1: Andreas Hemberger
Innovationspotentiale in der rechnerintegrierten Produktion durch wissensbasierte Systeme
208 Seiten, 107 Bilder. 1988.

Band 2: Detlef Classe
Beitrag zur Steigerung der Flexibilität automatisierter Montagesysteme durch Sensorintegration und erweiterte Steuerungskonzepte
194 Seiten, 70 Bilder. 1988.

Band 3: Friedrich-Wilhelm Nolting
Projektierung von Montagesystemen
201 Seiten, 107 Bilder, 1 Tabelle. 1989.

Band 4: Karsten Schlüter
Nutzungsgradsteigerung von Montagesystemen durch den Einsatz der Simulationstechnik
177 Seiten, 97 Bilder. 1989.

Band 5: Shir-Kuan Lin
Aufbau von Modellen zur Lageregelung von Industrierobotern
168 Seiten, 46 Bilder. 1989.

Band 6: Rudolf Nuss
Untersuchungen zur Bearbeitungsqualität im Fertigungssystem Laserstrahlschneiden
206 Seiten, 115 Bilder, 6 Tabellen. 1989.

Band 7: Wolfgang Scholz
Modell zur datenbankgestützten Planung automatisierter Montageanlagen
194 Seiten, 89 Bilder. 1989.

Band 8: Hans-Jürgen Wißmeier
Beitrag zur Beurteilung des Bruchverhaltens von Hartmetall-Fließpreßmatrizen
179 Seiten, 99 Bilder, 9 Tabellen. 1989.

Band 9: Rainer Eisele
Konzeption und Wirtschaftlichkeit von Planungssystemen in der Produktion
183 Seiten, 86 Bilder. 1990.

Band 10: Rolf Pfeiffer
Technologisch orientierte Montageplanung am Beispiel der Schraubtechnik
216 Seiten, 102 Bilder, 16 Tabellen. 1990.

Band 11: Herbert Fischer
Verteilte Planungssysteme zur Flexibilitätssteigerung der rechnerintegrierten Teilefertigung
201 Seiten, 82 Bilder. 1990.

Band 12: Gerhard Kleineidam
CAD/CAP: Rechnergestützte Montagefeinplanung
203 Seiten, 107 Bilder. 1990.

Band 13: Frank Vollertsen
**Pulvermetallurgische Verarbeitung
eines übereutektoiden verschleißfesten Stahls**
XIII u. 217 Seiten, 67 Bilder, 34 Tabellen. 1990.

Band 14: Stephan Biermann
**Untersuchungen zur Anlagen- und Prozeßdiagnostik
für das Schneiden mit CO₂-Hochleistungslasern**
VIII u. 170 Seiten, 93 Bilder, 4 Tabellen. 1991.

Band 15: Uwe Geißler
**Material- und Datenfluß
in einer flexiblen Blechbearbeitungszelle**
124 Seiten, 41 Bilder, 7 Tabellen. 1991.

Band 16: Frank Oswald Hake
**Entwicklung eines rechnergestützten Diagnosesystems
für automatisierte Montagezellen**
XIV u. 166 Seiten, 77 Bilder. 1991.

Band 17: Herbert Reichel
**Optimierung der Werkzeugbereitstellung
durch rechnergestützte Arbeitsfolgenbestimmung**
198 Seiten, 73 Bilder, 2 Tabellen. 1991.

Band 18: Josef Scheller
**Modellierung und Einsatz von Softwaresystemen
für rechnergeführte Montagezellen**
198 Seiten, 65 Bilder. 1991.

Band 19: Arnold vom Ende
Untersuchungen zum Biegeumformen mit elastischer Matrize
166 Seiten, 55 Bilder, 13 Tabellen. 1991.

Band 20: Joachim Schmid
**Beitrag zum automatisierten Bearbeiten
von Keramikguß mit Industrierobotern**
XIV u. 176 Seiten, 111 Bilder, 6 Tabellen. 1991.

Band 21: Egon Sommer
**Multiprozessorsteuerung für kooperierende
Industrieroboter in Montagezellen**
188 Seiten, 102 Bilder. 1991.

Band 22: Georg Geyer
**Entwicklung problemspezifischer Verfahrensketten
in der Montage**
192 Seiten, 112 Bilder. 1991.

Band 23: Rainer Flohr
**Beitrag zur optimalen Verbindungstechnik
in der Oberflächenmontage (SMT)**
186 Seiten, 79 Bilder. 1991.

Band 24: Alfons Rief
**Untersuchungen zur Verfahrensfolge Laserstrahlschneiden
und -schweißen in der Rohkarosseriefertigung**
VI u. 145 Seiten, 58 Bilder, 5 Tabellen. 1991.

Band 25: Christoph Thim
**Rechnerunterstützte Optimierung von Materialflußstrukturen
in der Elektronikmontage durch Simulation**
188 Seiten, 74 Bilder. 1992.

Band 26: Roland Müller
**CO₂-Laserstrahlschneiden
von kurzglasverstärkten Verbundwerkstoffen**
141 Seiten, 107 Bilder, 4 Tabellen. 1992.

Band 27: Günther Schäfer
Integrierte Informationsverarbeitung bei der Montageplanung
195 Seiten, 76 Bilder. 1992.

- Band 28: Martin Hoffmann
Entwicklung einer CAD/CAM-Prozesskette für die Herstellung von Blechbiegeteilen
149 Seiten, 89 Bilder. 1992.
- Band 29: Peter Hoffmann
**Verfahrensfolge Laserstrahlschneiden und –schweißen :
Prozessführung und Systemtechnik in der 3D–Laserstrahlbearbeitung
von Blechformteilen**
186 Seiten, 92 Bilder, 10 Tabellen. 1992.
- Band 30: Olaf Schrödel
Flexible Werkstattsteuerung mit objektorientierten Softwarestrukturen
180 Seiten, 84 Bilder. 1992.
- Band 31: Hubert Reinisch
Planungs- und Steuerungswerkzeuge zur impliziten Geräteprogrammierung in Roboterzellen
XI u. 212 Seiten, 112 Bilder. 1992.
- Band 32: Brigitte Bärmreuther
Ein Beitrag zur Bewertung des Kommunikationsverhaltens von Automatisierungsgeräten in flexiblen Produktionszellen
XI u. 179 Seiten, 71 Bilder. 1992.
- Band 33: Joachim Hutfless
Laserstrahlregelung und Optikiagnostik in der Strahlführung einer CO₂-Hochleistungslaseranlage
175 Seiten, 70 Bilder, 17 Tabellen. 1993.
- Band 34: Uwe Günzel
Entwicklung und Einsatz eines Simulationsverfahrens für operative und strategische Probleme der Produktionsplanung und –steuerung
XIV u. 170 Seiten, 66 Bilder, 5 Tabellen. 1993.
- Band 35: Bertram Ehmman
Operatives Fertigungscontrolling durch Optimierung auftragsbezogener Bearbeitungsabläufe in der Elektronikfertigung
XV u. 167 Seiten, 114 Bilder. 1993.
- Band 36: Harald Kolléra
Entwicklung eines benutzerorientierten Werkstattprogrammiersystems für das Laserstrahlschneiden
129 Seiten, 66 Bilder, 1 Tabelle. 1993.
- Band 37: Stephanie Abels
Modellierung und Optimierung von Montageanlagen in einem integrierten Simulationssystem
188 Seiten, 88 Bilder. 1993.
- Band 38: Robert Schmidt–Hebbel
Laserstrahlbohren durchflußbestimmender Durchgangslöcher
145 Seiten, 63 Bilder, 11 Tabellen. 1993.
- Band 39: Norbert Lutz
Oberflächenfeinbearbeitung keramischer Werkstoffe mit XeCl–Excimerlaserstrahlung
187 Seiten, 98 Bilder, 29 Tabellen. 1994.
- Band 40: Konrad Grampp
Rechnerunterstützung bei Test und Schulung an Steuerungssoftware von SMD–Bestücklinien
178 Seiten, 88 Bilder. 1995.
- Band 41: Martin Koch
Wissensbasierte Unterstützung der Angebotsbearbeitung in der Investitionsgüterindustrie
169 Seiten, 68 Bilder. 1995.
- Band 42: Armin Gropp
Anlagen- und Prozessdiagnostik beim Schneiden mit einem gepulsten Nd:YAG–Laser
160 Seiten, 88 Bilder, 7 Tabellen. 1995.

Band 43: Werner Heckel
**Optische 3D-Konturerfassung und on-line Biegewinkelmessung
mit dem Lichtschnittverfahren**
149 Seiten, 43 Bilder, 11 Tabellen. 1995.

Band 44: Armin Rothhaupt
**Modulares Planungssystem
zur Optimierung der Elektronikfertigung**
180 Seiten, 101 Bilder. 1995.

Band 45: Bernd Zöllner
Adaptive Diagnose in der Elektronikproduktion
195 Seiten, 74 Bilder, 3 Tabellen. 1995.

Band 46: Bodo Vormann
**Beitrag zur automatisierten Handhabungsplanung
komplexer Blechbiegeteile**
126 Seiten, 89 Bilder, 3 Tabellen. 1995.

Band 47: Peter Schnepf
Zielkostenorientierte Montageplanung
144 Seiten, 75 Bilder. 1995.

Band 48: Rainer Klotzbücher
**Konzept zur rechnerintegrierten Materialversorgung
in flexiblen Fertigungssystemen**
156 Seiten, 62 Bilder. 1995.

Band 49: Wolfgang Greska
Wissensbasierte Analyse und Klassifizierung von Blechteilen
144 Seiten, 96 Bilder. 1995.

Band 50: Jörg Franke
**Integrierte Entwicklung neuer Produkt- und Produktionstechnologien
für räumliche spritzgeossene Schaltgestänge (3-D MID)**
196 Seiten, 86 Bilder, 4 Tabellen. 1995.

Band 51: Franz-Josef Zeller
Sensorplanung und schnelle Sensorregelung für Industrieroboter
190 Seiten, 102 Bilder, 9 Tabellen. 1995.

Band 52: Michael Solvie
**Zeitbehandlung und Multimedia-Unterstützung
in Feldkommunikationssystemen**
200 Seiten, 87 Bilder, 35 Tabellen. 1996.

Band 53: Robert Hopperdietzel
Reengineering in der Elektro- und Elektronikindustrie
180 Seiten, 109 Bilder, 1 Tabelle. 1996.
ISBN 3-87525-070-2

Band 54: Thomas Rebhan
**Beitrag zur Mikromaterialbearbeitung mit Excimerlasern –
Systemkomponenten und Verfahrensoptimierungen**
148 Seiten, 61 Bilder, 10 Tabellen. 1996.
ISBN 3-87525-075-3

Band 55: Henning Hanebuth
Laserstrahlhartlöten mit Zweistrahltechnik
157 Seiten, 58 Bilder, 11 Tabellen. 1996.
ISBN 3-87525-074-5

Band 56: Uwe Schönherr
**Steuerung und Sensordatenintegration für flexible Fertigungszellen
mit kooperierenden Robotern**
188 Seiten, 116 Bilder, 3 Tabellen. 1996.
ISBN 3-87525-076-1

Band 57: Stefan Holzer
Berührungslose Formgebung mit Laserstrahlung
162 Seiten, 69 Bilder, 11 Tabellen. 1996.
ISBN 3-87525-079-6

- Band 58: Markus Schultz
Fertigungsqualität beim 3D-Laserstrahlschweißen von Blechformteilen
165 Seiten, 88 Bilder, 9 Tabellen. 1997.
ISBN 3-87525-080-X
- Band 59: Thomas Krebs
Integration elektromechanischer CA-Anwendungen über einem STEP-Produktmodell
198 Seiten, 58 Bilder, 8 Tabellen. 1997.
ISBN 3-87525-081-8
- Band 60: Jürgen Sturm
Prozeßintegrierte Qualitätssicherung in der Elektronikproduktion
167 Seiten, 112 Bilder, 5 Tabellen. 1997.
ISBN 3-87525-082-6
- Band 61: Andreas Brand
Prozesse und Systeme zur Bestückung räumlicher elektronischer Baugruppen (3D-MID)
182 Seiten, 100 Bilder. 1997.
ISBN 3-87525-087-7
- Band 62: Michael Kauf
Regelung der Laserstrahlleistung und der Fokussparameter einer CO₂-Hochleistungslaseranlage
140 Seiten, 70 Bilder, 5 Tabellen. 1997.
ISBN 3-87525-083-4
- Band 63: Peter Steinwasser
Modulares Informationsmanagement in der integrierten Produkt- und Prozeßplanung
190 Seiten, 87 Bilder. 1997.
ISBN 3-87525-084-2
- Band 64: Georg Liedl
Integriertes Automatisierungskonzept für den flexiblen Materialfluß in der Elektronikproduktion
196 Seiten, 96 Bilder, 3 Tabellen. 1997.
ISBN 3-87525-086-9
- Band 65: Andreas Otto
Transiente Prozesse beim Laserstrahlschweißen
132 Seiten, 62 Bilder, 1 Tabelle. 1997.
ISBN 3-87525-089-3
- Band 66: Wolfgang Blöchl
Erweiterte Informationsbereitstellung an offenen CNC-Steuerungen zur Prozeß- und Programptimierung
168 Seiten, 96 Bilder. 1997.
ISBN 3-87525-091-5
- Band 67: Klaus-Uwe Wolf
Verbesserte Prozeßführung und Prozeßplanung zur Leistungs- und Qualitätssteigerung beim Spulenwickeln
186 Seiten, 125 Bilder. 1997.
ISBN 3-87525-092-3
- Band 68: Frank Backes
Technologieorientierte Bahnplanung für die 3D-Laserstrahlbearbeitung
138 Seiten, 71 Bilder, 2 Tabellen. 1997.
ISBN 3-87525-093-1
- Band 69: Jürgen Kraus
Laserstrahlumformen von Profilen
137 Seiten, 72 Bilder, 8 Tabellen. 1997.
ISBN 3-87525-094-X
- Band 70: Norbert Neubauer
Adaptive Strahlführungen für CO₂-Laseranlagen
120 Seiten, 50 Bilder, 3 Tabellen. 1997.
ISBN 3-87525-095-8

Band 71: Michael Steber

**Prozeßoptimierter Betrieb flexibler Schraubstationen
in der automatisierten Montage**

168 Seiten, 78 Bilder, 3 Tabellen. 1997.
ISBN 3-87525-096-6

Band 72: Markus Pfestorf

Funktionale 3D-Oberflächenkenngrößen in der Umformtechnik

162 Seiten, 84 Bilder, 15 Tabellen. 1997.
ISBN 3-87525-097-4

Band 73: Volker Franke

**Integrierte Planung und Konstruktion
von Werkzeugen für die Biegebearbeitung**

143 Seiten, 81 Bilder. 1998.
ISBN 3-87525-098-2

Band 74: Herbert Scheller

**Automatisierte Demontagesysteme und recyclinggerechte
Produktgestaltung elektronischer Baugruppen**

184 Seiten, 104 Bilder, 17 Tabellen. 1998.
ISBN 3-87525-099-0

Band 75: Arthur Meßner

**Kaltmassumformung metallischer Kleinstteile
– Werkstoffverhalten, Wirkflächenreibung, Prozeßauslegung**

164 Seiten, 92 Bilder, 14 Tabellen. 1998.
ISBN 3-87525-100-8

Band 76: Mathias Glasmacher

Prozeß- und Systemtechnik zum Laserstrahl-Mikroschweißen

184 Seiten, 104 Bilder, 12 Tabellen. 1998.
ISBN 3-87525-101-6

Band 77: Michael Schwind

**Zerstörungsfreie Ermittlung mechanischer Eigenschaften
von Feiblechen mit dem Wirbelstromverfahren**

124 Seiten, 68 Bilder, 8 Tabellen. 1998.
ISBN 3-87525-102-4

Band 78: Manfred Gerhard

**Qualitätssteigerung in der Elektronikproduktion durch Optimierung
der Prozeßführung beim Löten komplexer Baugruppen**

179 Seiten, 113 Bilder, 7 Tabellen. 1998.
ISBN 3-87525-103-2

Band 79: Elke Rauh

**Methodische Einbindung der Simulation
in die betrieblichen Planungs- und Entscheidungsabläufe**

192 Seiten, 114 Bilder, 4 Tabellen. 1998.
ISBN 3-87525-104-0

Band 80: Sorin Niederkorn

**Meßeinrichtung zur Untersuchung der Wirkflächenreibung
bei umformtechnischen Prozessen**

99 Seiten, 46 Bilder, 6 Tabellen. 1998.
ISBN 3-87525-105-9

Band 81: Stefan Schuberth

**Regelung der Fokusslage beim Schweißen mit CO₂-Hochleistungslasern
unter Einsatz von adaptiven Optiken**

140 Seiten, 64 Bilder, 3 Tabellen. 1998.
ISBN 3-87525-106-7

Band 82: Armando Walter Colombo

**Development and Implementation of Hierarchical Control Structures
of Flexible Production Systems Using High Level Petri Nets**

216 Seiten, 86 Bilder. 1998.
ISBN 3-87525-109-1

Band 83: Otto Meedt

**Effizienzsteigerung bei Demontage und Recycling
durch flexible Demontagetechnologien und optimierte Produktgestaltung**

186 Seiten, 103 Bilder. 1998.
ISBN 3-87525-108-3

- Band 84: Knuth Götz
Modelle und effiziente Modellbildung zur Qualitätssicherung in der Elektronikproduktion
212 Seiten, 129 Bilder, 24 Tabellen. 1998.
ISBN 3-87525-112-1
- Band 85: Ralf Luchs
Einsatzmöglichkeiten leitender Klebstoffe zur zuverlässigen Kontaktierung elektronischer Bauelemente in der SMT
176 Seiten, 126 Bilder, 30 Tabellen. 1998.
ISBN 3-87525-113-7
- Band 86: Frank Pöhlau
Entscheidungsgrundlagen zur Einführung räumlicher spritzgegossener Schaltungsträger (3-D MID)
144 Seiten, 99 Bilder. 1999.
ISBN 3-87525-114-8
- Band 87: Roland T. A. Kals
Fundamentals on the miniaturization of sheet metal working processes
128 Seiten, 58 Bilder, 11 Tabellen. 1999.
ISBN 3-87525-115-6
- Band 88: Gerhard Luhn
Implizites Wissen und technisches Handeln am Beispiel der Elektronikproduktion
252 Seiten, 61 Bilder, 1 Tabelle. 1999.
ISBN 3-87525-116-4
- Band 89: Axel Sprenger
Adaptives Streckbiegen von Aluminium-Strangpreßprofilen
114 Seiten, 63 Bilder, 4 Tabellen. 1999.
ISBN 3-87525-117-2
- Band 90: Hans-Jörg Pucher
Untersuchungen zur Prozeßfolge Umformen, Bestücken und Laserstrahllöten von Mikrokontakten
158 Seiten, 69 Bilder, 9 Tabellen. 1999.
ISBN 3-87525-119-9
- Band 91: Horst Arnet
Profilbiegen mit kinematischer Gestalterzeugung
128 Seiten, 67 Bilder, 7 Tabellen. 1999.
ISBN 3-87525-120-2
- Band 92: Doris Schubart
Prozeßmodellierung und Technologieentwicklung beim Abtragen mit CO₂-Laserstrahlung
133 Seiten, 57 Bilder, 13 Tabellen. 1999.
ISBN 3-87525-122-9
- Band 93: Adrianus L. P. Coremans
Laserstrahlsintern von Metallpulver – Prozeßmodellierung, Systemtechnik, Eigenschaften laserstrahlgesinterter Metallkörper
184 Seiten, 108 Bilder, 12 Tabellen. 1999.
ISBN 3-87525-124-5
- Band 94: Hans-Martin Biehler
Optimierungskonzepte für Qualitätsdatenverarbeitung und Informationsbereitstellung in der Elektronikfertigung
194 Seiten, 105 Bilder. 1999.
ISBN 3-87525-126-1
- Band 95: Wolfgang Becker
Oberflächenausbildung und tribologische Eigenschaften excimerlaserstrahlbearbeiteter Hochleistungskeramiken
175 Seiten, 71 Bilder, 3 Tabellen. 1999.
ISBN 3-87525-127-X
- Band 96: Philipp Hein
Innenhochdruck-Umformen von Blechpaaren: Modellierung, Prozeßauslegung und Prozeßführung
129 Seiten, 57 Bilder, 7 Tabellen. 1999.
ISBN 3-87525-128-8

Band 97: Gunter Beitinger
**Herstellungs- und Prüfverfahren
für thermoplastische Schaltungsträger**
169 Seiten, 92 Bilder, 20 Tabellen. 1999.
ISBN 3-87525-129-6

Band 98: Jürgen Knoblach
**Beitrag zur rechnerunterstützten verursachungsgerechten Angebotskalkulation von
Blechteilen mit Hilfe wissensbasierter Methoden**
155 Seiten, 53 Bilder, 26 Tabellen. 1999.
ISBN 3-87525-130-X

Band 99: Frank Breitenbach
**Bildverarbeitungssystem zur Erfassung der Anschlußgeometrie
elektronischer SMT-Bauelemente**
147 Seiten, 92 Bilder, 12 Tabellen. 2000.
ISBN 3-87525-131-8

Band 100: Bernd Falk
**Simulationsbasierte Lebensdauervorhersage
für Werkzeuge der Kaltmassivumformung**
134 Seiten, 44 Bilder, 15 Tabellen. 2000.
ISBN 3-87525-136-9

Band 101: Wolfgang Schlögl
**Integriertes Simulationsdaten-Management
für Maschinenentwicklung und Anlagenplanung**
169 Seiten, 101 Bilder, 20 Tabellen. 2000.
ISBN 3-87525-137-7

Band 102: Christian Hinsel
**Ermüdungsbruchversagen hartstoffbeschichteter
Werkzeugstähle in der Kaltmassivumformung**
130 Seiten, 80 Bilder, 14 Tabellen. 2000.
ISBN 3-87525-138-5

Band 103: Stefan Bobbert
**Simulationsgestützte Prozessauslegung
für das Innenhochdruck-Umformen von Blechpaaren**
123 Seiten, 77 Bilder. 2000.
ISBN 3-87525-145-8

Band 104: Harald Rottbauer
**Modulares Planungswerkzeug
zum Produktionsmanagement in der Elektronikproduktion**
166 Seiten, 106 Bilder. 2001.
ISBN 3-87525-139-3

Band 105: Thomas Hennige
Flexible Formgebung von Blechen durch Laserstrahlumformen
119 Seiten, 50 Bilder. 2001.
ISBN 3-87525-140-7

Band 106: Thomas Menzel
**Wissensbasierte Methoden für die rechnergestützte Charakterisierung
und Bewertung innovativer Fertigungsprozesse**
152 Seiten, 71 Bilder. 2001.
ISBN 3-87525-142-3

Band 107: Thomas Stöckel
**Kommunikationstechnische Integration der Prozeßebene
in Produktionssysteme durch Middleware-Frameworks**
147 Seiten, 65 Bilder, 5 Tabellen. 2001.
ISBN 3-87525-143-1

Band 108: Frank Pitter
**Verfügbarkeitssteigerung von Werkzeugmaschinen
durch Einsatz mechatronischer Sensorlösungen**
158 Seiten, 131 Bilder, 8 Tabellen. 2001.
ISBN 3-87525-144-X

Band 109: Markus Korneli
**Integration lokaler CAP-Systeme
in einen globalen Fertigungsdatenverbund**
121 Seiten, 53 Bilder, 11 Tabellen. 2001.
ISBN 3-87525-146-6

Band 110: Burkhard Müller
Laserstrahljustieren mit Excimer-Lasern – Prozeßparameter und Modelle zur Aktorkonstruktion
128 Seiten, 36 Bilder, 9 Tabellen. 2001
ISBN 3-87525-159-8

Band 111: Jürgen Göhringer
Integrierte Telediagnose via Internet zum effizienten Service von Produktionssystemen
178 Seiten, 98 Bilder, 5 Tabellen. 2001.
ISBN 3-87525-147-4

Band 112: Robert Feuerstein
Qualitäts- und kosteneffiziente Integration neuer Bauelementetechnologien in die Flachbaugruppenfertigung
161 Seiten, 99 Bilder, 10 Tabellen. 2001.
ISBN 3-87525-151-2

Band 113: Marcus Reichenberger
Eigenschaften und Einsatzmöglichkeiten alternativer Elektroniklote in der Oberflächenmontage (SMT)
165 Seiten, 97 Bilder, 18 Tabellen. 2001.
ISBN 3-87525-152-0

Band 114: Alexander Huber
Justieren vormontierter Systeme mit dem Nd:YAG-Laser unter Einsatz von Aktoren
122 Seiten, 58 Bilder, 5 Tabellen. 2001.
ISBN 3-87525-153-9

Band 115: Sami Krimi
Analyse und Optimierung von Montagesystemen in der Elektronikproduktion
155 Seiten, 88 Bilder, 3 Tabellen. 2001.
ISBN 3-87525-157-1

Band 116: Marion Merklein
Laserstrahlumformen von Aluminiumwerkstoffen - Beeinflussung der Mikrostruktur und der mechanischen Eigenschaften
122 Seiten, 65 Bilder, 15 Tabellen. 2001.
ISBN 3-87525-156-3

Band 117: Thomas Collisi
Ein informationslogistisches Architekturkonzept zur Akquisition simulationsrelevanter Daten
181 Seiten, 105 Bilder, 7 Tabellen. 2002.
ISBN 3-87525-164-4

Band 118: Markus Koch
Rationalisierung und ergonomische Optimierung im Innenausbau durch den Einsatz moderner Automatisierungstechnik
176 Seiten, 98 Bilder, 9 Tabellen. 2002.
ISBN 3-87525-165-2

Band 119: Michael Schmidt
Prozeßregelung für das Laserstrahl-Punktschweißen in der Elektronikproduktion
152 Seiten, 71 Bilder, 3 Tabellen. 2002.
ISBN 3-87525-166-0

Band 120: Nicolas Tiesler
Grundlegende Untersuchungen zum Fließpressen metallischer Kleinstteile
126 Seiten, 78 Bilder, 12 Tabellen. 2002.
ISBN 3-87525-175-X

Band 121: Lars Pursche
Methoden zur technologieorientierten Programmierung für die 3D-Lasermikrobearbeitung
111 Seiten, 39 Bilder, 0 Tabellen. 2002.
ISBN 3-87525-183-0

Band 122: Jan-Oliver Brassel
Prozeßkontrolle beim Laserstrahl-Mikroschweißen
148 Seiten, 72 Bilder, 12 Tabellen. 2002.
ISBN 3-87525-181-4

Band 123: Mark Geisel

**Prozeßkontrolle und –steuerung beim Laserstrahlschweißen
mit den Methoden der nichtlinearen Dynamik**

135 Seiten, 46 Bilder, 2 Tabellen. 2002.
ISBN 3-87525-180-6

Band 124: Gerd Eßer

**Laserstrahlunterstützte Erzeugung metallischer Leiterstrukturen auf
Thermoplastsubstraten für die MID-Technik**

148 Seiten, 60 Bilder, 6 Tabellen. 2002.
ISBN 3-87525-171-7

Band 125: Marc Fleckenstein

**Qualität laserstrahl-gefügter Mikroverbindungen
elektronischer Kontakte**

159 Seiten, 77 Bilder, 7 Tabellen. 2002.
ISBN 3-87525-170-9

Band 126: Stefan Kaufmann

**Grundlegende Untersuchungen zum Nd:YAG- Laserstrahlfügen
von Silizium für Komponenten der Optoelektronik**

159 Seiten, 100 Bilder, 6 Tabellen. 2002.
ISBN 3-87525-172-5

Band 127: Thomas Fröhlich

**Simultanes Löten von Anschlußkontakten elektronischer Bauelemente
mit Diodenlaserstrahlung**

143 Seiten, 75 Bilder, 6 Tabellen. 2002.
ISBN 3-87525-186-5

Band 128: Achim Hofmann

**Erweiterung der Formgebungsgrenzen beim Umformen von
Aluminiumwerkstoffen durch den Einsatz prozessangepasster Platinen**

113 Seiten, 108 Bilder, 4 Tabellen
ISBN 3-87525-182-2

Band 129: Ingo Kriebitzsch

3 - D MID Technologie in der Automobilelektronik

129 Seiten, 102 Bilder, 10 Tabellen. 2002.
ISBN 3-87525-169-5

Band 130: Thomas Pohl

**Fertigungsqualität und Umformbarkeit laserstrahlgeschweißter
Formplatinen aus Aluminiumlegierungen**

133 Seiten, 93 Bilder, 12 Tabellen. 2002
ISBN 3-87525-173-3

Band 131: Matthias Wenk

**Entwicklung eines konfigurierbaren Steuerungssystems für die
flexible Sensorführung von Industrierobotern**

167 Seiten, 85 Bilder, 1 Tabelle. 2002.
ISBN 3-87525-174-1

Band 132: Matthias Negendanck

**Neue Sensorik und Aktorik für Bearbeitungsköpfe
zum Laserstrahlschweißen**

116 Seiten, 60 Bilder, 14 Tabellen
ISBN 3-87525-184-9

Band 133: Oliver Kreis

**Integrierte Fertigung –
Verfahrensintegration durch Innenhochdruck-Umformen, Trennen und
Laserstrahlschweißen in einem Werkzeug sowie ihre tele- und multimediale Präsentation**

167 Seiten, 90 Bilder, 43 Tabellen
ISBN 3-87525-176-8

Band 134: Stefan Trautner

**Technische Umsetzung produktbezogener Instrumente der
Umweltpolitik bei Elektro- und Elektronikgeräten**

179 Seiten, 92 Bilder, 11 Tabellen. 2002.
ISBN 3-87525-177-6

Band 135: Roland Meier

**Strategien für einen produktorientierten Einsatz räumlicher
spritzgegossener Schaltungsträger (3-D MID)**

155 Seiten, 88 Bilder, 14 Tabellen. 2002.
ISBN 3-87525-178-4

Band 136: Jürgen Wunderlich

**Kostensimulation – Simulationsbasierte Wirtschaftlichkeitsregelung
komplexer Produktionssysteme**

202 Seiten, 119 Bilder, 17 Tabellen. 2002.
ISBN 3-87525-179-2

Band 137: Stefan Novotny

**Innenhochdruck-Umformen von Blechen aus Aluminium- und
Magnesiumlegierungen bei erhöhter Temperatur**

132 Seiten, 82 Bilder, 6 Tabellen. 2002.
ISBN 3-87525-185-7

Band 138: Andreas Licha

**Flexible Montageautomatisierung zur Komplettmontage flächenhafter
Produktstrukturen durch kooperierende Industrieroboter**

158 Seiten, 87 Bilder, 8 Tabellen. 2003.
ISBN 3-87525-189-X

Band 139: Michael Eisenbarth

**Beitrag zur Optimierung der Aufbau- und Verbindungstechnik
für mechatronische Baugruppen**

207 Seiten, 141 Bilder, 9 Tabellen. 2003.
ISBN 3-87525-190-3

Band 140: Frank Christoph

**Durchgängige simulationsgestützte Planung von
Fertigungseinrichtungen der Elektronikproduktion**

187 Seiten, 107 Bilder, 9 Tabellen. 2003.
ISBN 3-87525-191-1

Band 141: Hinnerk Hagenah

**Simulationsbasierte Bestimmung der zu erwartenden
Maßhaltigkeit für das Blechbiegen**

131 Seiten, 36 Bilder, 26 Tabellen. 2003.
ISBN 3-87525-192-X

Band 142: Ralf Eckstein

**Scherschneiden und Biegen metallischer Kleinstteile –
Materialeinfluss und Materialverhalten**

148 Seiten, 71 Bilder, 19 Tabellen. 2003.
ISBN 3-87525-193-8

Band 143: Frank H. Meyer-Pittruff

**Excimerlaserstrahlbiegen dünner metallischer Folien
mit homogener Lichtlinie**

138 Seiten, 60 Bilder, 16 Tabellen. 2003.
ISBN 3-87525-196-2

Band 144: Andreas Kach

**Rechnergestützte Anpassung von Laserstrahlschneidbahnen
an Bauteilabweichungen**

139 Seiten, 69 Bilder, 11 Tabellen. 2004.
ISBN 3-87525-197-0

Band 145: Stefan Hierl

**System- und Prozeßtechnik für das simultane Löten mit
Diodenlaserstrahlung von elektronischen Bauelementen**

124 Seiten, 66 Bilder, 4 Tabellen. 2004.
ISBN 3-87525-198-9

Band 146: Thomas Neudecker

**Tribologische Eigenschaften keramischer Blechumformwerkzeuge-
Einfluss einer Oberflächenendbearbeitung mittels Excimerlaserstrahlung**

166 Seiten, 75 Bilder, 26 Tabellen. 2004.
ISBN 3-87525-200-4

Band 147: Ulrich Wenger

Prozessoptimierung in der Wickeltechnik durch innovative maschinenbauliche und regelungstechnische Ansätze

132 Seiten, 88 Bilder, 0 Tabellen. 2004.
ISBN 3-87525-203-9

Band 148: Stefan Slama

Effizienzsteigerung in der Montage durch marktorientierte Montagestructuren und erweiterte Mitarbeiterkompetenz

188 Seiten, 125 Bilder, 0 Tabellen. 2004.
ISBN 3-87525-204-7

Band 149: Thomas Wurm

Laserstrahljustieren mittels Aktoren – Entwicklung von Konzepten und Methoden für die rechnerunterstützte Modellierung und Optimierung von komplexen Aktorsystemen in der Mikrotechnik

122 Seiten, 51 Bilder, 9 Tabellen. 2004.
ISBN 3-87525-206-3

Band 150: Martino Celeghini

Wirkmedienbasierte Blechumformung: Grundlagenuntersuchungen zum Einfluss von Werkstoff und Bauteilgeometrie

146 Seiten, 77 Bilder, 6 Tabellen. 2004.
ISBN 3-87525-207-1

Band 151: Ralph Hohenstein

Entwurf hochdynamischer Sensor- und Regelsysteme für die adaptive Laserbearbeitung

282 Seiten, 63 Bilder, 16 Tabellen. 2004.
ISBN 3-87525-210-1

Band 152: Angelika Hutterer

Entwicklung prozessüberwachender Regelkreise für flexible Formgebungsprozesse

149 Seiten, 57 Bilder, 2 Tabellen. 2005.
ISBN 3-87525-212-8

Band 153: Emil Egerer

Massivumformen metallischer Kleinstteile bei erhöhter Prozesstemperatur

158 Seiten, 87 Bilder, 10 Tabellen. 2005.
ISBN 3-87525-213-6

Band 154: Rüdiger Holzmann

Strategien zur nachhaltigen Optimierung von Qualität und Zuverlässigkeit in der Fertigung hochintegrierter Flachbaugruppen

186 Seiten, 99 Bilder, 19 Tabellen. 2005.
ISBN 3-87525-217-9

Band 155: Marco Nock

Biegeumformen mit Elastomerwerkzeugen

Modellierung, Prozessauslegung und Abgrenzung des Verfahrens am Beispiel des Rohrbiegens
164 Seiten, 85 Bilder, 13 Tabellen. 2005.
ISBN 3-87525-218-7

Band 156: Frank Niebling

Qualifizierung einer Prozesskette zum Laserstrahlintern metallischer Bauteile

148 Seiten, 89 Bilder, 3 Tabellen. 2005.
ISBN 3-87525-219-5

Band 157: Markus Meiler

Großserientauglichkeit trockenschmierstoffbeschichteter Aluminiumbleche im Presswerk

Grundlegende Untersuchungen zur Tribologie, zum Umformverhalten und Bauteilversuche
104 Seiten, 57 Bilder, 21 Tabellen. 2005.
ISBN 3-87525-221-7

- Band 158: Agus Sutanto
**Solution Approaches for Planning of Assembly Systems
in Three-Dimensional Virtual Environments**
169 Seiten, 98 Bilder, 3 Tabellen. 2005.
ISBN 3-87525-220-9
- Band 159: Matthias Boiger
**Hochleistungssysteme für die Fertigung elektronischer Baugruppen
auf der Basis flexibler Schaltungsträger**
175 Seiten, 111 Bilder, 8 Tabellen. 2005.
ISBN 3-87525-222-5
- Band 160: Matthias Pitz
Laserunterstütztes Biegen höchstfester Mehrphasenstähle
120 Seiten, 73 Bilder, 11 Tabellen. 2005.
ISBN 3-87525-223-3
- Band 161: Meik Vahl
**Beitrag zur gezielten Beeinflussung des Werkstoffflusses
beim Innenhochdruck-Umformen von Blechen**
165 Seiten, 94 Bilder, 15 Tabellen. 2005.
ISBN 3-87525-224-1
- Band 162: Peter K. Kraus
**Plattformstrategien – Realisierung einer varianz- und
kostenoptimierten Wertschöpfung**
181 Seiten, 95 Bilder, 0 Tabellen. 2005.
ISBN 3-87525-226-8
- Band 163: Adrienn Cser
Laserstrahlschmelzabtrag – Prozessanalyse und -modellierung
146 Seiten, 79 Bilder, 3 Tabellen. 2005.
ISBN 3-87525-227-6
- Band 164: Markus C. Hahn
**Grundlegende Untersuchungen zur Herstellung von
Leichtbauverbundstrukturen mit Aluminiumschaumkern**
143 Seiten, 60 Bilder, 16 Tabellen. 2005.
ISBN 3-87525-228-4
- Band 165: Gordana Michos
Mechatronische Ansätze zur Optimierung von Vorschubachsen
146 Seiten, 87 Bilder, 17 Tabellen. 2005.
ISBN 3-87525-230-6
- Band 166: Markus Stark
Auslegung und Fertigung hochpräziser Faser-Kollimator-Arrays
158 Seiten, 115 Bilder, 11 Tabellen. 2005.
ISBN 3-87525-231-4
- Band 167: Yurong Zhou
**Kollaboratives Engineering Management in der integrierten virtuellen
Entwicklung der Anlagen für die Elektronikproduktion**
156 Seiten, 84 Bilder, 6 Tabellen. 2005.
ISBN 3-87525-232-2
- Band 168: Werner Enser
**Neue Formen permanenter und lösbarer elektrischer
Kontaktierungen für mechatronische Baugruppen**
190 Seiten, 112 Bilder, 5 Tabellen. 2005.
ISBN 3-87525-233-0
- Band 169: Katrin Melzer
**Integrierte Produktpolitik bei elektrischen und elektronischen
Geräten zur Optimierung des Product-Life-Cycle**
155 Seiten, 91 Bilder, 17 Tabellen. 2005.
ISBN 3-87525-234-9
- Band 170: Alexander Putz
**Grundlegende Untersuchungen zur Erfassung der realen Vorspannung von
armierten Kaltfließpresswerkzeugen mittels Ultraschall**
137 Seiten, 71 Bilder, 15 Tabellen. 2006.
ISBN 3-87525-237-3

Band 171: Martin Prechtl
**Automatisiertes Schichtverfahren für metallische Folien –
System- und Prozesstechnik**
154 Seiten, 45 Bilder, 7 Tabellen. 2006.
ISBN 3-87525-238-1

Band 172: Markus Meidert
**Beitrag zur deterministischen Lebensdauerabschätzung
von Werkzeugen der Kaltmassivumformung**
131 Seiten, 78 Bilder, 9 Tabellen. 2006.
ISBN 3-87525-239-X

Band 173: Bernd Müller
**Robuste, automatisierte Montagesysteme durch adaptive Prozessführung
und montageübergreifende Fehlerprävention am Beispiel flächiger Leichtbauteile**
147 Seiten, 77 Bilder, 0 Tabellen. 2006.
ISBN 3-87525-240-3

Band 174: Alexander Hofmann
Hybrides Laserdurchstrahlschweißen von Kunststoffen
136 Seiten, 72 Bilder, 4 Tabellen. 2006.
ISBN 978-3-87525-243-9
ISBN 3-87525-243-8

Band 175: Peter Wölflick
**Innovative Substrate und Prozesse mit feinsten Strukturen
für bleifreie Mechatronik-Anwendungen**
177 Seiten, 148 Bilder, 24 Tabellen. 2006.
ISBN 978-3-87525-246-0
ISBN 3-87525-246-2